

RIVER

リアルタイムクロック/カレンダーモジュール

RR-8564-C2/C3

アプリケーションマニュアル

施行	2016年	4月	1日
第11版	2021年	8月	26日

リバーエレテック株式会社
RIVER ELETEC CORPORATION

本社 Head office	山梨県韮崎市富士見ヶ丘2丁目1番11号 〒407-8502 2-1-11 Fujimigaoka Nirasaki-Shi Yamanashi 407-8502, Japan TEL (0551)22-1211 / FAX (0551)22-6645
-------------------	---

東京営業所 Tokyo	東京都新宿区西新宿4丁目40番14号 〒160-0023 4-40-14 Nishi-Shinjuku Shinjuku-Ku Tokyo 160-0023, Japan TEL (03)3377-5444 / FAX (03)3374-2865
----------------	---

大阪営業所 Osaka	大阪府守口市京阪本通1丁目3番2号 守口富士ビル3F 〒570-0083 Moriguchi-Fuji Bldg. 3F 1-3-2 Keihan-Hondoori Moriguchi-Shi Osaka 570-0083, Japan TEL (06)6998-4888 / FAX (06)6998-4899
----------------	--

変更記録

No.	日付	頁	変更内容
初版	2016/6/28		初版発行
第 1 版	2016/7/15	7~14	未使用ビットのマスク処理に関する記述を追加
第 2 版	2016/8/1	13	アドレス 0Eh クロック出力周波数 64Hz のビット定義の誤記を修正
第 3 版	2016/9/13	5	誤記修正
第 4 版	2016/9/23		タイトル、ヘッダを変更
第 5 版	2017/1/10	8	表を修正
		9,11,12	表中の誤記を修正
		13	落丁を追記
第 6 版	2017/2/1		タイトル、ヘッダを変更
		13	)を削除
		32	マーキングの説明を改訂
第 7 版	2017/2/3	32	マーキング、ロット略号の詳細を追記
第 8 版	2017/5/8	28	「電源電流」を「消費電流」に改訂
第 9 版	2017/10/20	全頁	説明を追加して章を再編成
		48~55	構成部材ごとの含有物質と環境情報を追加
第 10 版	2021/4/23	50	誤記修正 モリブデン→タングステン
		55	誤記修正 5000g→5000G
		56	キャリアテープ修正
		59	誤記修正 REACH 規制→REACH 規則
第 11 版	2021/8/26	51	誤記修正 構成部材ごとの含有物質 No.

本資料に記載された応用回路，プログラム，使用方法是、あくまで参考情報であり、この情報を応用した、第三者の知的財産権ないし、その他の権利侵害あるいは損害について、弊社は一切の責任を負いかねます。

上記のような事態が想定される場合は、別途権利者へご相談下さい。

なお製品の仕様については、改良のため予告無く変更される場合がありますので、御了承下さい。

また人命にかかわる製品や、その故障等が社会的に重大な損失を与える製品に使用される際には、必ず事前に弊社まで御相談下さい。

RR-8564-C2/C3

I²C インターフェースリアルタイムクロック/カレンダーモジュール

RIVER

空白

目次

1. 大要	4
1.1. 機能概要	4
1.2. 用途	4
1.3. オーダー情報	4
2. ブロックダイアグラム	5
2.1. 端子配置	6
2.2. 端子詳細	7
2.3. 機能詳細	7
2.4. 保護回路	8
3. レジスタ概要	9
3.1. レジスタ構成	9
3.2. コントロールレジスタ	10
3.3. 時刻・日付レジスタ	11
3.4. アラームレジスタ	14
3.5. クロックレジスタ	15
3.6. 定周期タイマレジスタ	16
3.7. レジスタリセット値一覧	17
4. 詳細	18
4.1. パワーオンリセット(POR)	18
4.2. 電圧低下フラグ	18
4.3. 時刻のセットと読み出し	19
4.4. 割り込み出力	20
4.4.1. 割り込みのサービシング	20
4.5. アラーム機能	21
4.5.1. アラーム割り込み	21
4.5.2. アラーム割り込みの使用	22
4.5.3. アラームダイアグラム	23
4.6. 定周期タイマ割り込み	24
4.6.1. 定周期タイマフラグTF	24
4.6.2. 定周期タイマ割り込みモードTL_TP	24
4.6.3. パルスジェネレータ	24
4.6.4. タイマ値	25
4.6.5. 定周期タイマの使用	26
4.6.6. 最初の1周期の長さ	27
4.6.7. インターバルモード(TL_TP=0)	28
4.6.8. パルスモード(TL_TP=1)	29
4.7. CLKOUT周波数の選択	30
4.8. STOP ビットの機能	30
5. I ² C インターフェースの特性	32
5.1. ビット転送	32
5.2. 開始・停止条件	32
5.3. 有効データ	33
5.4. システムコンフィグレーション	33
5.5. アクノリッジ	34
5.6. アドレス指定	34
5.7. 書き込みオペレーション	35
5.8. 特定アドレスからの読み出し	36
5.9. 読み出しの再開	36
5.10. フリーズとバスタイムアウト機能	37
6. 電気的特性	38
6.1. 絶対最大規格	38
6.2. オペレーティングパラメータ	38
6.3. 代表的な特性	40
6.4. 周波数特性	41
6.4.1. 周波数温度特性	41
6.5. I ² C BUS のタイミング特性	42

RR-8564-C2/C3

I²C インターフェースリアルタイムクロック/カレンダーモジュール

RIVER

7. 代表的な使用例.....	43
7.1. バックアップ電源を使用しない場合.....	43
7.2. バックアップ電源を使用する場合.....	44
8. パッケージ.....	45
8.1. 製品寸法とランド寸法.....	45
8.1.1. 推奨熱安全ランドパターン.....	46
8.2. マーキングと1番端子マーク.....	47
9. 構成部材ごとの含有物境情報.....	48
9.1. RR-8564-C2の構成部材ごとの含有物質.....	48
9.2. RR-8564-C2の環境物質分析データ.....	49
9.3. RR-8564-C2のリサイクル情報.....	50
9.4. RR-8564-C2の環境性能.....	50
9.5. RR-8564-C3構成部材ごとの含有物質.....	51
9.6. RR-8564-C3環境物質分析データ.....	52
9.7. RR-8564-C3リサイクル情報.....	53
9.8. RR-8564-C3環境性能.....	53
9.9. 推奨リフロープロファイル（鉛フリーはんだ）.....	54
9.10. 水晶振動子または水晶振動子を内蔵したモジュールの取り扱い注意事項.....	55
10. 包装.....	56
10.1. キャリアテープ.....	56
10.2. 1 リール当たりの製品数.....	57
10.3. 12mm テープ用13 インチリール.....	58
10.4. 12mm テープ用7 インチリール.....	59
11. コンプライアンス情報.....	59

RR-8564-C2/C3

I²C インターフェースリアルタイムクロック/カレンダーモジュール

RIVER

1. 大要

- ・32.768 kHz水晶発振器内蔵型RTCモジュール
- ・ビットレート400kHz 二線式I²Cインターフェース
- ・広いインターフェース駆動許容電圧範囲: 1.8 – 5.5 V
- ・広いクロック駆動許容起動電圧範囲: 1.2 – 5.5 V
- ・超低消費電流: 3.0V / 25°C下で250 nA (代表値)
- ・年、月、日、曜日、時、分、秒カウンタ搭載
- ・自動うるう年補正機能搭載 (2000～2099 年まで対応)
- ・-40～85°Cの幅広い使用温度範囲
- ・アラーム、タイマ割り込み設定機能搭載
- ・世紀ビット搭載
- ・低電圧検出機能搭載
- ・内部パワーオンリセット機能搭載
- ・クロック出力周波数切り替え可能(32.768 kHz, 1024 Hz, 32 Hz, 1 Hz)
- ・I²Cスレーブアドレス: 読み出し A3h(10100011b), 書き込み A2h(10100010b)
- ・RoHS指令対応、100%鉛フリー、2サイズの小型パッケージ(10ピン)
 - C2: 5.0 x 3.2 x 1.2 mm
 - C3: 3.7 x 2.5 x 0.9 mm
- ・AEC-Q200 準拠

1.1. 機能概要

RR-8564-C2/C3は低消費電流に特化したCMOSリアルタイムクロック・カレンダーモジュールです。クロック周波数の選択、割り込み出力、電圧低下ディテクタを備えています。全てのアドレスとデータは2線式双方向I²Cバスを介してシリアル通信されます。最大ビットレートは400kbit/secです。各レジスタに読み出し、書き込みが行われた後、アドレス値が自動的に1増加(自動インクリメント)します。

1.2 用途

RR-8564-C2/C3 RTCモジュールは高精度なスタンダードRTC機能と小型のセラミックパッケージを組み合わせた製品です。

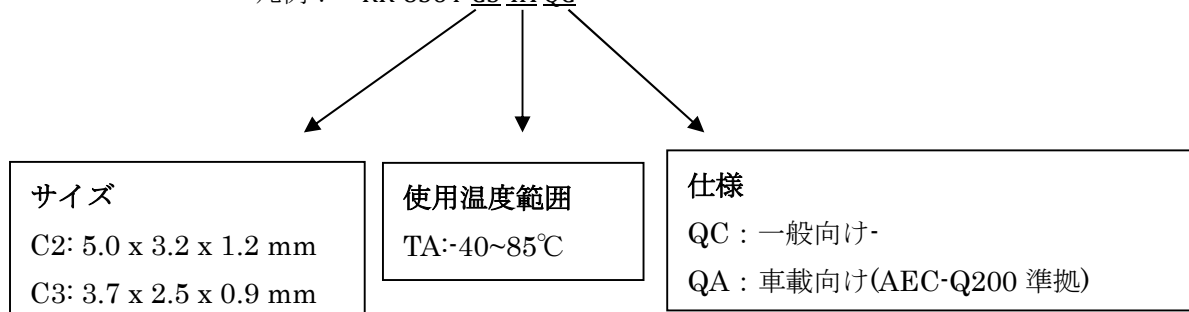
- ・2種類の鉛フリーパッケージを採用した小型水晶振動子内臓RTCモジュール
 - C2: 5.0 x 3.2 x 1.2 mm
 - C3: 3.7 x 2.5 x 0.9 mm
- ・高いコストパフォーマンス

超小型で価格競争力のある本製品は、様々なアプリケーションにご使用いただけます。

- 車載: カーナビ/ダッシュボード/スピードメータ/エンジン制御/カーステレオ
- 通信: ワイヤレスセンサ、タグ/携帯電話/その他通信設備
- 計測: 電気メータ/温度計/スマートメータ/PVコンバータ
- 屋外: ATM/POS/発券システム
- 医療: グルコースメータ/ヘルスモニタリング
- 安全: 監視カメラ/セキュリティ
- 民生: ギャンブル用機器/A V機器/白物家電
- 自動化: データロガー/家庭用、工場用自動化システム/流通システム

1.3. オーダー情報

凡例: RR-8564-C3 TA QC

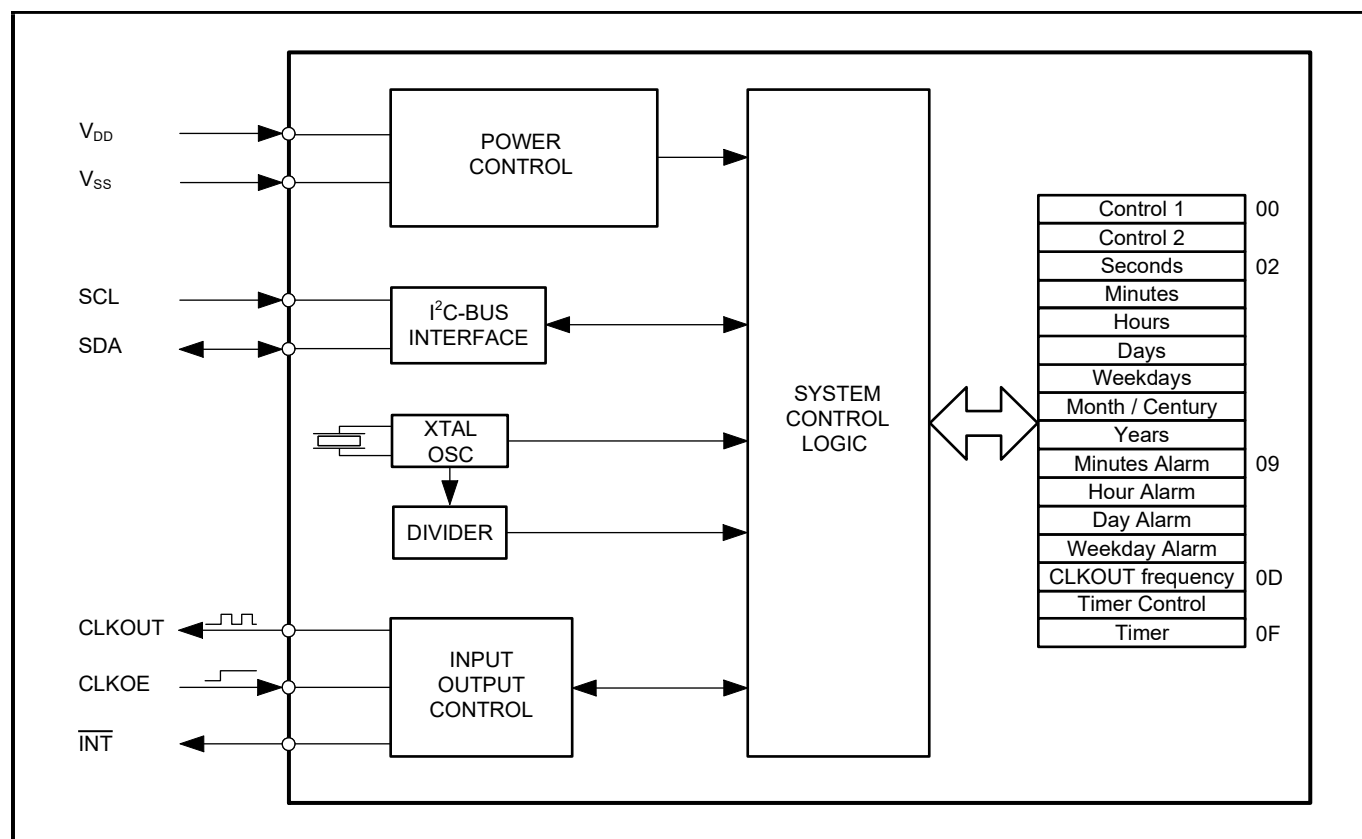


RR-8564-C2/C3

I²C インターフェースリアルタイムクロック/カレンダーモジュール

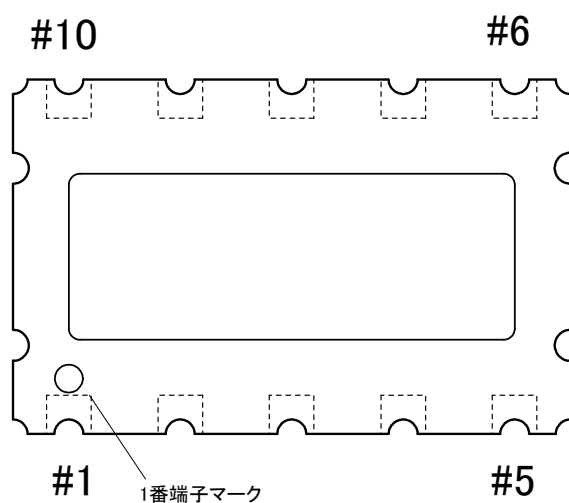
RIVER

2.ブロックダイアグラム



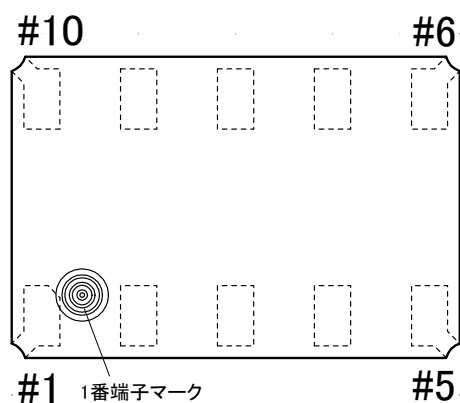
2.1. 端子配置

C2パッケージ:(TOP VIEW)



#1	V_{DD}	#10	CLKOE
#2	CLKOUT	#9	N.C.
#3	N.C.	#8	N.C.
#4	SCL	#7	$\overline{INT}$
#5	SDA	#6	V_{SS}

C3パッケージ:(TOP VIEW)



#1	CLKOE	#10	N.C
#2	V_{DD}	#9	N.C.
#3	CLKOUT	#8	N.C.
#4	SCL	#7	V_{SS}
#5	SDA	#6	$\overline{INT}$

RR-8564-C2/C3

I²C インターフェースリアルタイムクロック/カレンダーモジュール

RIVER

2.2. 端子詳細

記号	端子#		詳細
	C2	C3	
V _{DD}	1	2	主電源入力端子
CLKOUT	2	3	クロック出力端子；プッシュプル出力: CLKOE 端子で制御。 CLKOE 端子が HIGH レベルの場合、CLKOUT 端子は、 32.768kHz, 16.384kHz, 8.192kHz, 4.096kHz, 2.048kHz, 1.024kHz, 1Hz の矩形波を発生。 (デフォルト値 32.768kHz) CLKOE 端子が LOW レベルの場合、CLKOUT 端子は LOW レベル
N.C.	3	8	ノンコネクション
SCL	4	4	I ² C 通信用シリアルクロック入力端子；プルアップ抵抗を接続
SDA	5	5	I ² C 通信用シリアルデータ入力端子；オープンドレイン；プルアップ抵抗を接続
V _{SS}	6	7	グランド端子
INT	7	6	割り込み出力端子；オープンドレイン；アクティブ LOW; プルアップ抵抗を接続。アラーム 割り込み、定周期タイマ割り込みに使用。
N.C.	8	9	ノンコネクション
N.C.	9	10	ノンコネクション
CLCOE	10	1	クロック出力有効化端子：この端子に HIGH レベル信号が入力されると CLKOUT 端子有効化。 この端子に LOW レベル信号が入力されると CLKOUT 無効化

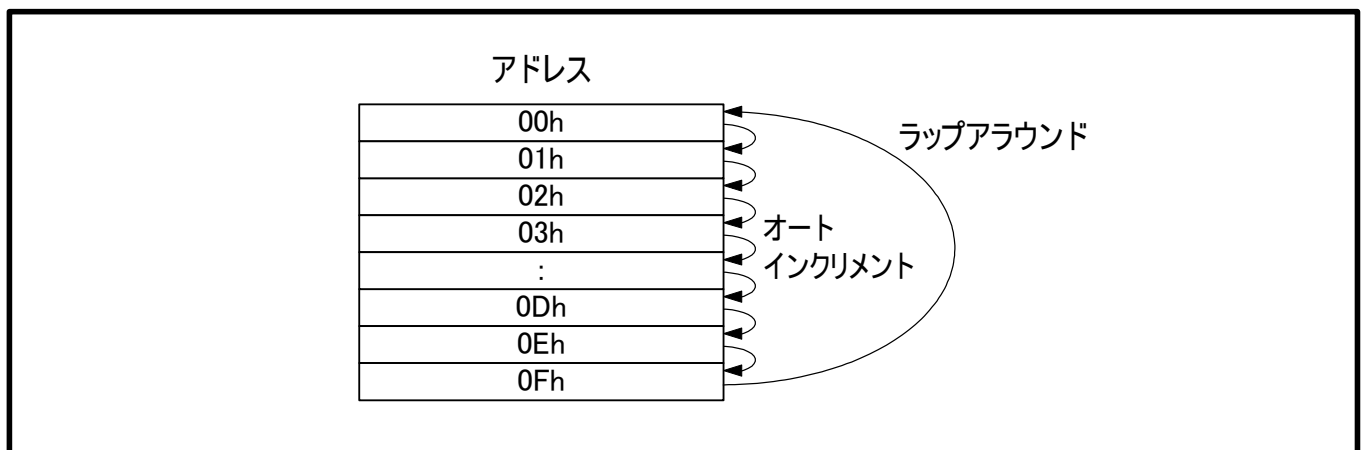
2.3. 機能詳細

RR-8564-C2/C3は32.768kHzとRTC用ICを一体化して小型のセラミックパッケージに内蔵したRTCモジュールです。

RR-8564-C2/C3はアドレス値自動インクリメント機能付きの16個の8ビットレジスタ、リアルタイムクロック(RTC)用ソースクロックを発生させる分周器、クロック出力周波数選択機能、タイマ割り込み機能、電圧低下ディテクタ、ビットレート400kHzのI²Cバスインターフェースを備えています。

内蔵レジスタのアドレス値は、読み出し、書き込み後に0Fhまで自動的にインクリメントされます。レジスタアドレス値0Fhまで到達すると、アドレス00hにラップアラウンドします（下図参照）。

レジスタアドレスのラップアラウンド



16個のレジスタはアドレス指定可能な8ビットパラレルレジスタとして設計されていますが、機能が割り当てられていないビットも存在します。

最初の2つのレジスタ(アドレス00h~01h)はコントロール/ステータスレジスタです。

- レジスタアドレス02h~08hはクロック機能(秒~年)のカウンタとして割り当てられています。
- レジスタアドレス09h~0Chはアラーム設定用として割り当てられています。
- レジスタアドレス0Dhはクロックアウト周波数選択用として割り当てられています。
- レジスタアドレス0Eh、0Fhはタイマコントロール、タイマレジスタとして割り当てられています。
- 秒、分、時、日、曜日、月、年カウンタレジスタ、アラームレジスタはBCD形式で定義されています。

RTCレジスタのうち一つが書き込まれる、又は読み出される、と全てのカウンタがフリーズされます。これによって、通信中の時刻、日付の読み取りエラーを回避できます。

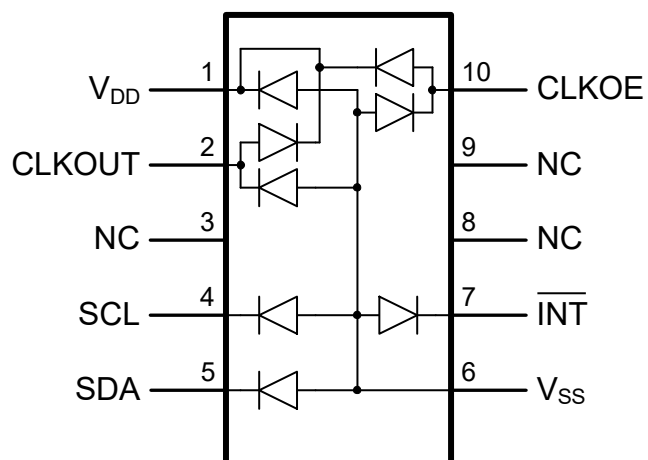
RR-8564-C2/C3

I²C インターフェースリアルタイムクロック/カレンダーモジュール

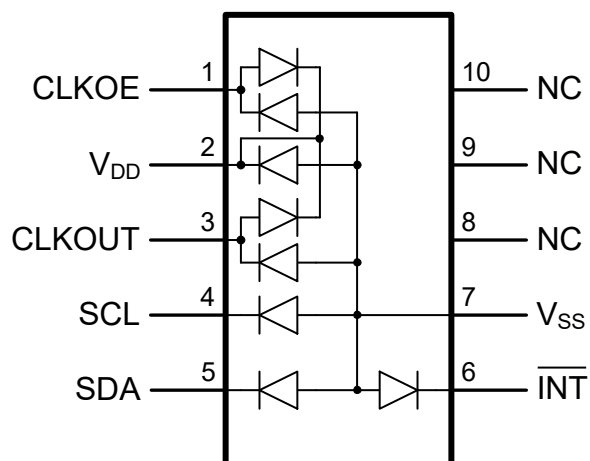
RIVER

2.4. 保護回路

C2 パッケージ:



C3 パッケージ:



3. レジスタ概要

アクセスするレジスタのアドレスを選択して書き込み、読み出しを行います。レジスタアドレスは自動インクリメント（読み出し、書き込み後自動的に次のアドレスに移る）するので、1回のアクセスで複数の読み出し、書き込みを行うことができます。00h~0Fhの16個のレジスタが利用可能です。簡単にアプリケーションをお使いいただくために、時刻・日付レジスタはBCD形式で定義されています。他のレジスタはビット単位、または2進数で定義されています。RTCレジスタに書き込み、又は読み出しが行われた時、全ての時刻・日付カウンタが1秒間フリーズされます。これにより、時刻・日付カウンタへのアクセス時に誤ったデータが読み出し、書き込みされるのを防ぎます。

3.1. レジスタ構成

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
00h	コントロール 1	TEST1	N	STOP	N	TESTC	N	N	N
01h	コントロール 2	N	N	N	T/TP	AF	TF	AIE	TIE
02h	秒カウンタ	VL	40	20	10	8	4	2	1
03h	分カウンタ	X	40	20	10	8	4	2	1
04h	時カウンタ	X	X	20	10	8	4	2	1
05h	日カウンタ	X	X	20	10	8	4	2	1
06h	曜日カウンタ	X	X	X	X	X	4	2	1
07h	月カウンタ /世紀ビット	CB	X	X	10	8	4	2	1
08h	年カウンタ	80	40	20	10	8	4	2	1
09h	分アラーム	AE_M	40	20	10	8	4	2	1
0Ah	時アラーム	AE_H	X	20	10	8	4	2	1
0Bh	日アラーム	AE_D	X	20	10	8	4	2	1
0Ch	曜日アラーム	AE_W	X	X	X	X	4	2	1
0Dh	CLKOUT 周波数	FE	X	X	X	X	X	FD	
0Eh	タイマコントロール	TE	X	X	X	X	X	TD	
0Fh	タイマ値	128	64	32	16	8	4	2	1

X: 不使用ビット。読み出し後にはマスク処理をして下さい。

N: 常に 0 で使用

3.2. コントロールレジスタ

00hコントロール1

コントロール及びステータスレジスタの1つ目です。

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
00h	コントロール 1	TEST1	N	STOP	N	TECTC	N	N	N
	リセット	0	0	0	0	1	0	0	0
	使用時 0					0			
ビット	記号	値	説明						
7	TEST1	0	ノーマルモード						
		1	テストモード（使用不可）						
6	N	0	未使用、常に 0 が書き込まれる						
5	STOP	STOP ビット(4.8.節 STOP ビット 参照)							
		0	RTC 回路起動						
		1	RTC 回路凍結 RTC ディバイダーチェーンフリップフロップは非同期的に 0 にセット 32.768 kHz クロック出力は有効						
4	N	0	未使用、常に 0 が書き込まれる						
3	TESTC	0	通常使用時は 0 以外入力不可						
		1	テストモード（デフォルト値）						
2~0	N	000	未使用、常に 0 が書き込まれる						

注記:

TEST1とTESTCはテスト用ビットです。通常使用時は TEST1 とTESTCを0にセットして下さい。もし1にセットされてしまった場合、クロックデータが変化、または時刻精度が狂う恐れがあります。

01h-ステータス 2

コントロール及びステータスレジスタの2つ目です。

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
01h	コントロール 2	N	N	N	TI_TP	AF	TF	AIE	TIF
	リセット	1	0	0	0	0	0	0	0
	使用時 0	0							
ビット	記号	値	説明						
7~5	N	000	未使用、使用時に 0 を書き込むこと						
4	TI_TP	定周期タイマ割り込みモード TI_TP の値がとタイマフラグ TF が割り込み出力にどのような影響を与えるかは 4.6.節 定周期タイマ割り込み機能 を参照してください。							
		0	インターバルモード。TF フラグが 1 のときのみ、INT端子からタイマ割り込みが 1 回だけ発生（デフォルト値）						
		1	パルスモード。4.6.4.項の表にある周期でINT端子から定周期タイマ割り込みが発生。						
3	AF	アラームフラグ(4.5.節 アラーム機能 及び 4.4 節 割り込み出力 参照)							
		0	アラームフラグ無効						
		1	アラームが発動するとフラグセット 0 を書き込むとフラグをクリア						
2	TF	定周期タイマフラグ(4.6.節定周期タイマ割り込み 4.4.節 割り込み出力 及び 4.6.1 項 定周期タイマフラグ 参照)							
		0	定周期タイマ割り込み発生なし						
		1	タイマ割り込み発生時フラグセット 0 を書き込むとフラグをクリア						
1	AIE	アラーム割り込み有効化ビット(4.5.節 アラーム機能 及び 4.4 節 割り込み出力 参照)							
		0	アラーム割り込み無効化						
		1	アラーム割り込み有効化						
0	TIE	定周期タイマ有効化ビット(4.6.節定周期タイマ割り込み 4.4.節 割り込み出力 及び 4.6.1 項 定周期タイマフラグ 参照)							
		0	タイマ割り込み無効化						

		1	タイマ割り込み有効化
--	--	---	------------

3.3. 時刻・日付レジスタ

02h- 秒カウンタ

このレジスタは秒カウント値を 2 桁の BCD 形式で保持します。値は 00~59 までです。

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
02h	秒カウンタ	VL	40	20	10	8	4	2	1
	リセット	1	-	-	-	-	-	-	-
ビット	記号	値	説明						
7	VL	電圧低下フラグ(4.2節 電圧低下フラグ 参照)							
		0	発振器が正常に起動						
		1	発振器の精度に異状あり。停止、または一時停止された。(デフォルト値)						
6~0	seconds	0~59	秒カウントの現在値を BCD 形式で保持						

03h-分カウンタ

このレジスタは分カウント値を 2 桁の BCD 形式で保持します。値は 00~59 までです。

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
03h	分カウンタ	X	40	20	10	8	4	2	1
	リセット	X	-	-	-	-	-	-	-
ビット	記号	値	説明						
7	X	-	未使用、読み出し時にマスク処理が必要						
6~0	Minutes	0~59	分カウントの現在値を BCD 形式で保持						

04h-時カウンタ

このレジスタは時カウント値を 2 桁の BCD 形式で保持します。値は 00~23 までです。

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
04h	時カウンタ	X	X	20	10	8	4	2	1
	リセット	X	X	-	-	-	-	-	-
ビット	記号	値	説明						
7~6	X	-	未使用、読み出し時にマスク処理が必要						
5~0	hours	0~23	時カウントの現在値を BCD 形式で保持						

RR-8564-C2/C3

I²C インターフェースリアルタイムクロック/カレンダーモジュール

RIVER

05h-日カウンタ

このレジスタは日カウント値を 2 桁の BCD 形式で保持します。値は 00~31 までです。2000~2099 年までうるう年に 2 月 29 日が自動的に追加されます。(07h-月カウンタ/世紀ビット 参照)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
05h	日カウンタ	X	X	20	10	8	4	2	1
	リセット	X	X	-	-	-	-	-	-
ビット	記号	値	説明						
7~6	X	-	未使用、読み出し時にマスク処理が必要						
5~0	Days	1~31	日カウントの現在値を BCD 形式で保持						

06h-曜日カウンタ

このレジスタは曜日カウント値を保持します。
曜日はお客様自身の手で設定することができます。値は 0~6 までです。

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
06h	曜日カウンタ	X	X	X	X	X	4	2	1
	リセット	X	X	X	X	X	-	-	-
ビット	記号	値	説明						
7~3	X	-	未使用、読み出し時にマスク処理が必要						
2~0	Weekdays	0~6	曜日カウントの現在値を 2 進数で保持						
Weekdays		Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Weekday1		X	X	X	X	X	0	0	0
Weekday2		X	X	X	X	X	0	0	1
Weekday3		X	X	X	X	X	0	1	0
Weekday4		X	X	X	X	X	0	1	1
Weekday5		X	X	X	X	X	1	0	0
Weekday6		X	X	X	X	X	1	0	1
Weekday7		X	X	X	X	X	1	1	0

RR-8564-C2/C3

I²C インターフェースリアルタイムクロック/カレンダーモジュール

RIVER

07h-月カウンタ/世紀ビット

このレジスタは世紀ビット CB と月カウント値を 2 桁の BCD 形式で保持します。値は 01~12 までです。

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
07h	月カウンタ	CB	X	X	10	8	4	2	1
	リセット	-	X	X	-	-	-	-	-
ビット	記号	値	説明						
7	CB	世紀ビット。このビットは年カウンタが 99 から 00 にロールオーバーすると同時に切り替わります。ビットの値はお客様自身の手で自由に書き換えられます。 CB ビットの定義はお客様が自由に決められます。 (1 が今世紀で 0 が次世紀、または 0 が今世紀で 1 が次世紀) (100 年に一度うるう年とならないルールには対応していません。)							
		0	年カウンタが 99 から 00 にロールオーバーすると 0 から 1 に切り替わる						
		1	年カウンタが 99 から 00 にロールオーバーすると 1 から 0 に切り替わる						
6~5	X	-	未使用、読み出し時にマスク処理が必要						
4~0	Months	1~12	月カウントの現在値を BCD 形式で保持						
Months		Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
1 月		CB	X	X	0	0	0	0	1
2 月					0	0	0	1	0
3 月					0	0	0	1	1
4 月					0	0	1	0	0
5 月					0	0	1	0	1
6 月					0	0	1	1	0
7 月					0	0	1	1	1
8 月					0	1	0	0	0
9 月					0	1	0	0	1
10 月					1	0	0	0	0
11 月					1	0	0	0	1
12 月					1	0	0	1	0

08h-年カウンタ

このレジスタは年カウント値を2桁のBCD形式で保持します。値は00~99までです。2000~2099年までうるう年に2月29日を自動的に挿入します。(07h-月カウンタ/世紀ビット 参照)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
08h	年カウンタ	80	40	20	10	8	4	2	1
	リセット	-	-	-	-	-	-	-	-
ビット	記号	値	説明						
7~0	Years	0 ~ 99	年カウントの現在値を BCD 形式で保持 ¹⁾						

3.4. アラームレジスタ

09h-分アラーム

このレジスタは分アラーム有効化ビット AE_M と、分アラーム値を BCD 形式で保持します。値は 00~59 までです。

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
09h	分アラーム	AE_M	40	20	10	8	4	2	1
	リセット	1	-	-	-	-	-	-	-
ビット	記号	値	説明						
7	AE_M	分アラーム有効化ビット(4.5節 アラーム機能 参照)							
		0	分アラーム有効化						
		1	分アラーム無効化(デフォルト値)						
6~0	Minute Alarm	0~59	分アラーム情報を BCD 形式で保持						

0Ah-時アラーム

このレジスタは時アラーム有効化ビット AE_H と、分アラーム値を BCD 形式で保持します。値は 00~23 までです。

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Ah	時アラーム	AE_H	X	20	10	8	4	2	1
	リセット	1	X	-	-	-	-	-	-
ビット	記号	値	説明						
7	AE_H	時アラーム有効化ビット(4.5節 アラーム機能 参照)							
		0	時アラーム有効化						
		1	時アラーム無効化(デフォルト値)						
6	X	-	未使用、読み出し時にマスク処理が必要						
5~0	Hour Alarm	0~23	時アラーム情報を BCD 形式で保持						

0Bh-日アラーム

このレジスタは日アラーム有効化ビット AE_D と、分アラーム値を BCD 形式で保持します。値は 00~31 までです。

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Bh	日アラーム	AE_D	X	20	10	8	4	2	1
	リセット	1	X	-	-	-	-	-	-
ビット	記号	値	説明						
7	AE_D	日アラーム有効化ビット(4.5節 アラーム機能 参照)							
		0	日アラーム有効化						
		1	日アラーム無効化(デフォルト値)						
6	X	-	未使用、読み出し時にマスク処理が必要						
5~0	Day Alarm	1~31	日アラーム情報を BCD 形式で保持						

0Ch-曜日アラーム

このレジスタは曜日アラーム有効化ビット AE_W と、分アラーム値を BCD 形式で保持します。値は 0~6 までです。

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Ch	曜日アラーム	AE_W	X	X	X	X	4	2	1
	リセット	1	X	X	X	X	-	-	-
ビット	記号	値	説明						
7	AE_W	曜日アラーム有効化ビット(4.5節 アラーム機能 参照)							
		0	曜日アラーム有効化						
		1	曜日アラーム無効化(デフォルト値)						
6~3	X	-	未使用、読み出し時にマスク処理が必要						
2~0	Weekday Alarm	0~6	曜日アラーム情報を 2 進数で保持						

3.5. クロックレジスタ

0Dh-CLKOUT周波数

CLKOUT端子から発生する矩形波の周波数を決定します。このレジスタのFEビット及びクロック出力有効化端子(CLKOE)でクロック出力の有効化、無効化を切り替えることができます。(4.7.節 クロック周波数の選択 参照)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Dh	CLKOUT 周波数	FE	X	X	X	X	X	FD	
	リセット	1	X	X	X	X	X	0	0
ビット	記号	値	説明						
7	FE	CLKOUT 有効化ビット(4.7.節 クロック周波数の選択 参照)							
		0	クロック出力無効化						
		1	クロック出力有効化(デフォルト値)						
6~2	X	-	未使用、読み出し時にマスク処理が必要						
1~0	FD	クロック出力周波数選択フィールド(4.7.節 クロック周波数の選択 参照)							
		00	32.768kHz(デフォルト値)						
		01	1024Hz						
		10	32Hz						
		11	1Hz						

3.6. 定周期タイマレジスタ

0Eh-タイマコントロール

このレジスタで定周期タイマ機能の設定を行います

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Eh	タイマ コントロール	TE	X	X	X	X	X	TD	
	リセット	0	X	X	X	X	X	1	1
ビット	記号	値	説明						
7	TE		定周期タイマ有効化ビット。 このビットで定周期タイマ割り込みの開始/停止を切り替えます。						
		0	定周期タイマ割り込み無効化(デフォルト値)						
		1	定周期タイマ割り込み有効化(設定されたタイマ値からカウントダウンを開始)						
6~2	X	-	未使用、読み出し時にマスク処理が必要						
1~0	TD		定周期タイマのクロックソース周波数選択 (4.6.節 定周期タイマ割り込み機能 参照) ⁽¹⁾						
		00	4096Hz						
		01	64Hz						
		10	1Hz						
		11	1/60Hz(デフォルト値)						

(1)タイマを使用しない場合、消費電力を抑えるため TD フィールドの値を 11(1/60Hz)に設定してください。

0Fh-タイマ値レジスタ

このレジスタは定周期タイマのカウントダウン値を保持します。定周期タイマが停止すると初期設定値が上書きされます。

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Fh	タイマ値	128	64	32	16	8	4	2	1
	リセット	-	-	-	-	-	-	-	-
ビット	記号	値	説明						
7 to 0	Timer Value	00 ~ FF	カウントダウン値 n(4.6.節 定周期タイマ割り込み機能 参照)						

定周期タイマの周期：

$$\text{定周期タイマの周期} = \frac{\text{カウントダウン値}n}{\text{定周期タイマのクロックソース周波数}}$$

3.7レジスタリセット値一覧

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
00h	コントロール 1	0	0	0	0	1 ⁽¹⁾	0	0	0
01h	コントロール 2	1 ⁽¹⁾	0	0	0	0	0	0	0
02h	秒カウンタ	1	-	-	-	-	-	-	-
03h	分カウンタ	X	-	-	-	-	-	-	-
04h	時カウンタ	X	X	-	-	-	-	-	-
05h	日カウンタ	X	X	-	-	-	-	-	-
06h	曜日カウンタ	X	X	X	X	X	-	-	-
07h	月カウンタ/ 世紀ビット	-	X	X	-	-	-	-	-
08h	年カウンタ	-	-	-	-	-	-	-	-
09h	分アラーム	1	-	-	-	-	-	-	-
0Ah	時アラーム	1	X	-	-	-	-	-	-
0Bh	日アラーム	1	X	-	-	-	-	-	-
0Ch	曜日アラーム	1	X	X	X	X	-	-	-
0Dh	CLKOUT 周波数	1	X	X	X	X	X	0	0
0Eh	タイマコントロール	0	X	X	X	X	X	1	1
0Fh	タイマ値	-	-	-	-	-	-	-	-

-と書かれたビットはリセット値が定義されておらず、リセット後も元の値を維持します。

(1) 使用時に0を書き込んでください。

Xと書かれたビットは、読み出し時にマスク処理が必要です。

RR-8564 をリセットしたとき:

Time (hh:mm:ss)	= --:--:--
Date (YY-MM-DD)	= --:--:--
Weekday	= -
Century Bit	= -
N ビット	= X (常に0を書き込む必要あり)
TESTC ビット	= 1 (通常使用時には0を書き込む必要あり)
CLKOUT出力	= 32.768 kHz (CLKOE がHIGHの場合)
アラーム	= 無効化
タイマ	= 無効化, タイマクロックソース周波数 = 1/60 Hz
割り込み	= 無効化
Voltage Low フラグ	= 1 (0を書き込むことでクリア可能)

4機能詳細

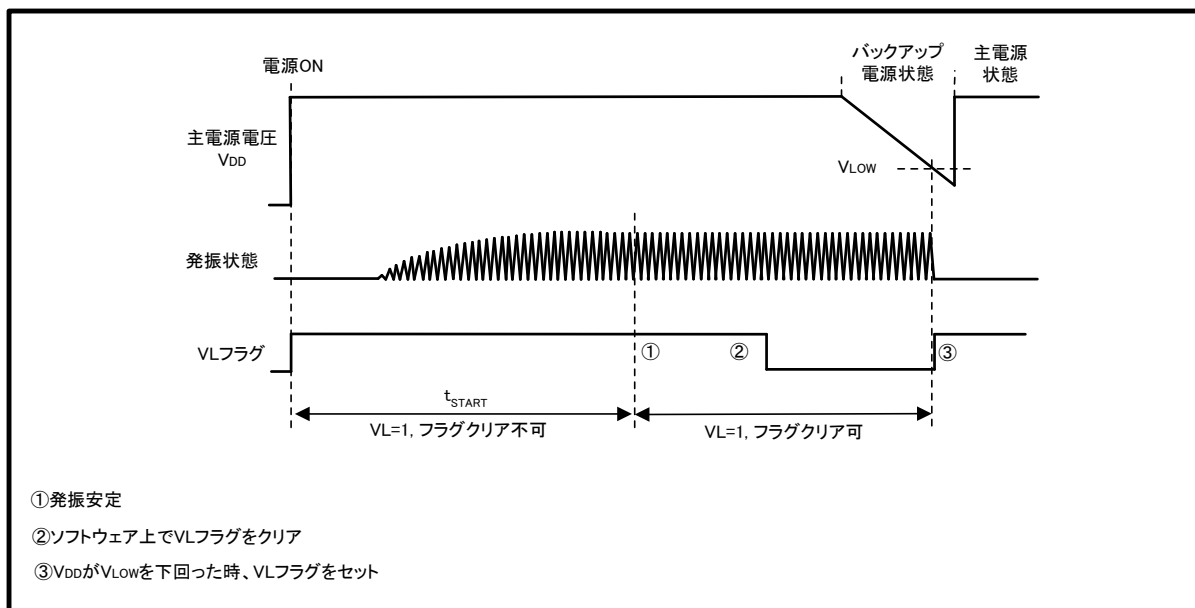
4.1. パワーオンリセット(POR)

電源投入時にパワーオンリセット(POR)が作動します。カウンタレジスタを含むすべてのレジスタがリセット値にリセットされます。(3.7節 レジスタリセット値一覧 参照)

4.2. 電圧低下フラグ

RR-8564は電圧低下検出器を内蔵しています。主電源電圧 V_{DD} が電圧低下閾値 V_{LOW} より下がった時、電圧低下フラグVLが、時刻情報が正確ではなくなったことを示すためセットされます。VLフラグはコマンドでのみクリアできます。

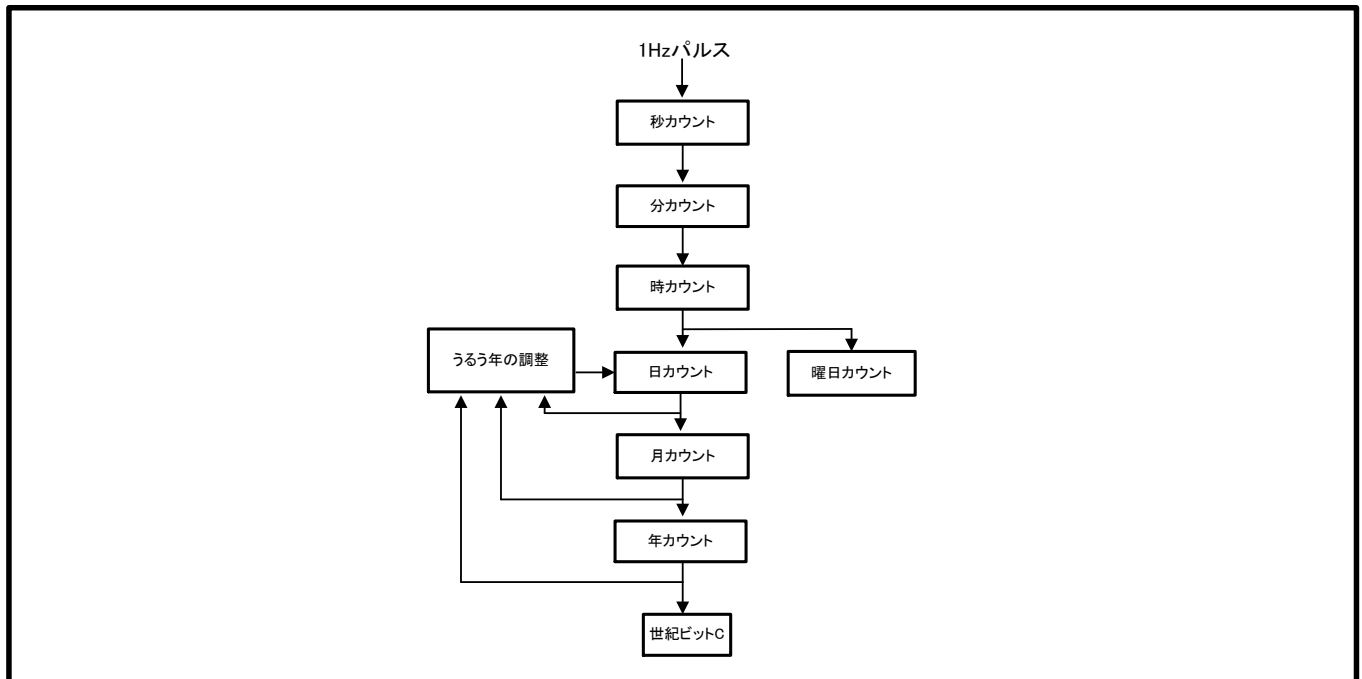
VL フラグ



VLフラグは、バッテリー使用時等の、主電源電圧 V_{DD} がゆっくり低下したことを検出するために設けられています。電源が再アサートされる前に発振器が停止しているか主電源電圧 V_{DD} が電圧低下閾値 V_{LOW} より下がっている可能性が高いときにこのフラグがセットされます。これは、現在の時刻情報が正しくないことを示しています。

4.3. 時刻のセットと読み出し

1Hzクロックから時間データが作成されるデータフローとデータ依存関係：



読み出し、書き込み時、カウンタレジスタ(レジスタアドレス 02h~08h)は 1 秒間フリーズされます。

これにより以下のことを防止できます。

- ・ 桁上げ中のクロック、カレンダーデータの読み出しエラー
- ・ データ読み出し中の時刻・日付レジスタのインクリメント

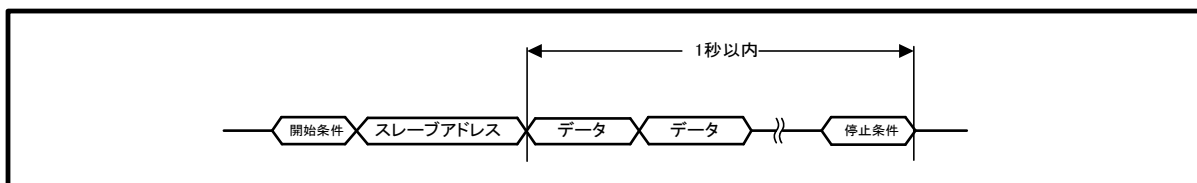
読み出し、書き込みアクセスが1秒以内に終了した時、カウンタレジスタが即時解放され、アクセス中に実行されるはずだった全てのカウンタ値の増加が要求されます。

最大1Hz分増加されます。

読み出し、書き込みアクセスが 1 秒以上かかった時、1 秒後に自動的にカウンタレジスタが解放され、アクセス中のカウンタ値補正を完全に行うことができません。

以上の理由により、読み出し、書き込みオペレーションを 1 秒以内に完了させてください。(下図参照)

読み出し、書き込みオペレーションのアクセス時間：



秒～年レジスタの書き込み又は読み出しを1回のアクセスで終了させることが必要です。

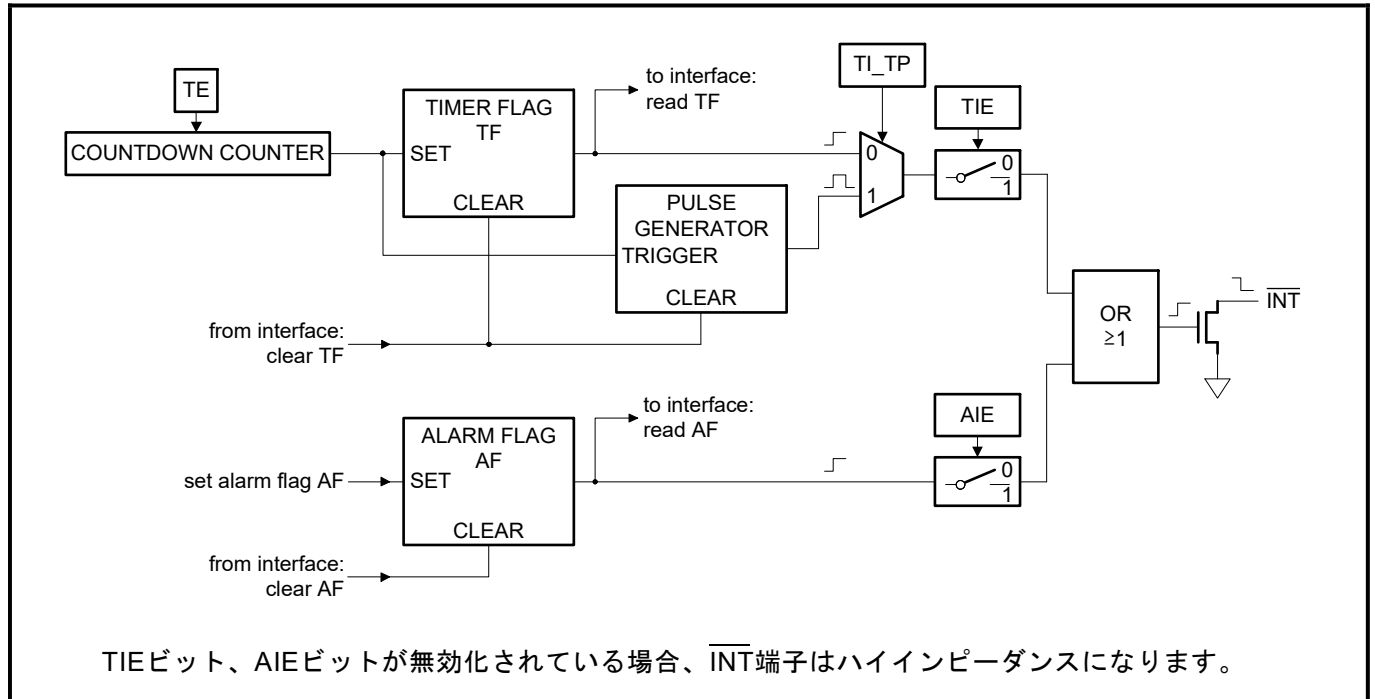
1 回目のアクセスで時間データ（秒～時）を、2 回目のアクセスでデータをセットした場合、2 回のアクセスの間の時間がカウンタ値に増加される可能性があります。(5.10節 フリーズ及びバスタイムアウト機能 も合わせて御参照ください)

4.4. 割り込み出力

割り込み出力端子(INT)は、4つの異なる機能でトリガーされています。

- アラーム機能
- タイマ機能

割り込みスキーム



4.4.1 割り込みのサービシング

$\overline{\text{INT}}$ 端子は、2種類の割り込み出力の論理和ORを出力します。

割り込みが検出された時 ($\overline{\text{INT}}$ 端子がLOWレベルの時)、どの割り込みイベントが起こったのかを判断する為、TF、AFフラグが読み込まれます。

$\overline{\text{INT}}$ 端子出力は常に論理和であり、分離することはできません。

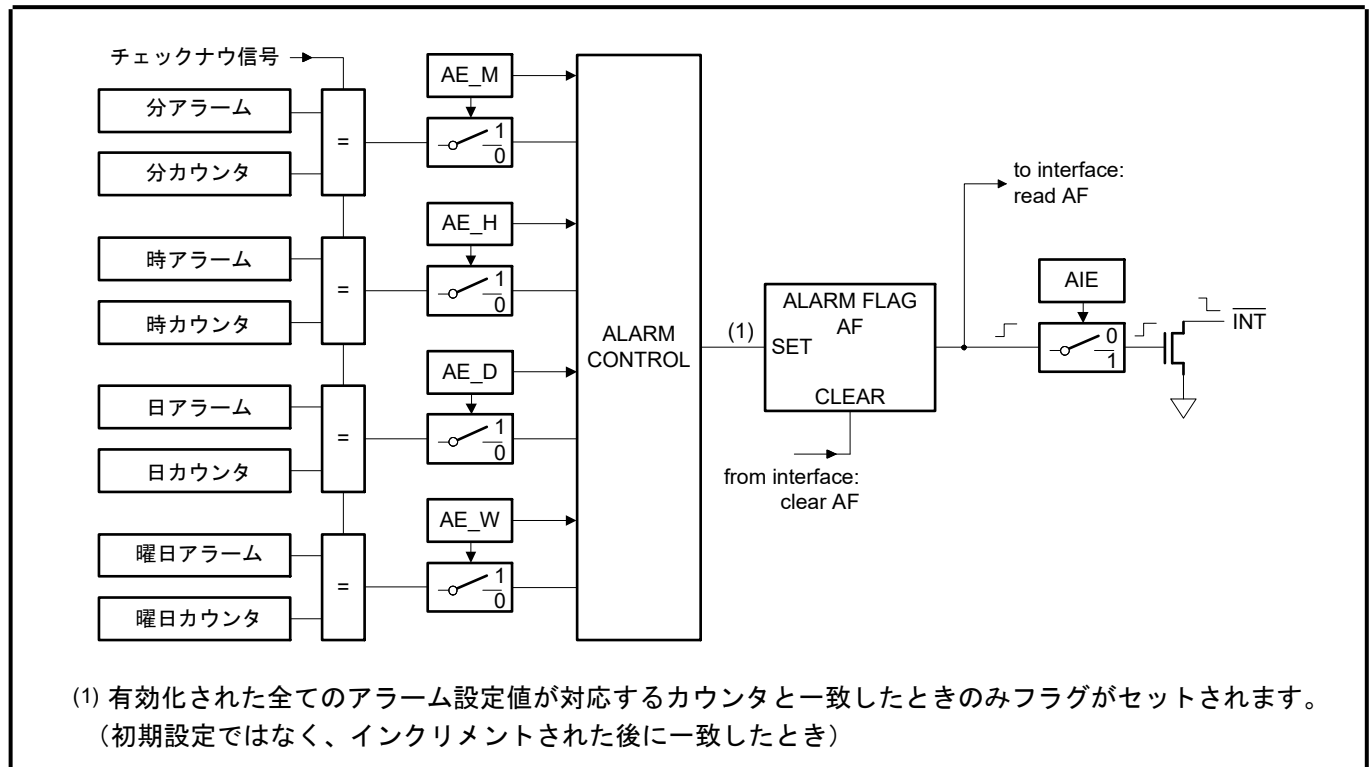
$\overline{\text{INT}}$ 端子を介しての割り込み出力なしで、イベント発生の有無をチェックする為、ソフトウェアは、TF、AF割り込みフラグを読み取ることができます。(ポーリング)

4.5. アラーム機能

各アラームレジスタの最上位ビットAE_x(アラーム有効化ビット)をクリアすることによって、アラームを有効化することができます。アラーム発生時、アラームフラグAFが1にセットされます。AFがセットされると割り込みが発生します。AFフラグはコマンドでクリアできます。

レジスタアドレス09h~0Chがアラームレジスタです。アラームレジスタに有効な分、時、日、曜日の値がセットされ、アラーム有効化ビットが0にセットされた時、アラーム値は現在の分、時、日、曜日カウンタ値と比較されます。

アラーム設定値が現在時刻と一致した時、アラームフラグAF(コントロール/ステータスレジスタ2)が1にセットされます。



4.5.1. アラーム割り込み

AIEビットでアラーム機能による割り込みの発生を制御できます。

AIEビットが有効化されている場合、 $\overline{\text{INT}}$ 端子の出力はAFビットの設定に従います。

AFフラグはインターフェースによってクリアされるまでセットされ続けます。

AFフラグがクリアされると、時間カウンタが一周してもう一度アラーム設定値にマッチングした時のみ再度フラグが設定されます。

AE_xビットの値が1の場合、そのレジスタ値は無視されます。

4.5.2. アラーム割り込みの使用

アラーム割り込み機能に関連したビットとレジスタは以下の通りです:

- ・コントロール2レジスタ(01h)のAIEビットとAFフラグ (3.2.節 コントロールレジスタ参照)
- ・分カウンタ(03h)(3.3.節 時刻・日付レジスタ参照)
- ・時カウンタ(04h)(3.3.節 時刻・日付レジスタ参照)
- ・日カウンタ(05h)(3.3.節 時刻・日付レジスタ参照)
- ・曜日カウンタ(06h)(3.3.節 時刻・日付レジスタ参照)
- ・分アラームレジスタとAE_Mビット(09h)(3.4.節 アラームレジスタ参照)
- ・時アラームレジスタとAE_Hビット(0Ah)(3.4.節 アラームレジスタ参照)
- ・日アラームレジスタとAE_Dビット(0Bh)(3.4.節 アラームレジスタ参照)
- ・曜日アラームレジスタとAE_Wビット(0Ch)(3.4.節 アラームレジスタ参照)

アラーム割り込みの設定を行う前に、INT端子に予期せぬ割り込みが発生しないようAIEビットに0を書き込むことをお勧めします。アラーム割り込み機能を使用しない場合、アラームレジスタに割り付けられた4バイトのレジスタ(09h,0Ah,0Bh,0Ch)をRAMとして使用することができます。この場合、AIEビットに確実に0を書き込んでください。(AIEビットを1にしてアラームレジスタをRAMとして使用すると、予期せぬ割り込みがINT端子に発生する可能性があります。)

アラーム機能の使用手順:

1. AE_M,AE_H,AE_D,AE_Wビットを1に初期化(1=アラーム無効化)
2. AIEビット及びAFフラグを0に初期化
3. 所望のアラーム設定を09h,0Ah,0Bh,0Chに入力。4つのアラーム有効化ビットAE_M,AE_H,AE_D,AE_Wは対応するカウンタレジスタとの時刻マッチングを行うか否かを決定するために使用される。(時刻は24時間表記) 下表参照
4. INT端子に割り込みを発生させたい場合はAIEビットを1にセット

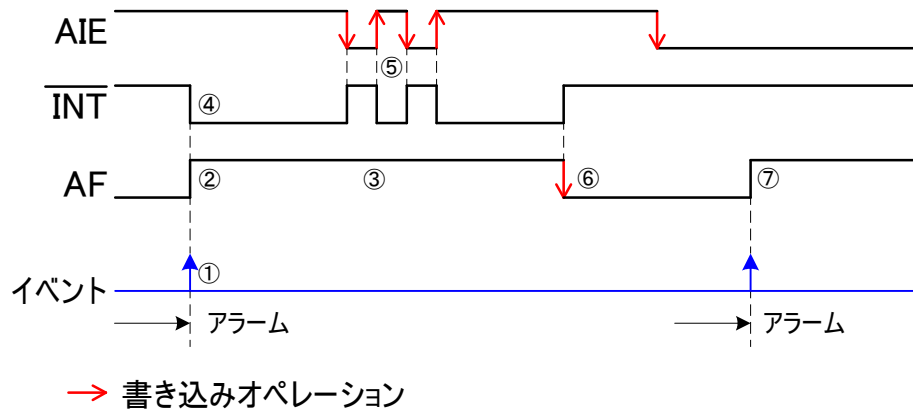
アラーム割り込み:

アラーム有効化ビット				アラーム発生条件
AE_W	AE_D	AE_H	AE_M	
0	0	0	0	曜日、日、時、分が一致 ⁽¹⁾
0	0	0	1	曜日、日、時が一致 ⁽¹⁾
0	0	1	0	曜日、日、分が一致 ⁽¹⁾
0	0	1	1	曜日、日が一致 ⁽¹⁾
0	1	0	0	曜日、時、分が一致 ⁽¹⁾
0	1	0	1	曜日、時が一致 ⁽¹⁾
0	1	1	0	曜日、分が一致 ⁽¹⁾
0	1	1	1	曜日が一致 ⁽¹⁾
1	0	0	0	日、時、分が一致 ⁽¹⁾
1	0	0	1	日、時が一致 ⁽¹⁾
1	0	1	0	日、分が一致 ⁽¹⁾
1	0	1	1	日、が一致 ⁽¹⁾
1	1	0	0	時、分が一致 ⁽¹⁾
1	1	0	1	時が一致 ⁽¹⁾
1	1	1	0	分が一致 ⁽¹⁾
1	1	1	1	アラーム割り込み発生せず ⁽¹⁾ (デフォルト)

(1) AE_xビット(x=M,H,D,W)
 AE_x=0(アラーム有効化)
 AE_x=1(アラーム無効化)

4.5.3.アラームダイアグラム

アラーム割り込みの機能図：



- ① アラームレジスタの設定値が対応するカウンタと一致したときアラーム割り込みイベントが発生します。
- ② アラーム割り込みイベントが発生すると、AF ビットの値は 1 にセットされます。
- ③ AF ビットは、それがソフトウェアにより 0 にクリアされるまで、1 を維持します。
- ④ AIE ビットが 1 のときにアラーム割り込みが発生した場合、 $\overline{\text{INT}}$ 端子出力は LOW になります。
- ⑤ $\overline{\text{INT}}$ 端子出力が LOW の間に AIE の値が 1 から 0 に変わるとすぐ、 $\overline{\text{INT}}$ 端子出力は HIGH になります。AF ビットの値が 1 の間、 $\overline{\text{INT}}$ 端子出力の状態は、AIE ビットにより制御できます。
- ⑥ $\overline{\text{INT}}$ 端子出力が LOW の場合、AF ビットの値が 1 から 0 にクリアされると、 $\overline{\text{INT}}$ 端子出力は HIGH になります。
- ⑦ アラーム割り込みが発生したとき、AIE ビットの値が 0 ならば、 $\overline{\text{INT}}$ 端子出力は HIGH になります。

4.6. 定周期タイマ割り込み

4種類のクロックソース周波数(4096Hz,64Hz,1Hz,1/60Hz) を決定するTDフィールド(ビット1:0)と、 タイマの有効化・無効化を選択するTEビット(ビット7)を含むタイマコントロールレジスタ(0Eh)でアドレス0Fhの8ビットカウントダウンタイマ値レジスタを制御します。定周期タイマが有効化されると、タイマはソフトウェアからロードされた8ビットの2進数からカウントダウンを開始します。カウントダウン終了後、タイマフラグTF (コントロール2レジスタ 01h ビット2) が1にセットされます。TFフラグはインターフェースを介してのみクリアできます。

定周期タイマ有効化ビットTIE(コントロール2レジスタ 01h, ビット0)と定周期割り込みタイマモードビットTI_TP(コントロール2レジスタ 01h ビット4)で定周期タイマ割り込みの発生を制御します。TIEビットを有効化してインターバルモード(TI_TP=0)にすると、INT端子からTFビットの設定に従いアクティブLOWの信号を出力します。TIEビットを有効化してパルスモード(TI_TP=1)にすると、各カウントダウン周期が終了するたびにパルス信号を出力します。

タイマ値を読み込んだ場合、初期値(リロードされる値)ではなく現在のカウントダウン値が返されます。正確なカウントダウン値を読み出すためには、I²Cバス・クロック(SCL)は、選択されたタイマクロックの少なくとも2倍の周波数で動作していなければなりません。読み出し中はカウントダウンタイマをフリーズできないので、レジスタの値を2回読み出し結果に矛盾がないかチェックすることを推奨します。

4.6.1. 定周期タイマフラグTF

定周期タイマフラグ (TFビット) は、1回目の定周期タイマ割り込みが発生したときに1にセットされます。このフラグは現在発生している割り込みが定周期タイマによるものかアラームによるものを区別するために設けられています。このフラグはコマンドで読み出し及びクリアが可能です。

定周期タイマフラグTFの状態は、TI_TPビット(3.2.節コントロールレジスタ01h-コントロール2参照)の設定によって割り込みパルスの発生(tr_{NTN})に影響を与えます。

4.6.2. 定周期タイマ割り込みモードTI_TP

割り込みモードがインターバルモード(TP_TL=0)の場合:

- ・TFがクリアされなければ、最初のカウントダウン周期に到達したときに1回だけ割り込みが発生
- ・割り込みの発生はTFフラグの値に従う
- ・TFフラグはクリアされるまでセットされ続ける
- ・TFフラグが次のカウントダウン周期に到達される前にクリアされなければ割り込みは発生しない

割り込みモードがパルスモードの場合:

- ・定周期タイマが繰り返しカウントダウンし、カウントが0になるたびに割り込みを発生
- ・割り込みパルスの発生は定周期タイマフラグTFの値には無関係
- ・TFフラグはクリアされるまでセットされ続ける
- ・TFフラグは割り込みに影響を与えない

4.6.3. パルスジェネレータ

パルスモードがアクティブの時 (TI_TP=1) 定周期タイマ割り込みのパルスジェネレータは内部クロックを使用し、その周期は選択したクロック源周波数とカウントダウン値nに依存します。その結果、割り込みパルス幅(tr_{NTN})が下表のように変化します。TFフラグと割り込みは同時にアクティブになります。

割り込みオペレーション(TI_TP = 1)

TD	クロックソース周波数	割り込みパルス幅 tr _{NTN}	
		カウントダウン値 n = 1 ¹⁾	カウントダウン値 n > 1 ¹⁾
00	4.096 kHz	122μs	244μs
01	64 Hz	7.813ms	15.625ms
10	1 Hz	15.625ms	15.625ms
11	1/60 Hz	15.625ms	15.625ms

1) n = ロードされたカウントダウン値。n = 0になるとタイマ停止

4.6.4. タイマ値

タイマクロック周波数(TD)を4種類選択でき、その結果タイマ周期を 244μs~255 分(4 時間 15 分)まで選択することができます。これより長い周期で割り込みを発生させたい場合は、アラーム機能を御使用ください。

定周期タイマの周期：

$$\text{定周期タイマの周期} = \frac{\text{カウントダウン値}n}{\text{定周期タイマのクロックソース周波数}}$$

タイマ周期

カウントダウン値 n	定周期タイマの周期			
	TD=00(4096Hz)	TD=01(64Hz)	TD=10(1Hz)	TD=11(1/60Hz) ⁽¹⁾
0	-	-	-	-
1	244.14μs	15.625ms	1s	1min
2	488.28μs	31.250ms	2s	2min
3	732.42μs	46.825ms	3s	3min
⋮	⋮	⋮	⋮	⋮
255(FFh)	62.26ms	3.984s	255s	255min
(1)定周期タイマを使用しない場合、消費電流を抑えるために TD フィールドの値を 11(1/60Hz)に設定することをお勧めします。				

全てのタイマクロックソース周波数は、32.768kHz の音叉型水晶振動子に基づいて生成されているため、全使用温度範囲-40~85℃にわたって最大 150ppm 変化する二次関数の周波数温度特性を持っています。(25℃の偏差は±20ppm です。)

定周期タイマはソフトウェアからタイマ値レジスタ 0Fh にロードされた 8 ビットの 2 進数からカウントダウンを開始します。このカウントダウン値 n は 1~255 まで選択可能です。カウントダウン値 n に 0 を書き込むと定周期タイマが停止します。

カウントダウンカウンタが 1 から 0 に変化するとき、定周期タイマフラグ TF(コントロール 2 レジスタ内 TF ビット)がセットされ、カウントダウン値の設定値が自動的にリロードされ次のタイマ周期を開始させます。

定周期タイマのカウントダウンが終了する前に新しいカウントダウン値 n が書き込まれた場合、その瞬間から値が上書きされます。TE ビットを 0 にして定周期タイマを無効化する前にカウントダウン値を変更することはお勧めしません。カウントダウン値をアップデートしても、タイマ周期は連動して変化はしません。

従って、TE ビットを 0 にせずにカウントダウン値を変更すると、カウントダウン値とタイマ周期の組み合わせが意図しないものとなる可能性があります。この結果、最初のタイマ周期が意図しないものとなる可能性があります。とはいえ、2 回目以降のタイマ周期は正しくなります。

4.6.5.定周期タイマの使用

定周期タイマに関連したレジスタ、フィールド、ビットは以下の通りです:

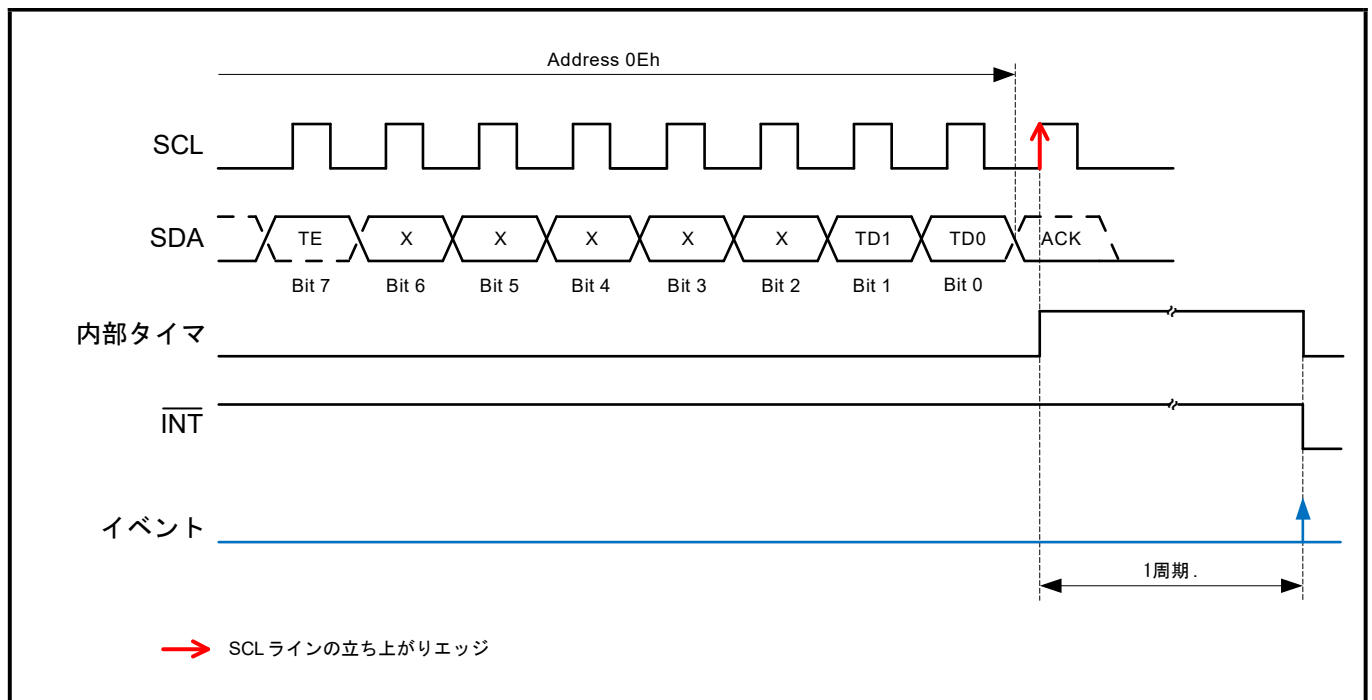
- **TL_TP** ビット, **TF** フラグ, **TIE** ビット (3.2.節 コントロールレジスタ 01h-コントロール 2)
- **TE** ビット, **TD** フィールド (3.6.節 定周期タイマレジスタ 0Eh-タイマコントロール)
- タイマ値レジスタ (0Fh) (3.6.節 定周期タイマレジスタ)

定周期タイマの設定を行う前に、 $\overline{\text{INT}}$ 端子から意図しない割り込みが発生するのを防ぐため、**TE**, **TIE**, **TF** ビットに 0 を書き込むことを推奨します。定周期タイマ割り込みを使用しない場合、タイマ値レジスタ (0Fh) を 1 バイトの RAM として使用することができます。タイマクロックソース周波数選択フィールド **TD** は定周期タイマ割り込み機能のカウントダウン周期(ソースクロック)を選択するために使用されます(4 種類から選択できます。)

定周期タイマ機能の設定方法:

1. **TE**, **TIE**, **TF** を 0 に初期化。 $\overline{\text{INT}}$ 端子から意図しない割り込みが発生するのを防ぐため。
2. タイマクロックソース周波数を決定し、相当する値を **TD** フィールドに書き込む。
3. タイマクロックソース周波数に基づいたカウントダウン周期を決定し、相当する値をタイマ値レジスタ (0Fh) に書き込む(4.6.4.項 タイマ値参照)。
4. $\overline{\text{INT}}$ 端子に割り込み信号を発生させたい場合 **TIE** ビットに 1 を書き込む。
5. $\overline{\text{INT}}$ 端子を使用する場合、**TL_TP** ビットでインターバルモードかパルスモードかを選択。
6. **TE** ビットを 0 から 1 にセットすると定周期タイマが開始。カウントダウンはアドレス 0Eh ビット 0 が送信された直後の SCL ラインの立ち上がりエッジをトリガーとして開始される。下図参照。

定周期タイマのスタートタイミング:



4.6.6. 最初の 1 周期の長さ

定周期タイマ機能が有効化されている場合に TF フラグがセットされたとき、 $\overline{\text{INT}}$ 端子から割り込み信号が発生します。割り込みの制御方法は 4.4.割り込み出力の節をご参照ください。

タイマが開始されたとき、最初の 1 周期のみ周期に乱れが生じます。この乱れは、タイマクロック周波数がインターフェースクロックと同期していないことにより引き起こされます。2 回目以降のタイマ周期にはこのような乱れはありません。最初の 1 周期が乱れる量は選択したタイマクロックソース周期に依存します、下表を参照してください。

タイマ値 n による最初のタイマ周期の長さ⁽¹⁾

TD	タイマクロックソース周期	最初の 1 周期の長さ		2 回目以降の周期の長さ
		最短周期	最長周期	
00	4096Hz	$(n-1) \times 244\mu\text{s} + 122\mu\text{s}$	$n \times 244\mu\text{s} + 122\mu\text{s}$	$n \times 244\mu\text{s}$
01	64Hz	$(n-1) \times 15.625\text{ms}$	$n \times 15.625\text{ms}$	$n \times 15.625\text{ms}$
10	1Hz	$(n-1) \times 1\text{s}$	$n \times 1\text{s}$	$n \times 1\text{s}$
11	1/60Hz	$(n-1) \times 60\text{s}$	$n \times 60\text{s}$	$n \times 60\text{s}$

(1)タイマー値 n は 1~255 まで有効です。タイマ値 n に 0 がロードされるとタイマが停止します。

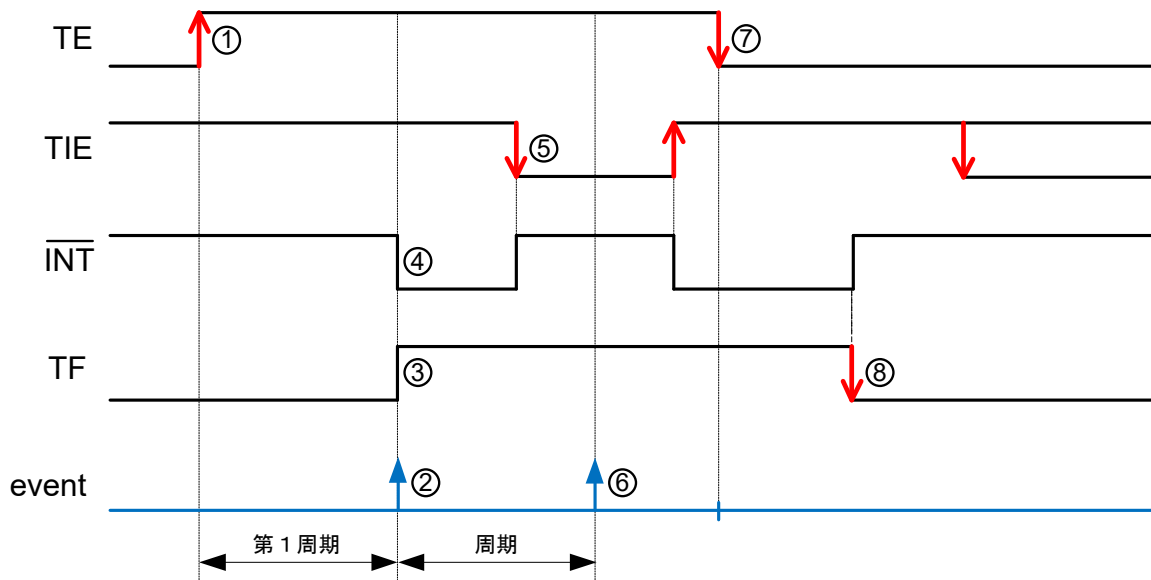
カウントダウン終了時、定周期タイマフラグ（コントロール 2 レジスタ内 TF ビット）がセットされます。TF ビットはコマンドによってのみクリアできます。TF ビットがアサートされると $\overline{\text{INT}}$ 端子から割り込み信号が発生します。割り込み信号は TF ビットの状態によってカウントダウン周期ごとのパルス信号か LOW レベル信号かのどちらかが発生されます。TI_TP ビットはこのモードを選択するために使用され、TIE ビットで割り込みを無効化できます。（3.2.節 コントロールレジスタ、01h-コントロール 2 及び 4.6.7~4.6.8 項中の図参照）

タイマ値を読み出した場合、初期設定値ではなく現在のカウントダウン値が読み出されます。読み出し中にカウントダウン値をフリーズさせることができないため、レジスタ 2 回読み出してチェックすることをお勧めします。

4.6.7. インターバルモード(TL_TP=0)

このモードでは、TF フラグがセットされた時に 1 回だけ $\overline{\text{INT}}$ 端子から割り込み信号が発生します。

定周期タイマがインターバルモード(TL_TP=0)のときのタイミング図：



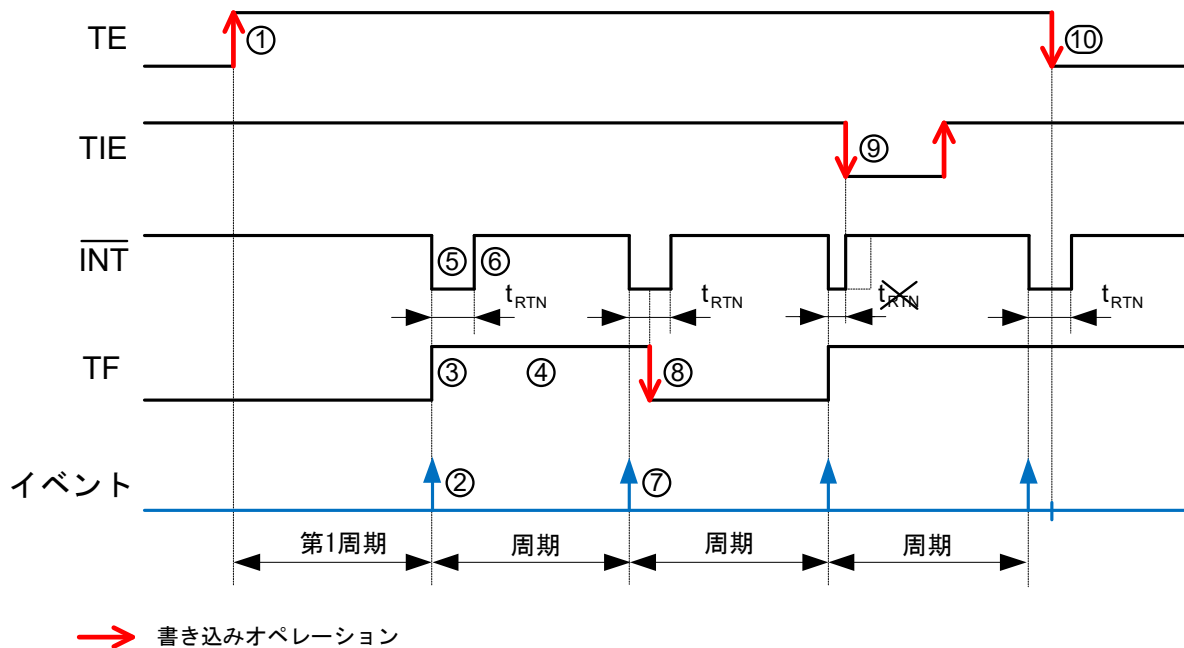
→ 書き込みオペレーション

- ① TE ビットに 1 が書き込まれた時、定周期タイマは入力されたタイマ値 n からカウントダウン開始。カウントダウンはタイマクロックソース周波数に基づく。
- ② タイマ値 n が 00h に到達すると割り込みイベント発生。割り込み発生後、カウンタは自動的に初期値がリロードされ、再度カウントダウンが開始。
- ③ 定周期タイマ割り込みが発生したとき、TF フラグに 1 がセットされる。
- ④ TIE ビットに 1 がセットされているときに定周期割り込みが発生した場合、 $\overline{\text{INT}}$ 端子出力は LOW になる。
- ⑤ $\overline{\text{INT}}$ 端子出力が LOW の間に TIE ビットが 1 から 0 に切り替わると、 $\overline{\text{INT}}$ 端子出力がすぐに HIGH に戻る。TF フラグがセット視されている間、 $\overline{\text{INT}}$ 端子出力を TIE ビットで制御可能。
- ⑥ TIE ビットが 0 なので割り込み発生せず。また、TF フラグが 0 にクリアされていないので割り込みイベントの発生を TF フラグで検知できない。
- ⑦ TE ビットを 0 にクリアしたときカウントダウン停止。TF ビットの値は 1 のままで、割り込み信号も発生したまま。TF フラグはソフトウェアで 0 にクリアされるまで 1 を保持。
- ⑧ TF フラグを 0 にクリアしたとき、TE ビットの値にかかわらず $\overline{\text{INT}}$ 端子出力が無効化(HIGH レベル信号)。

4.6.8. パルスモード(TL_TP=1)

このモードでは、TF フラグの値にかかわらず、一定の周期で $\overline{\text{INT}}$ 端子から割り込み信号が発生します。

定周期タイマがパルスモード(TL_TP=1)のときのタイミング図：



- ① TE ビットに 1 が書き込まれた時、定周期タイマは入力されたタイマ値 n からカウントダウン開始。カウントダウンはタイマクロックソース周波数に基づく。
- ② タイマ値 n が 00h に到達すると割り込みイベント発生。割り込み発生後、カウンタは自動的に初期値がリロードされ、再度カウントダウンが開始。
- ③ 定周期タイマ割り込みが発生したとき、TF フラグに 1 がセットされる。
- ④ TF フラグはソフトウェアで 0 にクリアされるまで 1 を保持。
- ⑤ TIE ビットに 1 がセットされているときに定周期割り込みが発生した場合、 $\overline{\text{INT}}$ 端子出力は LOW になる。
- ⑥ 割り込みパルス幅 t_{RTN} の間 $\overline{\text{INT}}$ 端子出力は LOW になり、その後自動的に HIGH に戻る。TD フィールドの値がタイマクロックソース周波数と割り込みパルス幅 t_{RTN} に影響を与える。
(4.6.3.項パルスジェネレータ参照)
- ⑦ 次の割り込みイベントが発生したとき、 $\overline{\text{INT}}$ 端子出力は再び LOW になる。TF フラグは 0 にクリアされず 1 を保持。
- ⑧ 割り込みパルス幅 t_{RTN} の最中で $\overline{\text{INT}}$ 端子出力が LOW のとき、TF フラグを 0 にクリアしても INT 端子は LOW を保持。
- ⑨ $\overline{\text{INT}}$ 端子出力が LOW のとき、TIE ビットを 0 にクリアすると即割り込み出力が停止。
- ⑩ TE ビットに 0 が書き込まれたとき、定周期タイマ機能が停止し、 $\overline{\text{INT}}$ 端子出力は割り込みパルス幅 t_{RTN} 終了後に HIGH レベルに戻る。TF フラグはソフトウェアで 0 にクリアされるまで 1 を保持。

4.7. CLKOUT周波数の選択

CLKOUT端子から発生する矩形波クロックの周波数をCLKOUT周波数レジスタのFDフィールドで選択することができます。システムクロック、マイコンクロック、チャージポンプへの入力、発振器の校正用として、32.768 kHz (デフォルト)、1024 Hz、32 Hz and 1 Hzの周波数が選択できます。

CLKOUT 端子は、(CLKOE 入力が High の場合) 電源入力時にプッシュプル出力として有効化されます。CLKOUT 出力は bit FE に 0 を書き込むか、CLKOE 入力を LOW にすることによって無効化できます。このとき、CLKOUT 端子は LOW レベル出力となります。

選択された CLKOUT 周波数のデューティサイクルを調整することはできません。しかし、クロックの発生原理から 32.768kHz 以外のすべての周波数で 50:50 のデューティ比となります。

STOP ビット機能は、選択された周波数によっては CLKOUT 信号にも影響を与えます。STOP ビットが 0 にセットされたとき、連動して停止できる周波数では CLKOUT 端子は LOW レベル出力となります。(詳細は 4.8 節 STOP ビット機能 を御参照ください。)

FD	CLKOUT 周波数	DUTY 比(Typ.)	STOP ビットの影響
00	32.768kHz(デフォルト)	50±10%	影響なし
01	1024Hz ⁽¹⁾	50%	CLKOUT=LOW
10	32Hz	50%	CLKOUT=LOW
11	1Hz	50%	CLKOUT=LOW

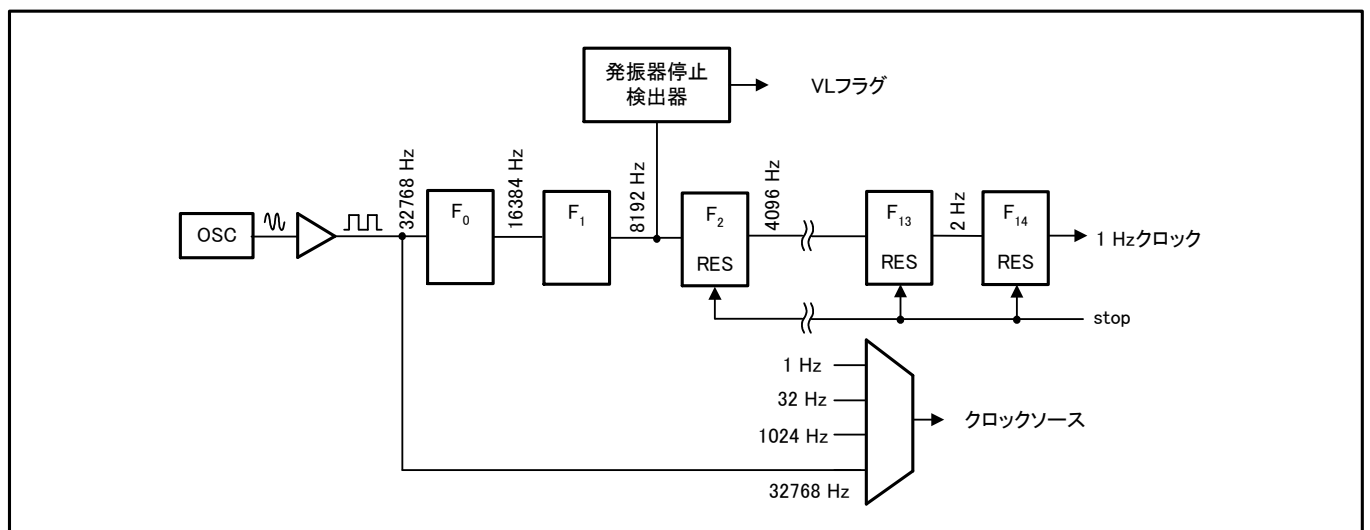
4.8. STOP ビットの機能

STOPビットの機能のおかげで、時刻を正しく設定することができます。

STOPビットは上位プリスケアラ (F₂ ~ F₁₄) にリセットを実行させ、それによって1Hzのカウントを停止します。

STOPビットは32.768 kHz出力には影響しませんが、1Hz、32Hz、1024Hzの出力は停止されます。(4.7節 CLKOUT周波数の選択 も合わせて御参照ください。)

STOPビット：



その後、時刻がセットできるようになり、ストップビットが解放されるまで時刻カウントが増加することはありません。(次ページ参照)

RR-8564-C2/C3

I²C インターフェースリアルタイムクロック/カレンダーモジュール

RIVER

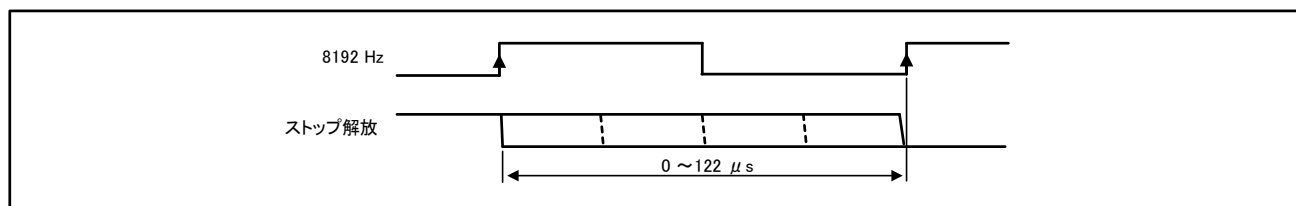
STOP ビットが解放された後の最初の時刻カウンタ増加

Bit	プリスケアラビット ¹⁾	1 Hz Tick	時刻	コメント
STOP	F ₀ F ₁ -F ₂ ~ F ₁₄		hh:mm:ss	
クロック通常駆動				
0	01-0000111010100		12:45:12	プリスケアラは通常カウンタ
ストップビットを手動で有効化 ; F ₀ と F ₁ はリセットされず、値は外部からは予測できない				
1	XX-0000000000000		12:45:12	プリスケアラをリセット;時刻カウンタ凍結
手動で時刻をセット				
1	XX-0000000000000		08:00:00	プリスケアラをリセット;時刻カウンタ凍結
手動で STOP ビット解除				
0	XX-0000000000000		08:00:00	プリスケアラ駆動開始
0	XX-1000000000000		08:00:00	-
0	XX-0100000000000		08:00:00	-
0	XX-1100000000000		08:00:00	-
:	:		:	:
0	11-1111111111110		08:00:00	-
0	00-0000000000001		08:00:01	F ₁₄ が 0 から 1 に変化することで時刻カウンタ増加
0	10-0000000000001		08:00:01	-
:	:		:	:
0	11-1111111111111		08:00:01	-
0	00-0000000000000		08:00:01	-
:	:		:	:
0	11-1111111111110		08:00:01	-
0	00-0000000000001		08:00:02	F ₁₄ が 0 から 1 に変化することで時刻カウンタ増加

1) F₀は32.768 kHzクロック。

下位の 2 つのプリスケアラ (F₀ ~ F₁) はリセットされず、I²C バスインターフェースが水晶発振器と同期されていないため、時刻カウンタ再起動時の精度は 8.192kHz パルス 1 周期分以下になります。(下図参照)

STOP ビット解放タイミング :



STOP ビットが解放された後、時刻カウンタの増加は 0.507813~0.507935 秒後に起こります。

値のばらつきはプリスケアラビットF₀, F₁がリセットされていないこと(上表参照)及び32.768kHzクロックの予期せぬ状態によって引き起こされます。

5. I²C インターフェースの特性

I²Cインターフェースは双方向、つまり、異なるICまたはモジュールと2ライン通信します。RR-8564のスレーブアドレスはA2h又はA3hで、ファーストモード（上限400kHz）をサポートします。

双方向通信に使われる2つのラインは、シリアルデータライン（SDA）とシリアルクロックライン（SCL）です。

どちらのラインも、プルアップ抵抗を介して主電源の+極に接続してください。

データ転送はインターフェースがbusy状態でないときにのみ行われます。

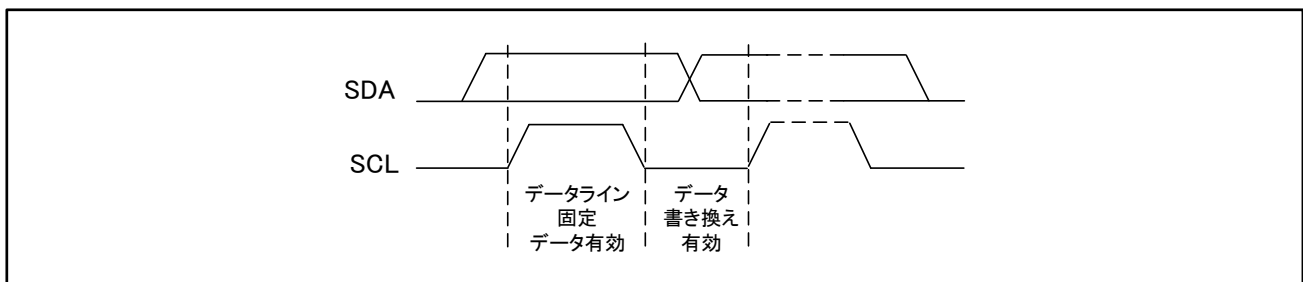
5.1. ビット転送

各クロックパルスにつき一つのデータビットが転送されます。

SDAラインのデータは、クロックパルスがHIGH状態の間は固定で、このときのデータライン内の変化は制御信号として認識されます。

クロックパルスがLOW状態の間にデータ変更が行われます（下図参照）

ビット転送：



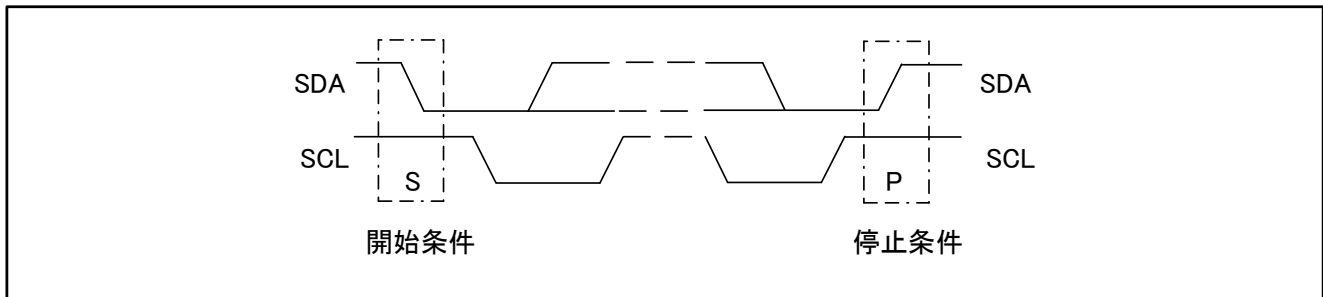
5.2. 開始・停止条件

バスが busy 状態でなければ、データラインとクロックラインは HIGH の状態を保ちます。

クロックラインが HIGH のままで、データラインが HIGH から LOW に切り替わる時を、開始条件（S）と定義します。

クロックラインが HIGH のままで、データラインが LOW から HIGH に切り替わる時を、停止条件（P）と定義します。（下図参照）

開始・停止条件：



前の開始状態の後で、停止条件の前に実行される開始条件を、再開始条件と呼び、通常停止条件の後に、通常開始条件となるのと同じように機能します。

注意：

RR-8564にアクセスするときには、開始条件送信から停止条件送信までの時間を**1秒以内**で終了させてください。

1秒以上かかった場合、I²C-Bus インターフェースが自動的にクリアされ、RR-8564 のバスタイムアウト機能によってスタンバイモードに突入します。注記:書き込みと読み出しの両操作は、この自動クリア操作の間、もしくはその後に起こる通信に対しては、無効となります。（読み出し操作が無効の際、読み込まれた全てのデータ値は FFh となります。）通信は、開始条件を再度送信すると再開します。（5.10.節 フリーズとバスタイムアウト機能 も合わせて御参照ください。）

5.3. 有効データ

開始条件の後、SCL 信号が HIGH の状態の間は、SDA 信号は変化しません。SCL 信号が LOW の間に、SDA 信号のデータを変化させることができます。データ 1 ビットあたり 1 クロックパルスを使用します。データ転送は開始条件により開始され、停止条件により終了します。開始条件と停止条件の間に転送されるデータ量は無制限です（但し、転送時間は 1 秒以内）。情報はバイト長（8 ビット）で転送され、各受信機は 9 ビット目をアクノリッジとします。

5.4. システムコンフィグレーション

複数のデバイスを I²C バスに接続できるので、I²C 仕様のデバイスは他のデバイスと相互に通信するための固有の番号を持っています。

I²C バスを制御するデバイスをマスタと呼び、マスタに制御されるデバイスはスレーブと呼びます。

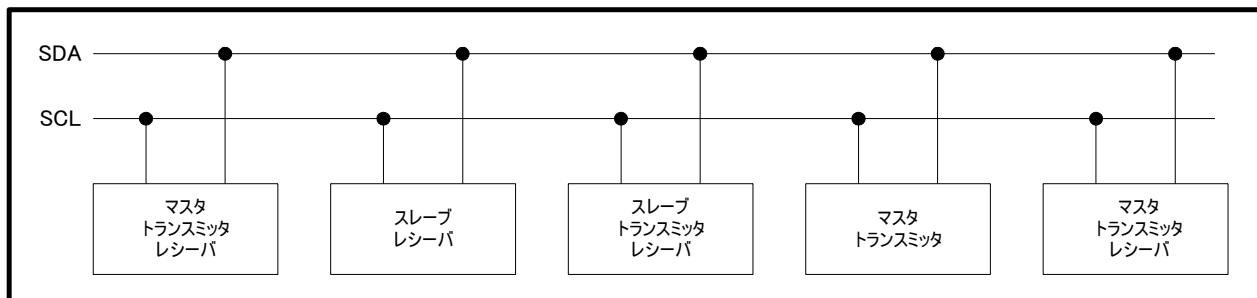
命令を発信するデバイスをトランスミッタと呼び、命令を受け取るデバイスをレシーバと呼びます。

RR-8523-C3 は、スレーブレシーバもしくはスレーブトランスミッタとして機能します。（マスタがあれば、レシーバとしてもトランスミッタとしても使える。）

I²C バスにデータが送信される前に、応答側のデバイスが呼び出されます。アドレスは常に、開始条件の直後に転送されるバイトで指定されます。

クロック信号 SCL は入力専用ですが、データ信号 SDA は双方向信号です。

システム構成



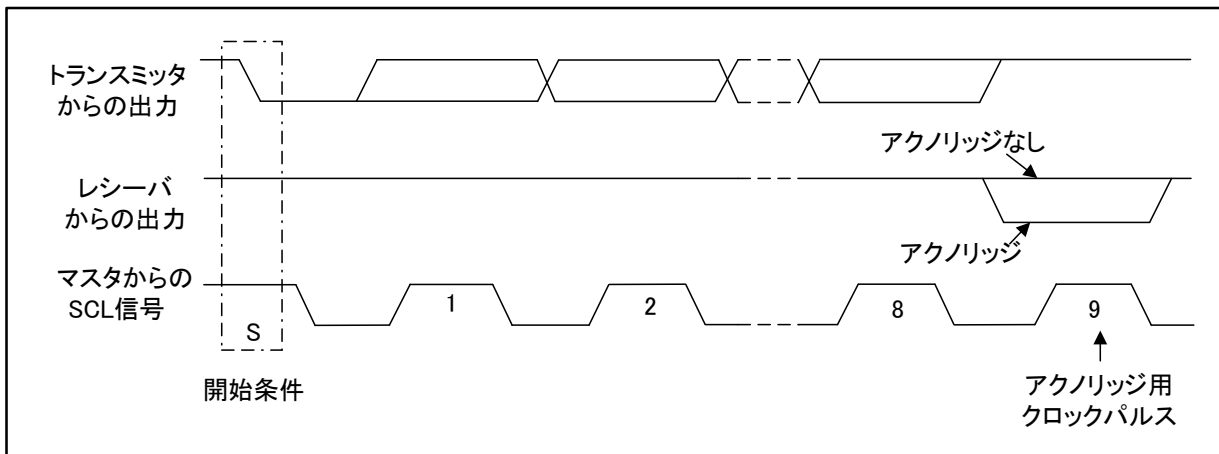
5.5. アクノリッジ

開始条件と停止条件の間にトランスミッタからレシーバに転送されるデータ長は無制限です。1バイト（8ビット）ごとにアクノリッジが1個つきます。

- 呼び出されたスレーブレシーバは各バイトを受信した後に一つのアクノリッジを発生します。
- マスタレシーバも同様に、スレーブトランスミッタがクロック出力した各バイトを受信した後、一つのアクノリッジを発生します。
- レシーバは、クロックパルスを認識する間SDAラインをプルダウンするので、関連するアクノリッジクロックパルスがHIGHの間、SDAラインはLOWになります。（セットアップ時間とホールド時間を含む）
- スレーブからクロック出力された最終バイトにアクノリッジを追加しないことによって、マスタレシーバはトランスミッタにデータの終わりを知らせます。
この動作の中で、マスタが停止条件を発生させることができるように、トランスミッタはデータラインをHIGHのまま保持します。

I²C バスのアクノリッジ過程は下図を参照してください。

I²C バスのアクノリッジ過程：



5.6. アドレス指定

I²C バス上で使用する7ビットのスレーブアドレス 1010001b が RR-8564 用に割り当てられています。正確な I²C バスのスレーブアドレスバイトは下表を参照してください。

I²C スレーブアドレスバイト

スレーブアドレス							R/ $\bar{W}$	転送データ
Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	
1	0	1	0	0	0	1	1(R)	A3h(読み出し)
							0($\bar{W}$)	A2h(書き込み)

開始条件の後、I²CスレーブアドレスがRR-8564に送信されます。R/ $\bar{W}$ ビットが、送信データバイトの読み出し、書き込みを定義します。はじめに、スレーブアドレスの最上位ビットMSBが送信されます。このアドレスが1010001bの場合、RR-8564が選択され、8ビット目で書き込み（R/ $\bar{W}$ =0）か読み出し（R/ $\bar{W}$ =1）いずれかが指示され（A2h又はA3h）、RR-8564はアクノリッジを発生します。他のスレーブアドレスを指定された場合はアクノリッジを発生しません。

書き込みオペレーションは、データ転送は、停止条件が送られるか、次のデータ転送の開始状態が転送されると終了します。

5.7. 書き込みオペレーション

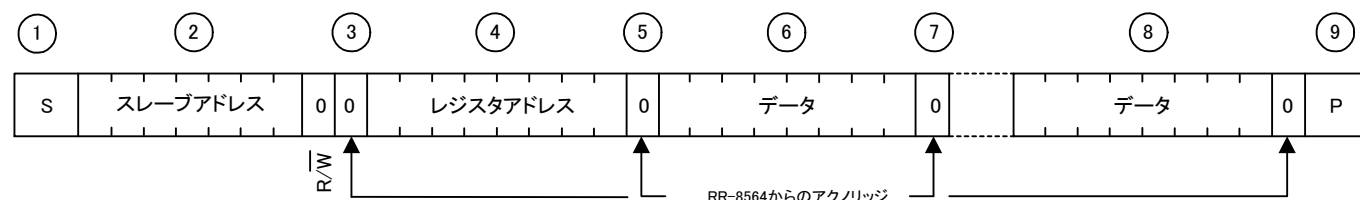
マスタは特定のアドレスのスレーブレシーバにデータを転送します。

レジスタアドレスは、次にアクセスするレジスタを決める 4 ビットのデータです。

レジスタアドレスの上位 4 ビットは使用しません(0000b を入力)。

1 バイト読み出したまたは書き込みされた後、レジスタアドレスは 1 ずつ増加 (インクリメント) されます。

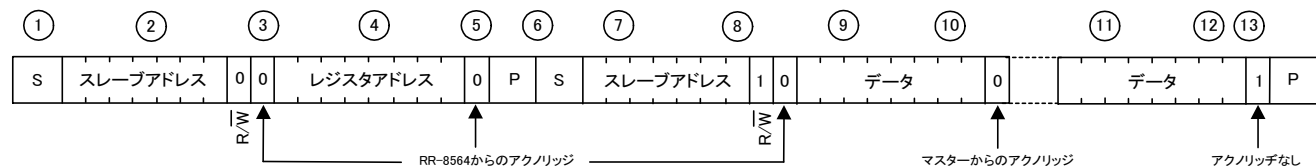
- ① マスタが開始条件を送信
- ② マスタがスレーブアドレス A2h(RR-8564 用) ; R/ $\bar{W}$ ビットは 0 (書き込みオペレーション) を送信
- ③ RR-8564 からアクノリッジ
- ④ マスタが RR-8564 にレジスタアドレスを送信
- ⑤ RR-8564 からアクノリッジ
- ⑥ マスタがステップ④で指定したアドレスに書き込みデータを送信
- ⑦ RR-8564 からアクノリッジ
- ⑧ 必要ならステップ⑥と⑦を繰り返す。RR-8564 のアドレスは自動的に 1 ずつ増加 (インクリメント) される
- ⑨ マスタが停止条件を送信



5.8. 特定アドレスからの読み出し

マスタで指定したレジスタアドレスからデータを読み出すことができます。

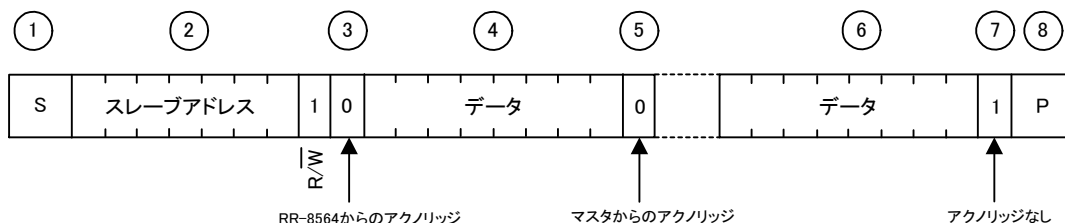
- ① マスタが開始条件を送信
- ② マスタがスレーブアドレス A2h (RR-8564 用) ; R/ $\bar{W}$ ビットは 0 (書き込みオペレーション) を送信
- ③ RR-8564 からアクノリッジ
- ④ マスタが RR-8564 にレジスタアドレスを送信
- ⑤ RR-8564 からアクノリッジ
- ⑥ マスタが停止条件送信後開始条件を送信
- ⑦ マスタがスレーブアドレス A3h (RR-8564 用) ; R/ $\bar{W}$ ビットは 1 (読み込みオペレーション) を送信
- ⑧ RR-8564 からアクノリッジ。
ここで、マスタがレシーバ、スレーブがトランスミッタとなる。
- ⑨ スレーブがテップ④で指定したレジスタアドレスにデータを送信
- ⑩ マスタからアクノリッジ
- ⑪ 必要ならばステップ⑨と⑩を繰り返す。
RR-8564 のアドレスは自動的に 1 ずつ増加される (自動インクリメント)
- ⑫ レシーバとしてアドレス指定されたマスタはスレーブトランスミッタから送信された最終バイトのアクノリッジが発生されないことによって、データ送信を終了できる。
この動作の中で、マスタが停止条件を発生させることができるように、スレーブトランスミッタはデータラインを HIGH のまま保持する。
- ⑬ マスタが停止条件を送信



5.9. 読み出しの再開

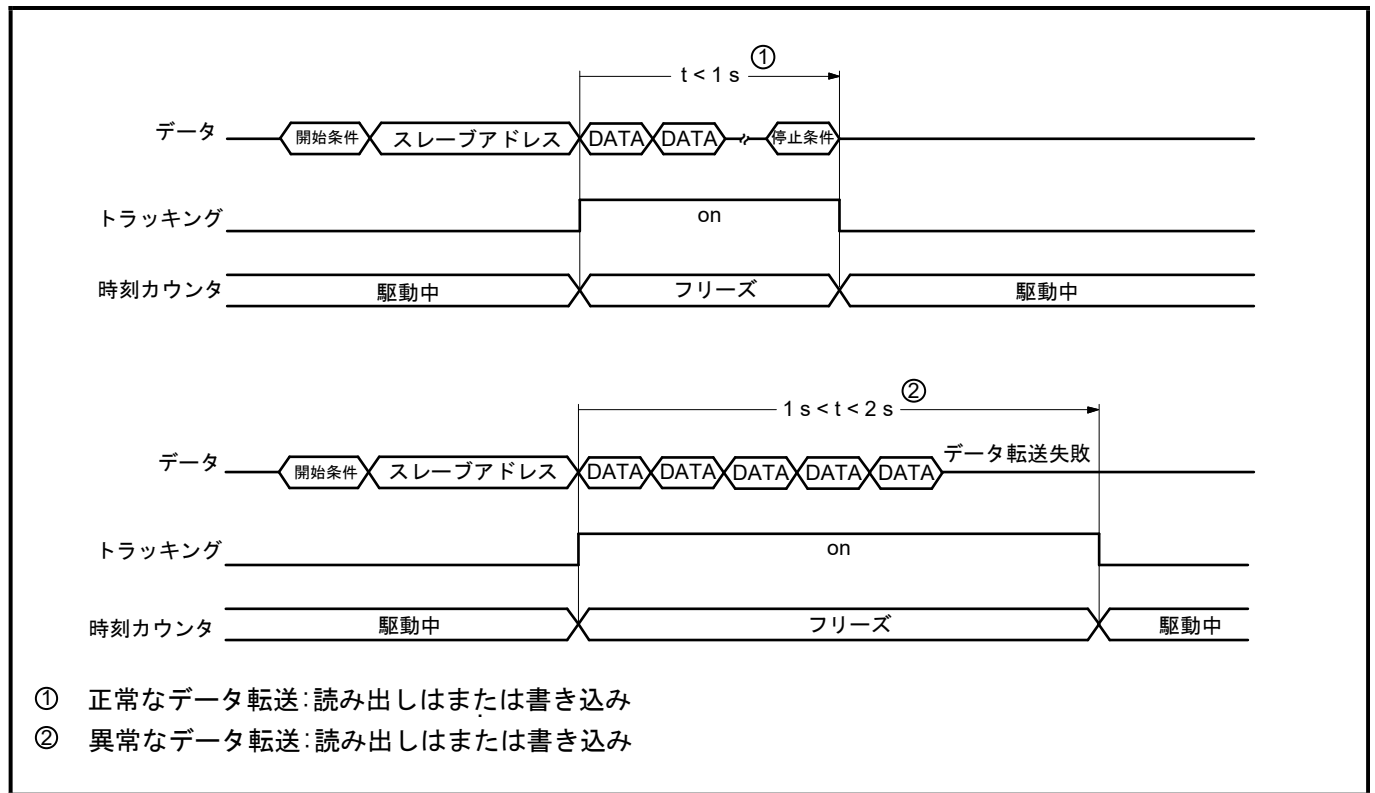
レジスタアドレスを指定せずに読み出しを行うと、最後に読み出したアドレスの次のアドレスからデータを読み出すことができます。

- ① マスタが開始条件を送信
- ② マスタがスレーブアドレス A3h (RR-8564 用) ; R/ $\bar{W}$ ビットは 1 (読み込みオペレーション) を送信
- ③ RR-8564 からアクノリッジ。
ここで、マスタがレシーバ、スレーブがトランスミッタとなる。
- ④ RR-8564 が最後にアクセスしたアドレスの次のアドレスからデータを送信
- ⑤ マスタからアクノリッジ
- ⑥ 必要ならばステップ④と⑤を繰り返す。
RR-8564 のアドレスは自動的に 1 ずつ増加される (自動インクリメント)
- ⑦ レシーバとしてアドレス指定されたマスタはスレーブトランスミッタから送信された最終バイトのアクノリッジが発生されないことによって、データ送信を終了できる。
この動作の中で、マスタが停止条件を発生させることができるように、スレーブトランスミッタはデータラインを HIGH のまま保持する。
- ⑧ マスタが停止条件を送信



5.10. フリーズとバスタイムアウト機能

正常なデータ転送と異常なデータ転送：



書き込み、読み出しオペレーション実行時、時刻・日付カウンタがフリーズされます。アクセスした側のデバイスがロックされてインターフェースがクリアできない事態を回避するため、RR-8564-C2/C3はバスタイムアウト機能を備えています。万が一スレーブアドレスが転送されてから通信に1秒以上かかった場合、RR-8564-C2/C3はインターフェースを自動的にクリアし時刻のカウンタを再開します。タイムアウト機能は有効なスレーブアドレスを受信してから1~2秒後に発動します。タイムアウトが1回実行されるごとに時刻カウンタが1秒遅れます。タイムアウト機能は、通信中に主電源からバックアップ電源に切り替わった時などに通信に失敗したことによって著しく時刻カウンタが遅れることを回避するために備えられています。

RR-8564-C2/C3

I²C インターフェースリアルタイムクロック/カレンダーモジュール

RIVER

6.電気的特性

6.1. 絶対最大規格

IEC60134に準拠した絶対最大規格

記号	パラメータ	条件	最小値	最大値	単位
V _{DD}	主電源電圧		-0.5	+6.5	V
V _I	入力電圧	入力端子	V _{SS} -0.5	V _{DD} +0.5	V
V _O	出力電圧	INT端子	V _{SS} -0.5	V _{DD} +0.5	V
P _{TOT}	総消費電力			300	mW
V _{ESD}	静電耐圧	HBM ¹⁾	-	±3500	V
I _{LU}	ラッチアップ電流	²⁾	-	±100	mA
T _{OPR}	使用温度範囲		-40	85	°C
T _{STO}	保存温度範囲	製品単体で保存	-55	125	°C
T _{PEAK}	リフロー限界温度	JEDEC-STD-020C		265	°C

1) 適応規格；人体モデル（HBM）、JESD22-A114準拠
2) 適応規格；ラッチアップ試験JESD78準拠（T_{amb (max)} = +85°C）

6.2. オペレーティングパラメータ

特に断りがない限り、V_{DD}=1.2~5.5V, T_A=-40~85°C, 代表値は 25°C 3.0V

オペレーティングパラメータ

記号	パラメータ	条件	最小値	代表値	最大値	単位
供給						
V _{DD}	主電源供給電圧	タイムキーピングモード；インターフェース無効；F _{SCL} =0Hz	1.2		5.5	V
		インターフェース有効；F _{SCL} =400kHz	1.8		5.5	
		クロックデータ有効；T _A =25°C	V _{LOW}		5.5	
I _{DD}	インターフェース有効時 主電源供給電流	f _{SCL} =400kHz			800	μA
		f _{SCL} =100kHz			200	
I _{DD}	タイムキープ消費電流 インターフェース無効(F _{SCL} =0Hz) CLKOUT 無効； T _A =25°C ⁽¹⁾⁽²⁾⁽³⁾	V _{DD} =5.0V		275	550	nA
		V _{DD} =3.0V		250	500	
		V _{DD} =2.0V		225	450	
I _{DD}	タイムキープ消費電流 インターフェース無効(F _{SCL} =0Hz) CLKOUT 無効； T _A =-40~85°C ⁽¹⁾⁽²⁾⁽³⁾	V _{DD} =5.0V		500	750	nA
		V _{DD} =3.0V		400	650	
		V _{DD} =2.0V		400	600	
I _{DD}	消費電流 インターフェース無効(F _{SCL} =0Hz) CLKOUT 有効(32.768kHz)； T _A =25°C ⁽³⁾⁽⁴⁾⁽⁵⁾	V _{DD} =5.0V		1.5	3.0	μA
		V _{DD} =3.0V		1.0	2.0	
		V _{DD} =2.0V		0.7	1.4	
I _{DD}	消費電流(例) インターフェース無効(F _{SCL} =0Hz) CLKOUT 有効(32.768kHz)； C _L =7.5pF, T _A =25°C ⁽³⁾	V _{DD} =5.0V		2.5	3.4	μA
		V _{DD} =3.0V		1.5	2.2	
		V _{DD} =2.0V		1.1	1.6	

(1) タイマクロックソース周波数=1/60Hz
(2) CLKOUT 無効(FE=0 又は CLOKE=0)
(3) V_{IL} 及び V_{IH} は V_{SS} から V_{DD} の間で振動
(4) CLKOUT 端子はオープン
(5) CLKOUT 端子有効時の消費電流は端子の負荷容量、出力周波数、供給電圧の関数。与えられた負荷容量下での
消費電流 Δ I_{DD}=C_L×V_{DD}×F_{CLKOUT}

RR-8564-C2/C3

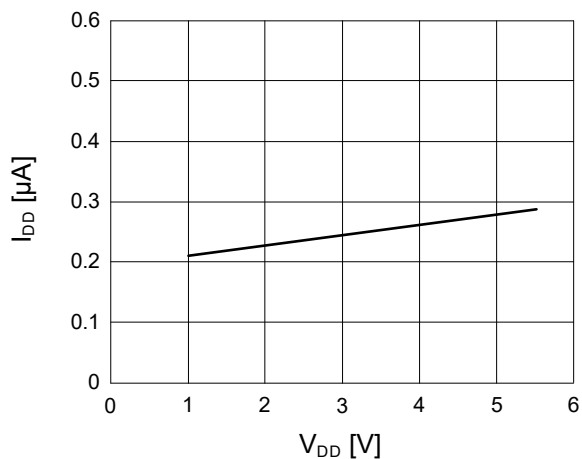
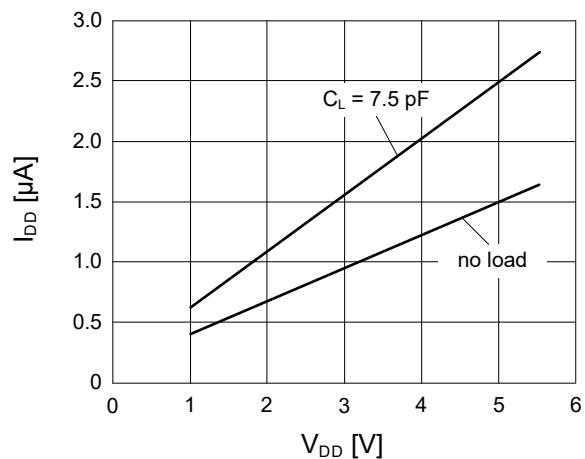
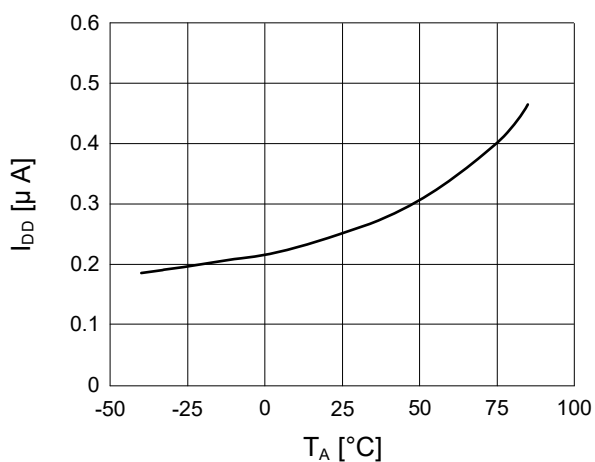
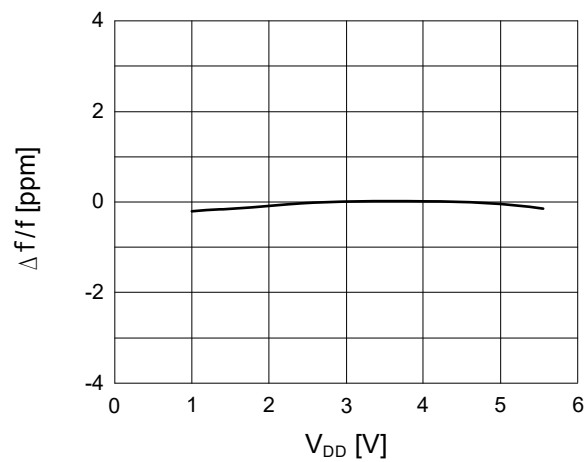
I²C インターフェースリアルタイムクロック/カレンダーモジュール

RIVER

特に断りがない限り、V_{DD}=1.2~5.5V, T_A=-40~85°C, 代表値は 25°C 3.0V

記号	パラメータ	条件	最小値	代表値	最大値	単位
入力						
V _I	入力電圧	SDA,SCL 端子	-0.5		5.5	V
		CLKOE 端子	-0.5		V _{DD} +0.5	
V _{IL}	LOW レベル入力電圧				0.3V _{DD}	V
V _{IH}	HIGH レベル入力電圧		0.7V _{DD}			V
I _{LI}	入力時漏えい電流	V _I =V _{SS} 又は V _{DD}		0		μA
		V _I =V _{SS} 又は V _{DD} ,ESD 試験後	-1		+1	μA
C _I	入力容量 ⁽⁶⁾				7	pF
出力						
V _O	出力電圧	CLKOUT 端子	-0.5		V _{DD} +0.5	V
		$\overline{\text{INT}}$ 端子	-0.5		5.5	
I _{OH}	HIGH レベル出力電流	出力ソース電流				
		CLKOUT 端子 V _{OH} =4.6V,V _{DD} =5.0V	1			mA
I _{OL}	LOW レベル出力電流					
		SDA 端子 V _{OL} =0.4V,V _{DD} =5.0V	3			mA
		$\overline{\text{INT}}$ 端子 V _{OL} =0.4V,V _{DD} =5.0V	1			mA
		CLKOUT 端子 V _{OL} =0.4V,V _{DD} =5.0V	1			mA
I _{LO}	出力時漏えい電流	V _O =V _{SS} 又は V _{DD}		0		μA
		V _O =V _{SS} 又は V _{DD} ,ESD 試験後	-1		+1	μA
電圧検知						
V _{LOW}	低電圧検出閾値	T _A =25℃		0.9	1.0	V
(6)サンプルベースで測定						

6.3. 代表的な特性

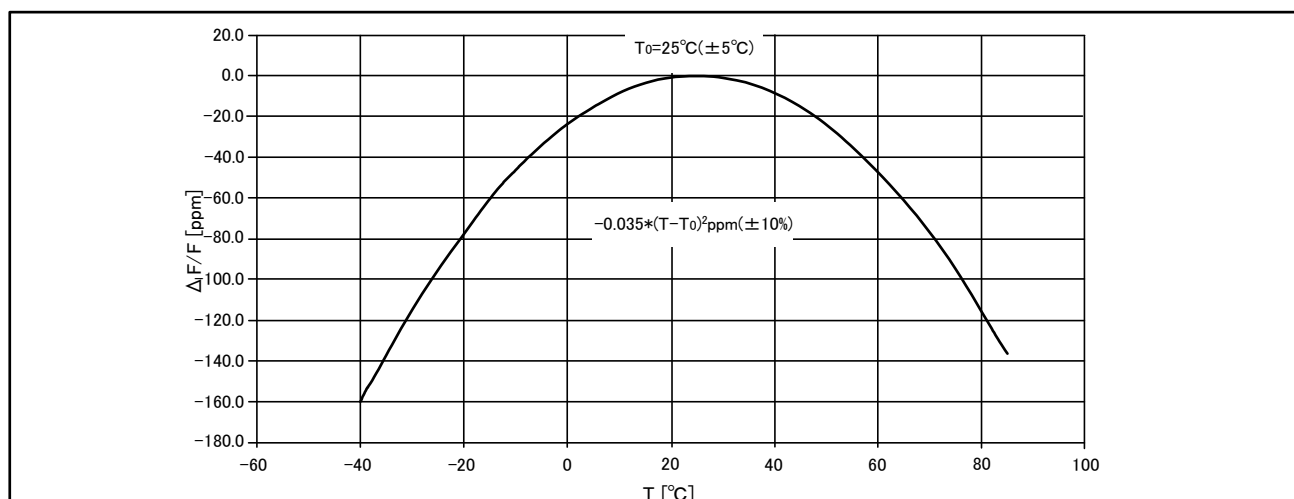
 I_{DD} - V_{DD} 特性 (CLKOUT無効時) $T_A = 25^\circ\text{C}$; timer = 1/60 Hz; CLKOUT 無効 I_{DD} - V_{DD} 特性 (CLKOUT有効時) $T_A = 25^\circ\text{C}$; timer = 1/60 Hz; CLKOUT = 32.768 kHz. I_{DD} 温度特性 $V_{DD} = 3$ V; timer = 1/60 Hz; CLKOUT 無効周波数 V_{DD} ドリフト $T_A = 25^\circ\text{C}$; $V_{DD} = 3$ Vで規格化

6.4. 周波数特性

特に断りがない限り、 $V_{DD}=3.0V, V_{SS}=0V, T_A=25^{\circ}C$

記号	パラメータ	条件	最小値	代表値	最大値	単位
f				32.768		kHz
T _{START}	発振器起動時間			0.35	0.5	s
δ_{CLKOUT}	CLKOUT の DUTY 比	F _{CLKOUT} =32.768kHz	40		60	%
$\Delta f/f$	周波数精度			± 10	± 20	ppm
$\Delta f/V$	周波数電圧ドリフト	$V_{DD} = 1.8 V \text{ to } 5.5 V$			± 1.5	ppm/V
$\Delta f/f_{TOPR}$	周波数温度特性	$T_{OPR} = -40 \sim 85^{\circ}C$	$-0.035 * (T_{OPR}-T_0)^2$	$(\pm 10\%)$		ppm
T ₀	頂点温度		20		30	$^{\circ}C$
$\Delta F/F$	初年度最大経時変化				± 3	ppm

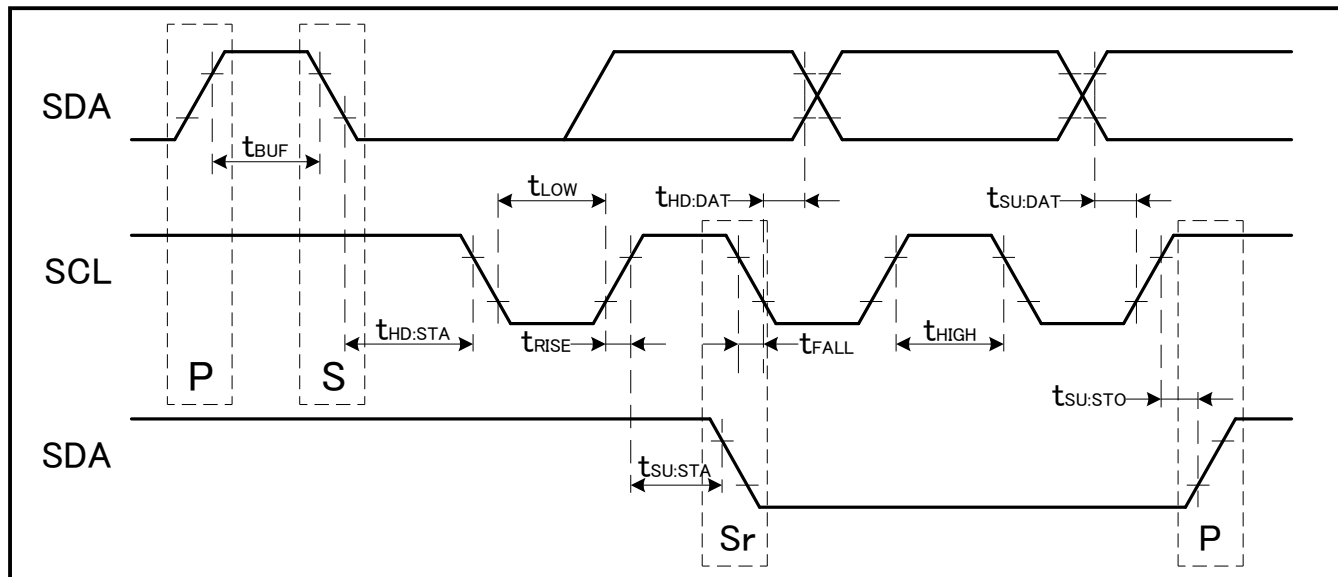
6.4.1. 周波数温度特性



6.5. I²C BUS のタイミング特性

下図と下表はI²C インターフェースのタイミング仕様を表しています。

I²C 交流パラメータの定義：



下表において：T_A=-40℃～+85℃，25℃における TYP.値（代表値） となります。

記号	パラメータ 1)	最小値	代表値	最大値	単位
f _{SCL}	SCL クロック周波数			400	kHz
t _{LOW}	SCL クロックの LOW レベル時間	1.3			μs
t _{HIGH}	SCL クロックの HIGH レベル時間	0.6			μs
t _{RISE}	SDA,SCL 信号の立ち上がり時間			300	ns
t _{FALL}	SDA,SCL 信号の立ち下がり時間			300	ns
C _b	各バスラインの負荷容量			400	pF
t _{HD:STA}	(再) 開始条件保持時間	0.6			μs
t _{SU:STA}	開始条件セットアップ時間	0.6			μs
t _{SU:DAT}	データセットアップ時間	100			ns
t _{HD:DAT}	データ保持時間	0			ns
t _{SU:STO}	停止状態のセットアップ時間	0.6			μs
t _{BUF}	停止条件から開始条件までのバスフリー時間	1.3			μs
t _{sp}	入力フィルタが制御するスパイクパルス幅			50	ns

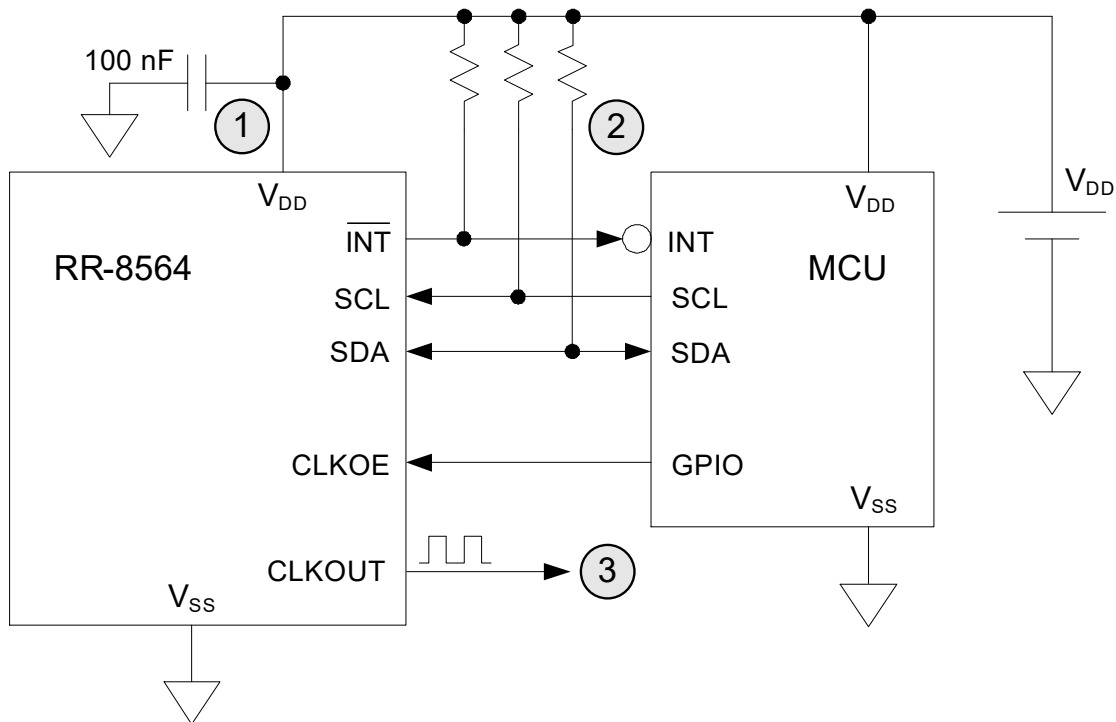
S=開始条件,Sr=再開条件,P=停止条件

注記

RR-8564にアクセスする場合、開始条件（または再開条件）から停止条件（または再開条件）までの間の通信時間は1秒以内で終了させて下さい。通信に1秒以上かかった場合、RR-8564のバスタイムアウト機能によってI²C-Busが自動的に遮断されスタンバイモードに突入します。

7.代表的な使用例

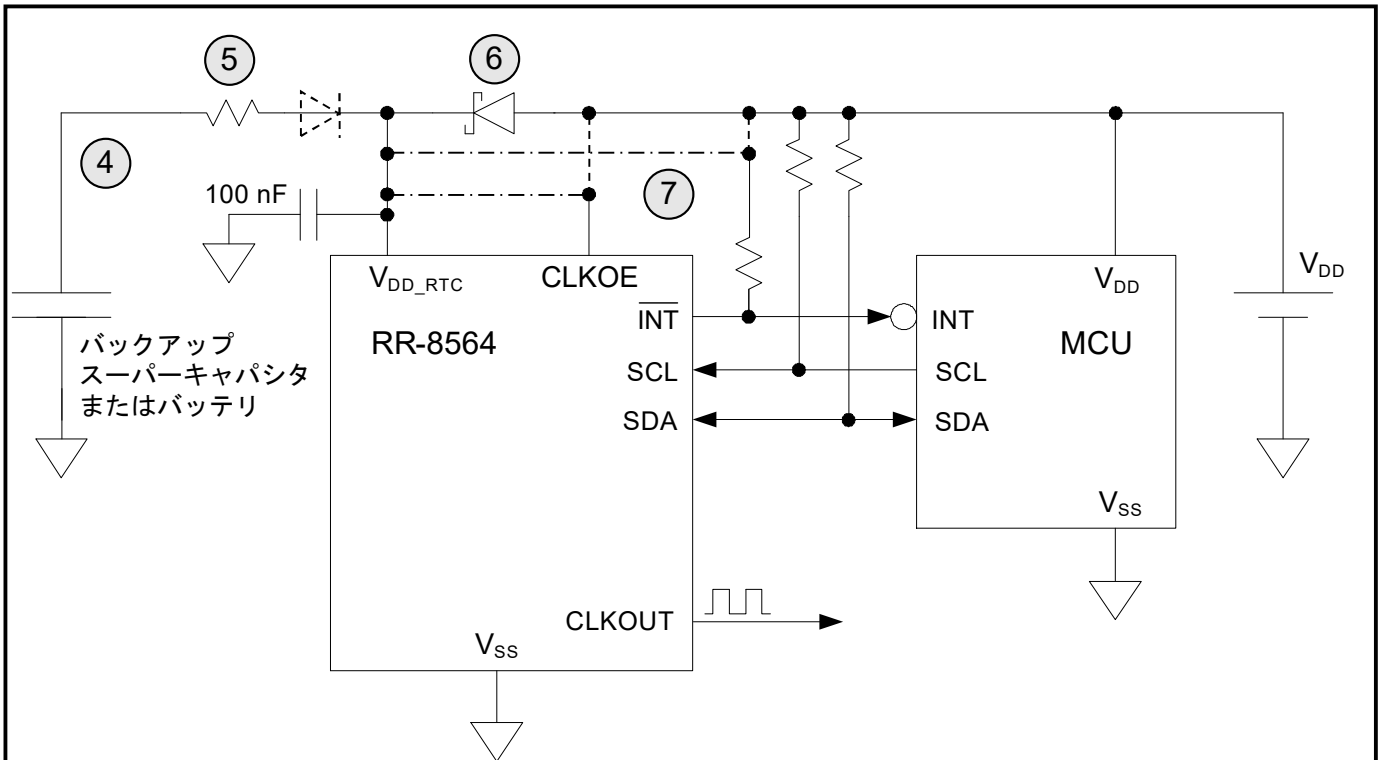
7.1.バックアップ電源を使用しない場合



- ① デバイスに近い部分に 100nF (0.1μF)のバイパスコンデンサを挿入してください。
- ② インターフェースライン SCL,SDA と $\overline{\text{INT}}$ 端子を、プルアップ抵抗を介して V_{DD} と接続してください。
- ③ CLKOUT 端子からの出力は外部アプリケーション用に 32.768kHz(デフォルト),1024Hz、32Hz,1Hz の4種類のクロック信号を選択することができます。CLKOUT 端子を使用しない場合、消費電流を抑えるために FE ビットに 0 をセットするか CLKOE 端子に LOW レベル信号を入力して CLKOUT 機能を停止してください。CLKOUT 端子が無効化されると LOW レベル信号を出力します。
定周期タイマ機能を OFF (TE=0) し、タイマクロックソース周波数を 1/60Hz(TD=11b)にすることで、さらに消費電流を抑えることができます。

7.2.バックアップ電源を使用する場合

外部にダイオードを接続することで、バックアップ電源を接続することが可能になります。RTC の消費電流を最少にすることで(7.1節 バックアップ電源を使用しない場合 参照)、スーパーキャパシタで数週間、バッテリーで数年間 RTC を起動させることができます。



- ④ スーパーキャパシタ(1F 程度)、一次電池、または二次電池を接続してください。(メーカーの充電電圧規格に従ってください。)
- ⑤ スーパーキャパシタを使用する場合、電源等投入時の突入電流を制御するために制限抵抗を接続してください。抵抗値はショットキーダイオードの最大順電流に適合するよう選択してください。
電池を使用する場合、ショートしたときの最大電流を制限するために制限抵抗を接続してください。
また、一次電池を使用する場合は、制限抵抗と V_{DD} との合流点の間にダイオードを挿入してください。
- ⑥ 主電源 V_{DD} が接続されているときに RR-8564 の入力電圧が絶対最大規格を超えないよう、順電圧降下の低い(0.3V 以下)ショットキーダイオードを挿入する必要があります。($V_{LMAX}=V_{DD_RTC}+0.3V$)
ショットキーダイオードからは少なからず電流が漏洩します。バックアップ時間をできるだけ長くするために漏洩電流の少ないショットキーダイオード(BAS70-05 等)をお選びください。
- ⑦ CLKOUT 信号(CLKOUT 端子)、割り込み信号(INT 端子)をバックアップモード時にも出力する場合は、CLKOE 端子と、INT 端子のプルアップ抵抗を RTC の V_{DD} 端子(V_{DD_RTC})に接続してください。

RR-8564-C2/C3

I²C インターフェースリアルタイムクロック/カレンダーモジュール

RIVER

8. パッケージ

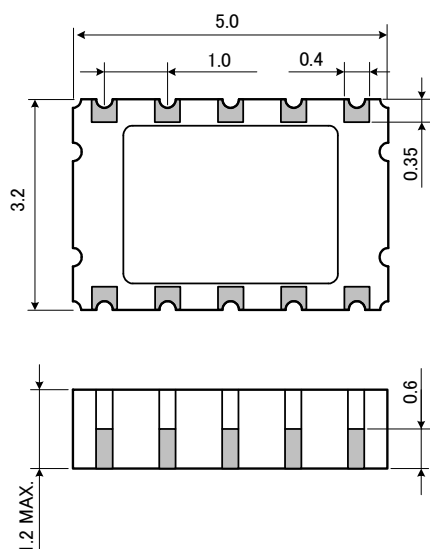
8.1. 製品寸法とランド寸法

C2パッケージ:

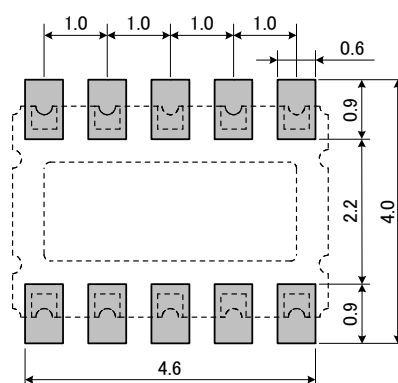
単位: mm

公差: 特に断りがなければ±0.1mm

製品寸法(BOTTOM VIEW)

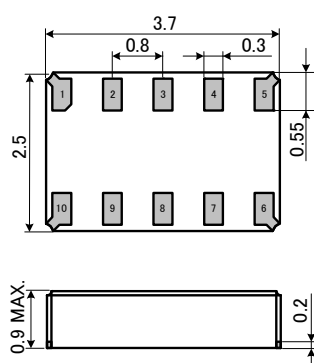


ランド寸法

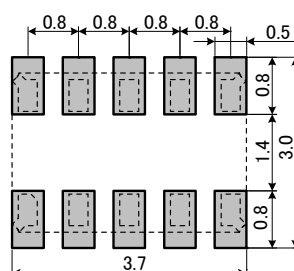


C3パッケージ:

製品寸法(BOTTOM VIEW)



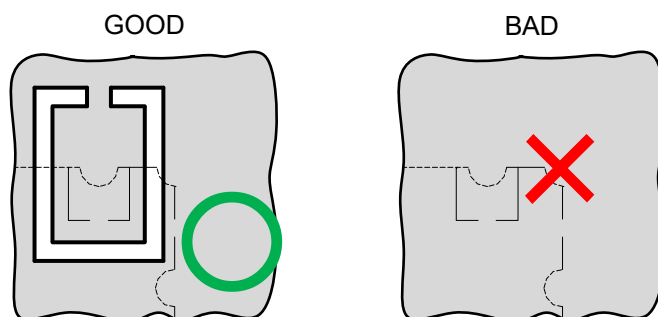
ランド寸法



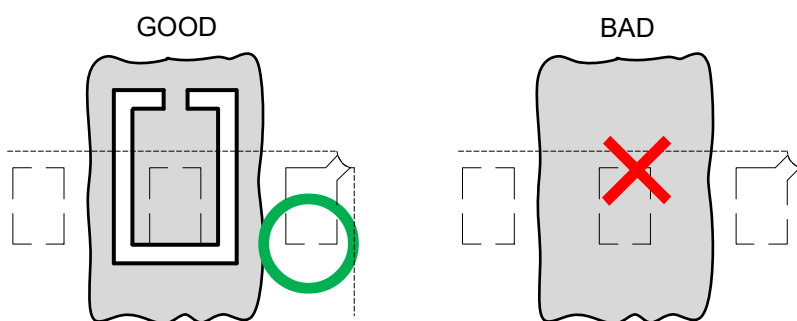
8.1.1. 推奨熱安全ランドパターン

銅のランドパターンをご使用の際は熱安全対策を行うことをお勧めします。

C2 パッケージ:



C3 パッケージ:



RR-8564-C2/C3

I²C インターフェースリアルタイムクロック/カレンダーモジュール

RIVER

8.2. マーキングと1番端子マーク

C2パッケージ:(TOP VIEW)



ロット略号 詳細

Y: 西暦下1桁 (0~9)

WW: 週番号(01~53) (ISO8601準拠)

CC: 社内管理番号(0~9)

C3パッケージ:(TOP VIEW)



RR-8564-C2/C3

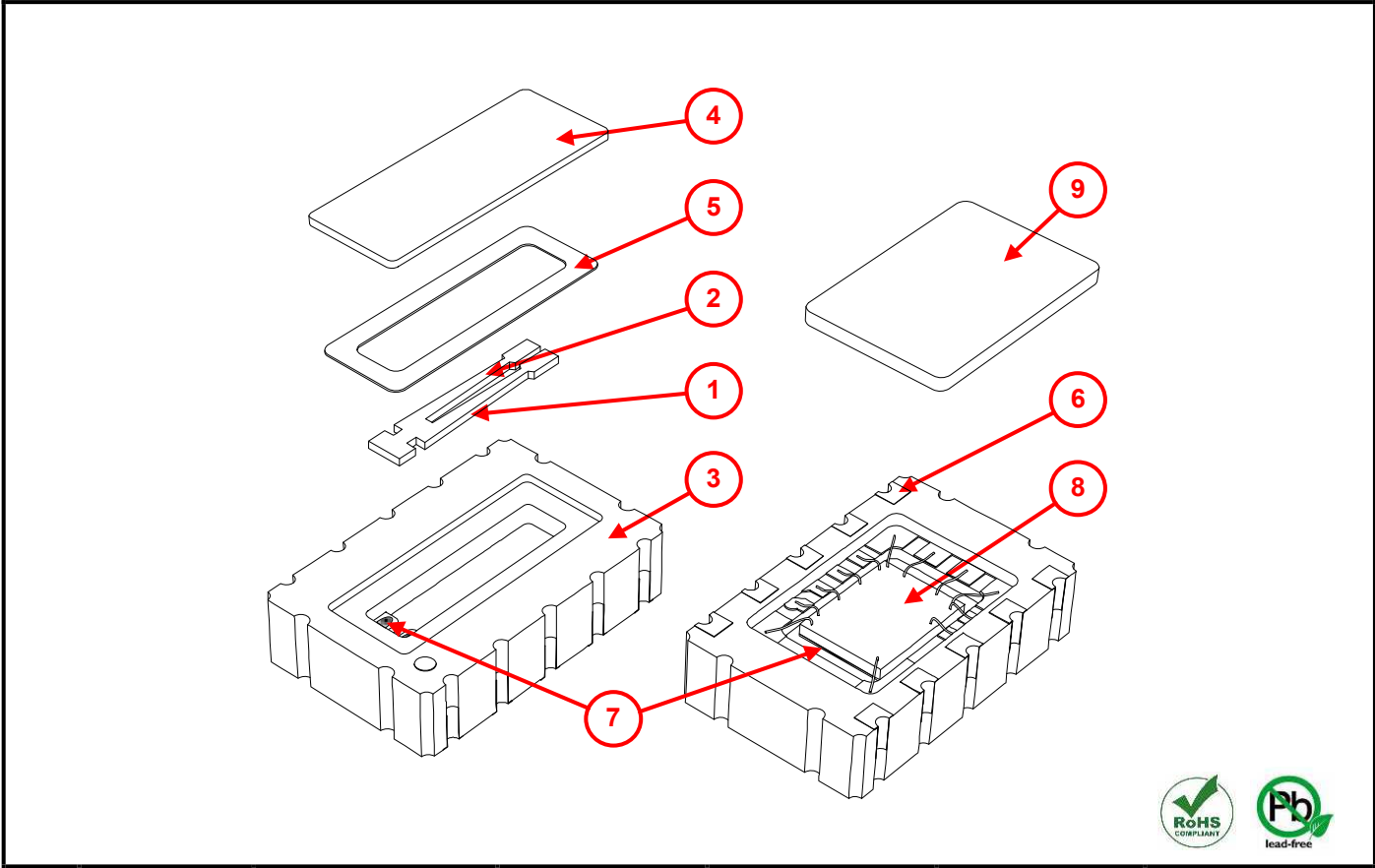
I²C インターフェースリアルタイムクロック/カレンダーモジュール

RIVER

9. 構成部材ごとの含有物質と環境情報

9.1.RR-8564-C2の構成部材ごとの含有物質

IPC-1752に準拠した均質部位ごとの含有物質



No.	構成部品	材料名	重量		成分	CAS No.	備考
			(mg)	(%)			
1	水晶片	水晶片	0.54	100	SiO ₂	14808-60-7	
2	電極	Cr+Au	0.01	6	Cr	7440-47-3	
				94	Au	7440-57-5	
3	ケース	セラミックケース	44.35	100	Al ₂ O ₃	1344-28-1	
4	リッド	ガラス	1.40	100	SiO ₂	99439-28-8	
5	封止用はんだ	Au-Sn はんだ	0.90	80	Au80/Sn20	7440-57-5	
				20		7440-31-5	
6	ケース電極	端子メタライズ+めっき	6.31	80	W	7440-33-7	タングステン
				15	Ni	7440-02-0	Ni めっき
				5	Au	7440-57-5	Au めっき
7	導電性接着剤	銀フィラー+エポキシ樹脂 1	0.91	70	Ag	7440-22-4	
				30	EP	129915-35-1	
8	CMOS IC	Si 基板+ボンディングワイヤ	0.91	93	Si	7440-21-3	
				7	Au	7440-57-5	
9	樹脂モールド	エポキシ樹脂 2	3.73	100	EP	25068-38-6	
製品総重量			58.3				

RR-8564-C2/C3

I²C インターフェースリアルタイムクロック/カレンダーモジュール

RIVER

9.2.RR-8564-C2 の環境物質分析データ

IPC-1752 に準拠した均質部位ごとの分析データ

No.	構成部品	材料名	RoHS						ハロゲン				フタレート			
			P b	C d	H g	C r ⁺ 6	P B B	P B D E	F	C l	B r	I	B B P	D B P	D E H P	D I N P
1	水晶片	水晶片	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
2	電極	Cr+Au	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
3	ケース	セラミック	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
4	リッド	ガラス	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
5	封止用はんだ	AuSn めっき	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
6	ケース電極	端子メタライズ +めっき	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
7	導電性接着剤	銀フィラー +エポキシ樹脂	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
8	CMOS IC	シリコン +ボンディング ワイヤ	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
9	樹脂モールド	エポキシ樹脂	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
検出限界			2ppm				5ppm		50ppm				0.003%			0.01%

nd=not detectable(検出限界未満)

試験条件：

RoHS
ハロゲン
フタレート

IEC 62231-5:2013 準拠
BS EN 14582:2007 準拠
EN 14372 準拠

検出限界 2ppm (PBB/PBDE: 5ppm)
検出限界 50ppm
検出限界 0.003% (DINP 0.01%)

RR-8564-C2/C3

I²C インターフェースリアルタイムクロック/カレンダーモジュール

RIVER

9.3. RR-8564-C2 のリサイクル情報

IPC-1752 に準拠したリサイクル情報

物質の重さは合算で、製品全体の重さ 58.3mg に対する比率を計算しています。

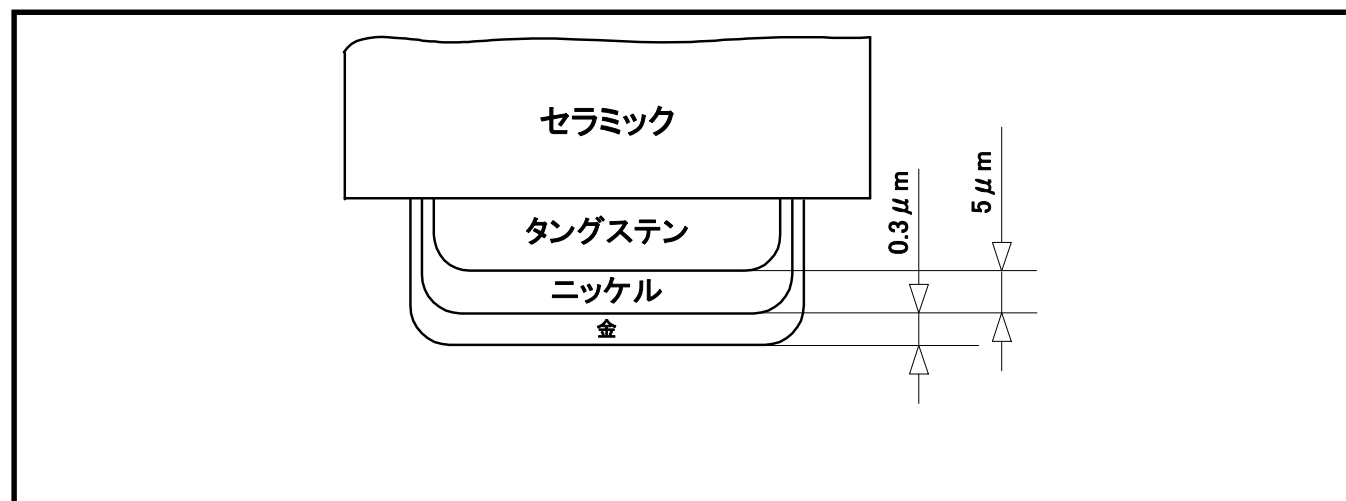
物質名	No.	構成部品名	重量		化学式	CAS No.	備考
			(mg)	(%)			
水晶	1	水晶片	0.54	0.93	SiO ₂	14808-60-7	
クロム	2	電極	0.0006	0.001	Cr	7440-47-3	
アルミナ	3	ケース	44.35	76.07	Al ₂ O ₃	1344-28-1	
金	2	電極	1.11	1.90	Au	7440-57-5	
	5	封止用はんだ					
	6	ケース電極					
	8b	CMOS IC					
スズ	5	封止用はんだ	0.18	0.31	Sn	7440-31-5	
ニッケル	6	ケース電極	0.95	1.62	Ni	7440-02-0	
タングステン	6	ケース電極	5.05	8.66	W	7440-33-7	
ガラス	4	リッド	1.40	2.40	SiO ₂	99439-28-8	
銀	7a	導電性接着剤	0.105	0.18	Ag	7440-22-4	
エポキシ樹脂 1	7b	導電性接着剤	0.045	0.08	EP	129915-35-1	
シリコン	8	CMOS IC	0.85	1.45	Si	7440-21-3	
エポキシ樹脂 2	9	樹脂モールド	3.73	6.40	EP	25068-38-6	
製品総重量			58.3	100			

9.4. RR-8564-C2 の環境性能

パッケージ	詳細
SON-10	Small Outline Non-leaded (SON), セラミックパッケージ、ガラスリッド

パラメータ	規格	条件	評価
製品総重量			58.3mg
保存温度		製品単体での保存	-55~125℃
耐湿レベル(MSL)	IPC/JEDEC J-STD-020D		MSL1

電極の表面処理：



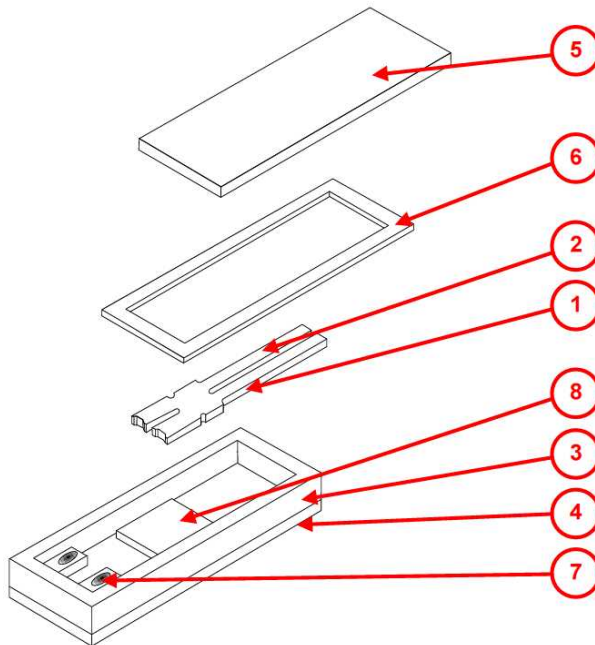
RR-8564-C2/C3

I²C インターフェースリアルタイムクロック/カレンダーモジュール

RIVER

9.5.RR-8564-C3の構成部材ごとの含有物質

IPC-1752 に準拠した均質部位ごとの含有物質



No.	構成部品	材料名	重量		成分	CAS No.	備考
			(mg)	(%)			
1	水晶片	水晶片	0.32	100	SiO ₂	14808-60-7	
2	電極	Cr+Au	0.01	6	Cr	7440-47-3	
				94	Au	7440-57-5	
3	ケース	セラミックケース	15.65	100	Al ₂ O ₃	1344-28-1	
4	端子	内部及び外部端子	0.38	80	W	7440-33-7	タングステン
				15	Ni	7440-02-0	Ni めっき
				5	Au(0.5 μ m)	7440-57-5	Au めっき
5	金属リッド	コバールリッド	6.91	95	Fe53Ni29Co18	Fe:7439-89-6	コバール
						Ni:7440-02-0	
						Co:7440-48-4	
				4.95	Ni	7440-02-0	Ni めっき
0.05	Au	7440-57-5	Au めっき				
6	封止用はんだ	Au-Sn はんだ	1.00	80	Au80/Sn20	Au:7440-57-5	
				20		Sn:7440-31-5	
7	導電性接着剤	銀フィラー+シリコン樹脂	0.09	88	Ag	7440-22-4	ジメチルビニル末端ポリマ
				12	シリコン樹脂	68083-19-2	
				0	石油蒸留物	64742-47-8	
8	CMOS IC	Si 基板+金バンプ	0.64	80	Si	7440-21-3	
				20	Au	7440-57-5	
		製品総重量	25.0				

RR-8564-C2/C3

I²C インターフェースリアルタイムクロック/カレンダーモジュール

RIVER

9.6.RR-8564-C3 の環境物質分析データ

IPC-1752 に準拠した均質部位ごとの分析データ

No.	構成部品	材料名	RoHS						ハロゲン				フタレート			
			P b	C d	H g	C r + 6	P B B	P B D E	F	C l	B r	I	B B P	D B P	D E H P	D I N P
1	水晶片	水晶片	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
2	電極	Cr+Au	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
3	ケース	セラミック	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
4	ケース電極	端子メタライズ +めっき	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
5	リッド	コパール +めっき	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
6	封止用はんだ	AuSn めっき	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
7	導電性接着剤	銀フィラー +シリコン樹脂	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
8	CMOS IC	シリコン +金バンプ	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
検出限界			2ppm			5ppm			50ppm				0.003%			0.01%

nd=not detectable(検出限界未満)

試験条件：

RoHS
ハロゲン
フタレート

IEC 62231-5:2013 準拠
BS EN 14582:2007 準拠
EN 14372 準拠

検出限界 2ppm (PBB/PBDE: 5ppm)
検出限界 50ppm
検出限界 0.003% (DINP 0.01%)

RR-8564-C2/C3

I²C インターフェースリアルタイムクロック/カレンダーモジュール

RIVER

9.7. RR-8564-C3 のリサイクル情報

IPC-1752 に準拠したリサイクル情報

物質の重さは合算で、製品全体の重さ 25.0mg に対する比率を計算しています。

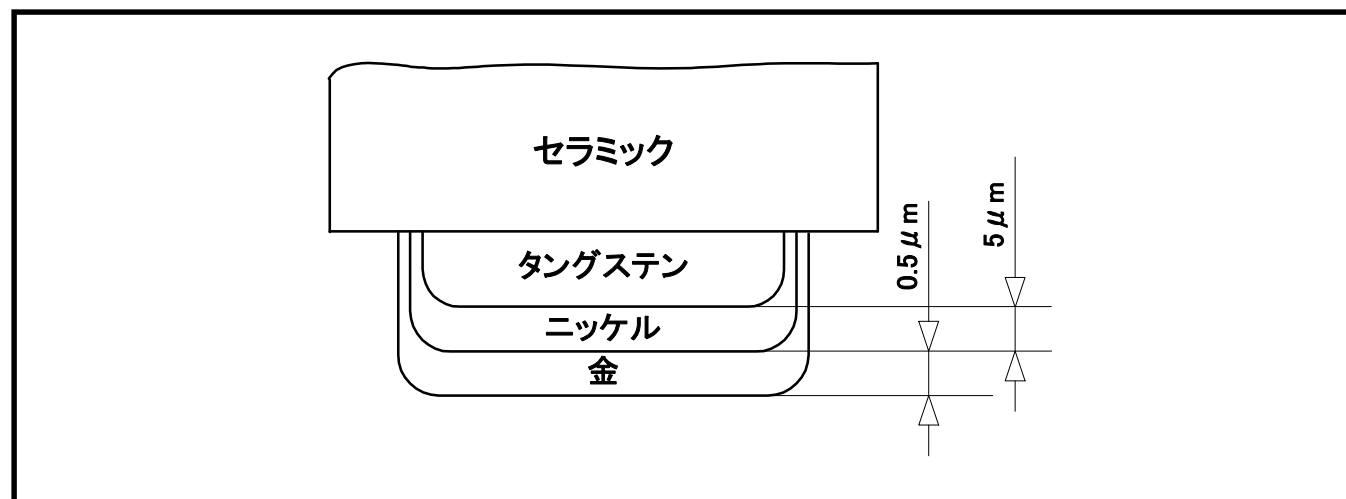
物質名	No.	構成部品名	重量		化学式	CAS No.	備考
			(mg)	(%)			
水晶	1	水晶片	0.32	1.28	SiO ₂	14808-60-7	
クロム	2	電極	0.0006	0.002	Cr	7440-47-3	
アルミナ	3	ケース	15.65	62.60	Al ₂ O ₃	1344-28-1	
金	2	電極	0.96	3.84	Au	7440-57-5	
	4	ケース電極					
	5	リッド					
	6	封止用はんだ					
	8	CMOS IC					
タングステン	4	ケース電極	0.30	1.22	Mo	7439-98-7	
ニッケル	4	ケース電極	0.40	1.60	Ni	7440-02-0	
	5	リッド					
コバルト	5	リッド	6.56	26.26	Fe ₅₃ Ni ₂₉ Co ₁₈	Fe:7439-89-6 Ni:7440-02-0 Co:7440-48-4	
スズ	6	封止用はんだ	0.20	0.80	Sn	7440-31-5	
銀	7a	導電性接着剤	0.079	0.32	Ag	7440-22-4	
シリコン樹脂	7b	導電性接着剤	0.011	0.04	シリコン	68083-19-2	ジメチルビニル末端ポリマ
石油蒸留物	7c	導電性接着剤	0	0	石油蒸留物	64742-47-8	製品には残留せず
シリコン	8	CMOS IC	0.51	2.05	Si	7440-21-3	
製品総重量			25.0	100			

9.8. RR-8564-C3 の環境性能

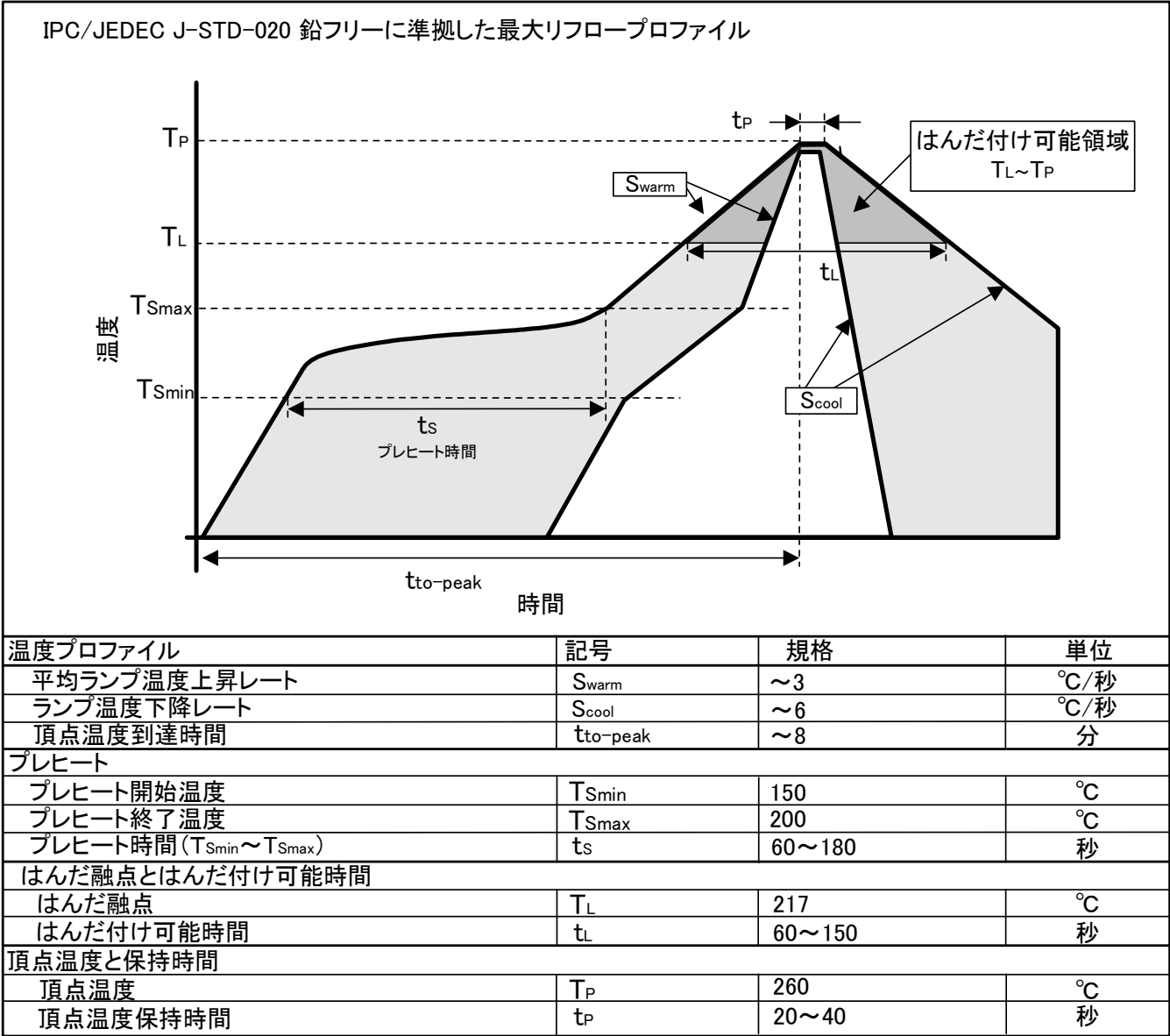
パッケージ	詳細
SON-10	Small Outline Non-leaded (SON), セラミックパッケージ、メタルリッド

パラメータ	規格	条件	評価
製品総重量			25.0mg
保存温度		製品単体での保存	-55~125℃
耐湿レベル(MSL)	IPC/JEDEC J-STD-020D		MSL1

電極の表面処理：



9.9. 推奨リフロープロファイル（鉛フリーはんだ）



9.10. 水晶振動子または水晶振動子を内蔵したモジュールの取り扱い注意事項

内蔵されている音叉型水晶振動子は純粋な水晶の結晶でできています。パッケージ内部の空洞は、水晶片を空気、水分その他の影響から遠ざけるために、真空状態で密封しています。

衝撃、振動

水晶振動子乃至モジュールに過度の機械的衝撃、振動を与えないでください。リバーエレテックでは5000G/0.3ms以下の衝撃を保証しています。下記のような状況では衝撃、振動による故障が発生する可能性があります。

PCB基板の切断 -

基板搭載工程の最後にはたいていPCB基板は電動のこぎりで切断されます。電動のこぎりはPCB基板に32.768kHzに近い基本波または高調波の振動を発生することがあります。この場合、水晶片が共鳴して破壊されます。電動のこぎりのスピードを発振周波数から避けるように設定してください。

超音波洗浄 -

超音波洗浄機を使用して洗浄することを避けてください。超音波洗浄は水晶片と機械的に共鳴して水晶片にダメージを与える可能性があります。

過加熱、リワーク時の高熱処理:

パッケージへの過加熱を避けてください。パッケージは金80%-スズ20%合金製リングで封止されています。この合金の融点は280°Cです。封止リングを280°C以上に上げると、金属封止が溶け、キャビティが真空であるため、エアダクトを形成しながらキャビティ内部に吸い込まれます。ホットエアガンの設定が300°C以上になるとこの状況が発生します。

取り外す際は以下の手順で行ってください。

- 270°Cに設定したホットエアガンを使用して下さい。
- 温度設定可能なはんだごてを2つ使用して、設定を270°Cとし、両サイドから全てのはんだ付け部を同時に加熱できる特別なこて先を当てて、はんだが液化した時にピンセットで取り外してください。

RR-8564-C2/C3

I²C インターフェースリアルタイムクロック/カレンダーモジュール

RIVER

10 包装

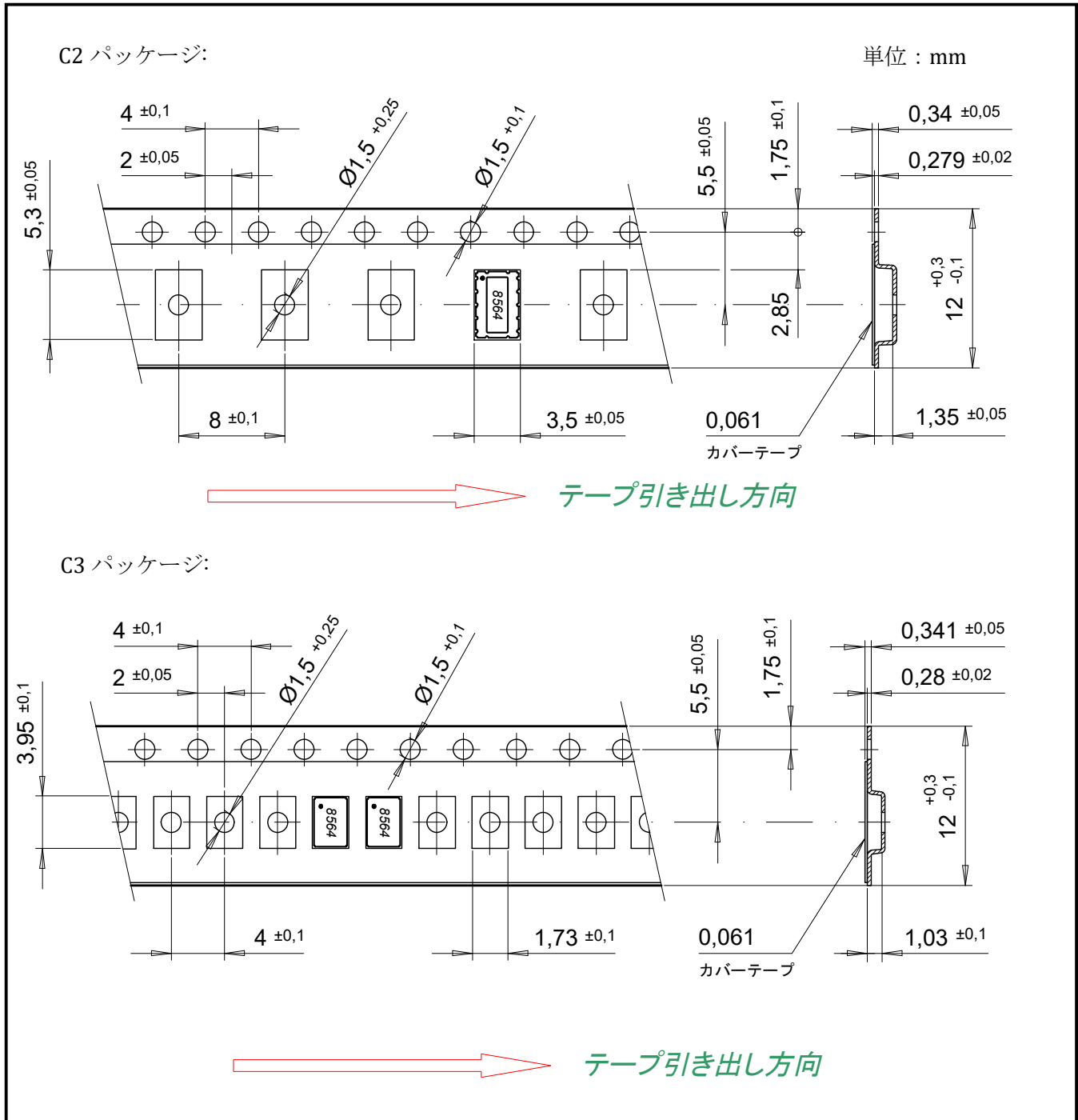
10.1. キャリアテープ

(JIS C 0806-3 に準拠)

12mm キャリアテープ：材質：導電性ポリカーボネート

カバーテープ：母材：ポリスチレン、3M™ ユニバーサルカバーテープ 厚み0.061mm

接着剤：感圧性ポリマー

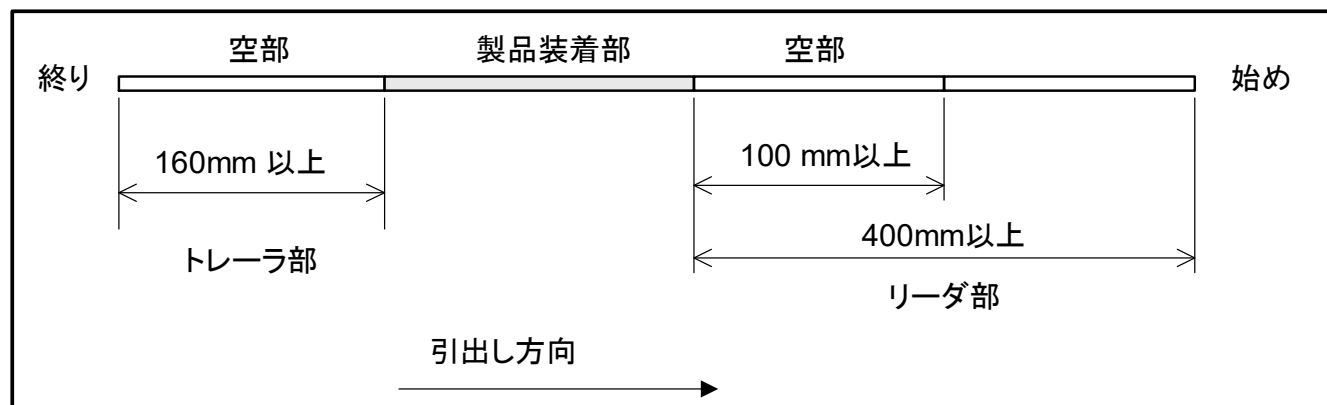


RR-8564-C2/C3

I²C インターフェースリアルタイムクロック/カレンダーモジュール

RIVER

終端処理



10.2. 1 リール当たりの製品数

C2 パッケージ：

リール

直径	材料	1 リール当たりの製品数
178mm	プラスチック、ポリスチロール	1,000
330mm	プラスチック、ポリスチロール	5,000

C3 パッケージ：

リール

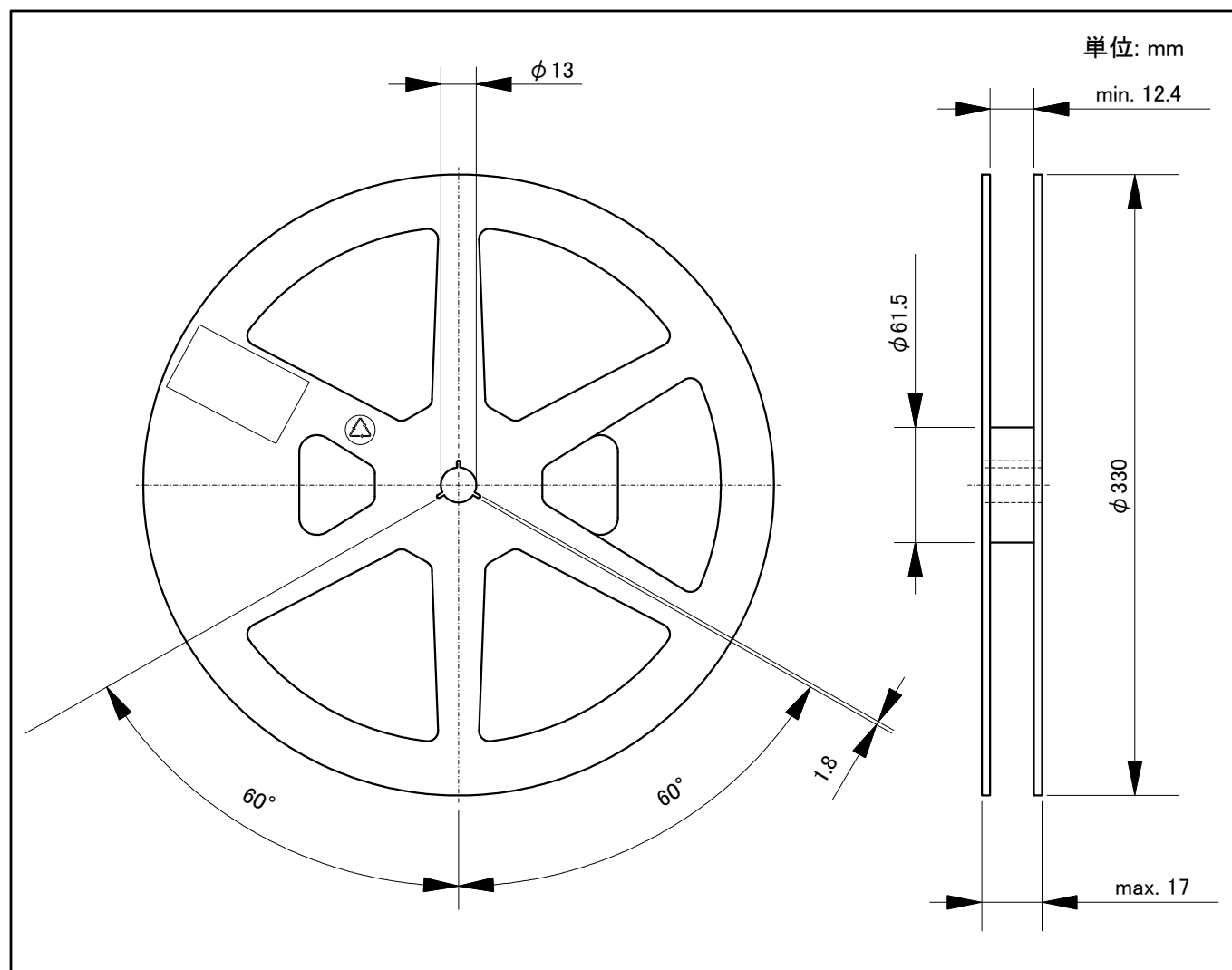
直径	材料	1 リール当たりの製品数
178mm	プラスチック、ポリスチロール	1,000
178mm	プラスチック、ポリスチロール	3,000

RR-8564-C2/C3

I²C インターフェースリアルタイムクロック/カレンダーモジュール

RIVER

10.3. 12mm テープ用 13 インチリール



リール

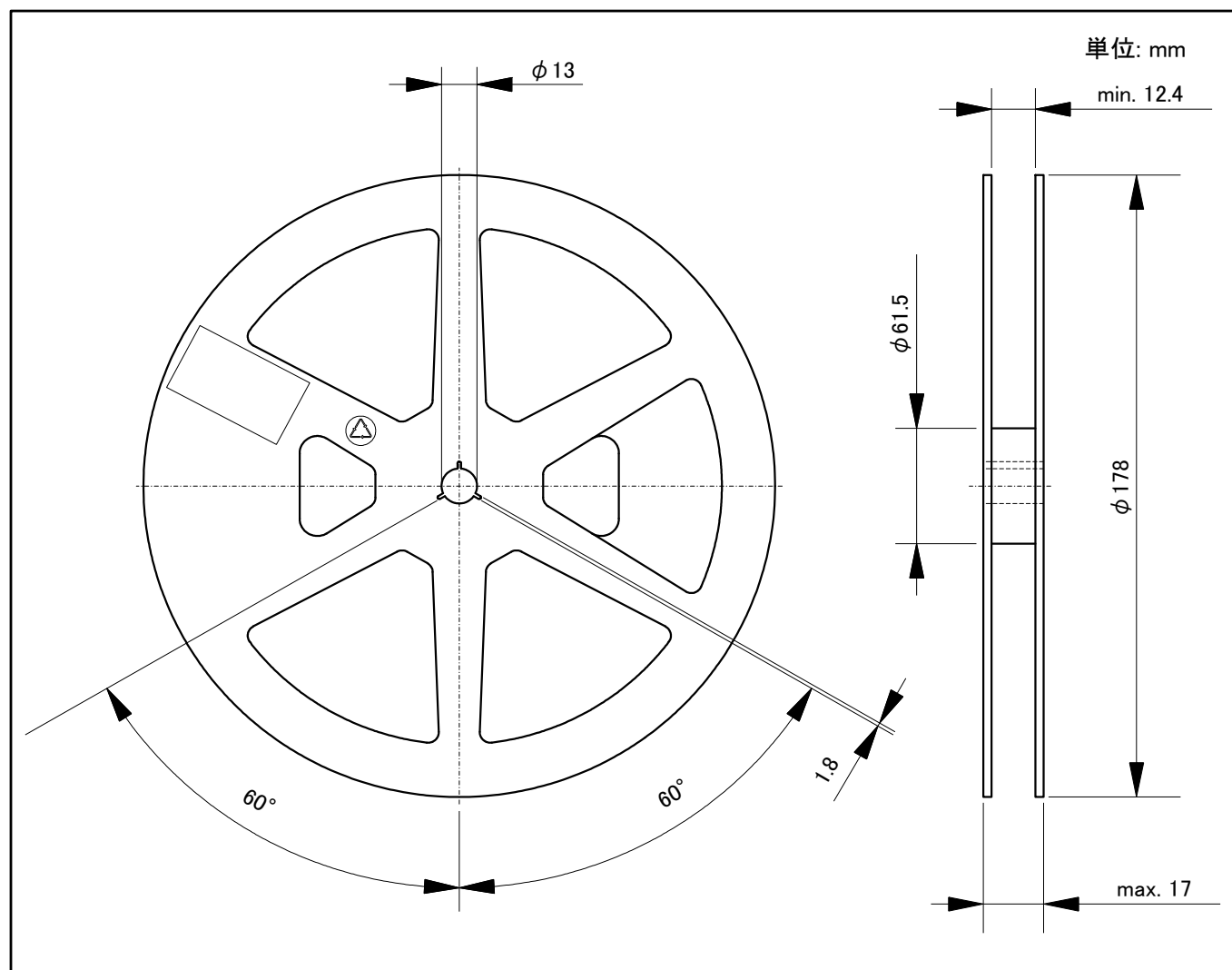
直径	材料
330mm	プラスチック、ポリスチロール

RR-8564-C2/C3

I²C インターフェースリアルタイムクロック/カレンダーモジュール

RIVER

10.4. 12mm テープ用 7 インチリール



リール

直径	材料
178mm	プラスチック、ポリスチロール

11.コンプライアンス情報

RR-8564-C2/C3 は RoHS 指令及び REACH 規則に準拠していることをリバーエレテックは宣言します。

詳しい資料が必要な場合は弊社担当までお問い合わせください。