

RIVER

リアルタイムクロック/カレンダーモジュール

RR-4162-C7

アプリケーションマニュアル

施行	2016年	4月	1日
第11版	2022年	4月	26日

リバーエレテック株式会社
RIVER ELETEC CORPORATION

本社	山梨県韮崎市富士見ヶ丘2丁目1番11号 〒407-8502
Head office	2-1-11 Fujimigaoka Nirasaki-Shi Yamanashi 407-8502, Japan TEL (0551)22-1211 / FAX (0551)22-6645

東京営業所	東京都新宿区西新宿4丁目40番14号 〒160-0023
Tokyo	4-40-14 Nishi-Shinjuku Shinjuku-Ku Tokyo 160-0023, Japan TEL (03)3377-5444 / FAX (03)3374-2865

大阪営業所	大阪府守口市京阪本通1丁目3番2号 守口富士ビル3F 〒570-0083
Osaka	Moriguchi-Fuji Bldg. 3F 1-3-2 Keihan-Hondoori Moriguchi-Shi Osaka 570-0083, Japan TEL (06)6998-4888 / FAX (06)6998-4899

変更記録

No.	日付	頁	変更内容
初版	2016/7/7		初版発行
第 1 版	2016/8/1		修正
第 2 版	2016/9/23		修正
第 3 版	2016/10/21		修正
第 4 版	2017/1/10		修正及び追加
第 5 版	2017/2/1		修正
第 6 版	2017/2/3		追記
第 7 版	2017/4/10		修正及び追加
第 8 版	2017/5/8		修正及び追加
第 9 版	2017/10/20		修正
第 10 版	2021/4/16	全体	製品名を RR-4162→RR-4162-C7 に統一
		16	4.2. 時刻調整オフセット校正 正の補正值訂正
		23,26	5.2,6.2.2 再開始条件の説明変更と追記
		35	5000g→5000G に訂正
第 11 版	2022/4/26	2,35	誤記修正 項目 10.4→11.
		35	誤記訂正 ホットエアーガンを 300℃以上→ホットエアーガンを 280℃以上 11.
		19	誤記修正 29 ページ参照→7.5.節参照

本資料に記載された応用回路，プログラム，使用方法是、あくまで参考情報であり、この情報を応用した、第三者の知的財産権ないし、その他の権利侵害あるいは損害について、弊社は一切の責任を負いかねます。

上記のような事態が想定される場合は、別途権利者へご相談下さい。

なお製品の仕様については、改良のため予告無く変更される場合がありますので、御了承下さい。

また人命にかかわる製品や、その故障等が社会的に重大な損失を与える製品に使用される際には、必ず事前に弊社まで御相談下さい。

目次

1. 大要	3
1.1. 概要.....	3
1.2. 用途.....	3
2. ブロックダイアグラム.....	4
2.1. 端子配置.....	5
2.2. 端子詳細.....	5
2.3. 機能概要.....	6
2.4. 保護回路.....	6
3. レジスタ構成.....	7
3.1. レジスタアクセス.....	7
3.2. バッファ/トランスファーレジスタ	8
3.3. レジスタ概要.....	9
3.4. 時刻・日付セクション.....	10
3.5. コントロールセクション.....	12
3.6. 時刻と日付機能のデータフロー.....	14
3.7. レジスタのリセット値.....	14
4. 詳細機能の説明.....	15
4.1. CLKOUT周波数の選択.....	16
4.2. 時刻調整オフセット校正.....	17
4.2.1. 時刻調整オフセット校正の方法.....	17
4.2.2. 周波数校正値の確認.....	18
4.3. ウォッチドッグタイマ.....	18
4.4. アラーム機能.....	20
4.5. 世紀ビット.....	21
4.6. うるう年.....	21
4.7. 発振停止検出.....	22
4.8. INT端子のレベル信号出力.....	22
5. I ² C-Busインターフェースの特性.....	23
5.1. ビット転送.....	23
5.2. 開始・停止条件.....	23
5.3. システムコンフィグレーション.....	24
5.4. アクノリッジ.....	24
6. I ² C-Busインターフェースのプロトコル.....	25
6.1. アドレッシング.....	25
6.2. 時刻・日付の読み出し、書き込み.....	25
6.2.1. 書き込みモード.....	25
6.2.2. 特定のアドレスからの読み出し.....	26
6.2.3. アドレスを指定しない読み出し.....	26
7. 電気的特性.....	27
7.1. 絶対最大定格.....	27
7.2. 動作時の交流特性測定条件.....	27
7.3. 容量値.....	27
7.4. 周波数特性.....	27
7.5. 周波数温度特性.....	28
7.6. 詳細な電気的特性.....	28
7.7. I ² C-Bus インターフェースのタイミング特性.....	29
8. 使用方法.....	30
8.1. 推奨リフロー温度(鉛フリーはんだ)	31
9. 包装.....	32
9.1. 製品寸法と推奨ランド寸法.....	32
9.2. マーキングと1番端子マーク	32

RR-4162-C7

I²C 仕様超小型リアルタイムクロック/カレンダーモジュール

RIVER

10. 包装方法.....	33
10.1. キャリアテープ.....	33
10.2. 1リールごとの収納数.....	33
10.3. 12mm 幅テープ用 7 インチリール.....	34
11. 水晶振動子もしくは水晶振動子を搭載したモジュールの取扱注意事項.....	35
付録 クイックスタートガイド.....	別紙 1

RR-4162-C7

I²C 仕様超小型リアルタイムクロック/カレンダーモジュール

RIVER

1. 概要

- ・ 32.768kHz 音叉型発振器内蔵 RTC モジュール
- ・ アラーム機能搭載のシリアル RTC
 - ビットレート 400kHz の I²C シリアルインターフェース
 - 秒、分、時間、日付、月、年、世紀カウンタ搭載
 - 1/10 秒、1/100 秒カウンタ搭載
- ・ タイムキーピング時消費電流 350nA(VDD=3.0V)
- ・ タイムキーピング時の最小入力電圧 1.0V
- ・ I²C バスの駆動電圧範囲：1.3V～4.4V
- ・ 35μA の低駆動消費電流(f_{SCL} = 400kHz)
- ・ 電源投入と同時に 32.768kHz の矩形波が出力され、マイクロコントローラの低電源モードでの動作に適しています。(出力をオフにすることも可能です)
- ・ 矩形波出力周波数 1Hz～32.768kHz の 15 種類から選択可能
- ・ プログラム制御可能なアラーム割り込み機能搭載
- ・ 発振状態をモニタする発振器停止ディテクタ搭載
- ・ 高精度でプログラム制御可能な、ウォッチドッグ機能を搭載：タイムアウト周期 62.5ms～31 分
- ・ ±2ppm 以内に時刻精度を校正できる周波数校正レジスタ搭載
- ・ 自動うるう年補正機能を搭載(20XX 年、21XX 年、22XX 年、23XX 年対応)
- ・ -40～+85℃の広い動作温度範囲
- ・ 3.2 x 1.5 x 0.8 mm,RoHS 指令準拠、100%鉛フリーの C7 小型パッケージ

1.1. 概要

RR-4162-C7 は、32.768kHz 水晶振動子を内蔵した、低消費電力シリアル RTC モジュールです。(発振器用外付け部品不要)

8 個のレジスタは、BCD 形式で定義され、クロック/カレンダー機能に使用されます。
その他 8 個のレジスタは、アラーム制御、校正、プログラム制御による矩形波出力及び、ウォッチドッグ機能に使用されます。

アドレスとデータは、2 線双方向 I²C インターフェースで、シリアルに送信されます。
内蔵のレジスタアドレスは、データバイトの「書き込み」か「読み出し」後、自動的にインクリメントされます。
クロック/カレンダー、アラーム割り込み、プログラム制御可能な矩形波出力、ウォッチドッグの各機能は、お客様ご自身で、目的に合わせてお使い下さい。

8 個のクロックアドレスは、BCD 形式、24 時間表記で、世紀、年、月、日、曜日、時間、分、秒、1/10 秒、1/100 秒を表します。

月における、28 日、29 日(うるう年)、30 日、31 日の補正は、自動的行われます。

1.2. 用途

RR-4162-C7・RTC モジュールは、超小型セラミックパッケージで、高性能の標準的な RTC 機能を持っています。

- ・ 超小型 3.2×1.5×0.8mm、鉛フリーのセラミックパッケージで、最小の RTC モジュール(水晶振動子内蔵)
- ・ 高いコストパフォーマンス

超小型で価格競争力のある本製品は、様々なアプリケーションにご使用いただけます。

- 通信：ワイヤレスセンサ、タグ/携帯電話/その他通信設備
- 車載：カーナビ/ダッシュボード/スピードメータ/エンジン制御/カーステレオ
- 計測：Eメータ/温度計/スマートメータ/PVコンバータ
- 屋外：ATM/POS/発券システム
- 医療：グルコースメータ/ヘルスモニタリング
- 安全：監視カメラ/セキュリティ
- 民生：ギャンブル用機器/AV機器/白物家電
- 自動化：データロガー/家庭用、工場用自動化システム/流通システム

I²C仕様超小型リアルタイムクロック/カレンダーモジュール

2. ブロックダイアグラム

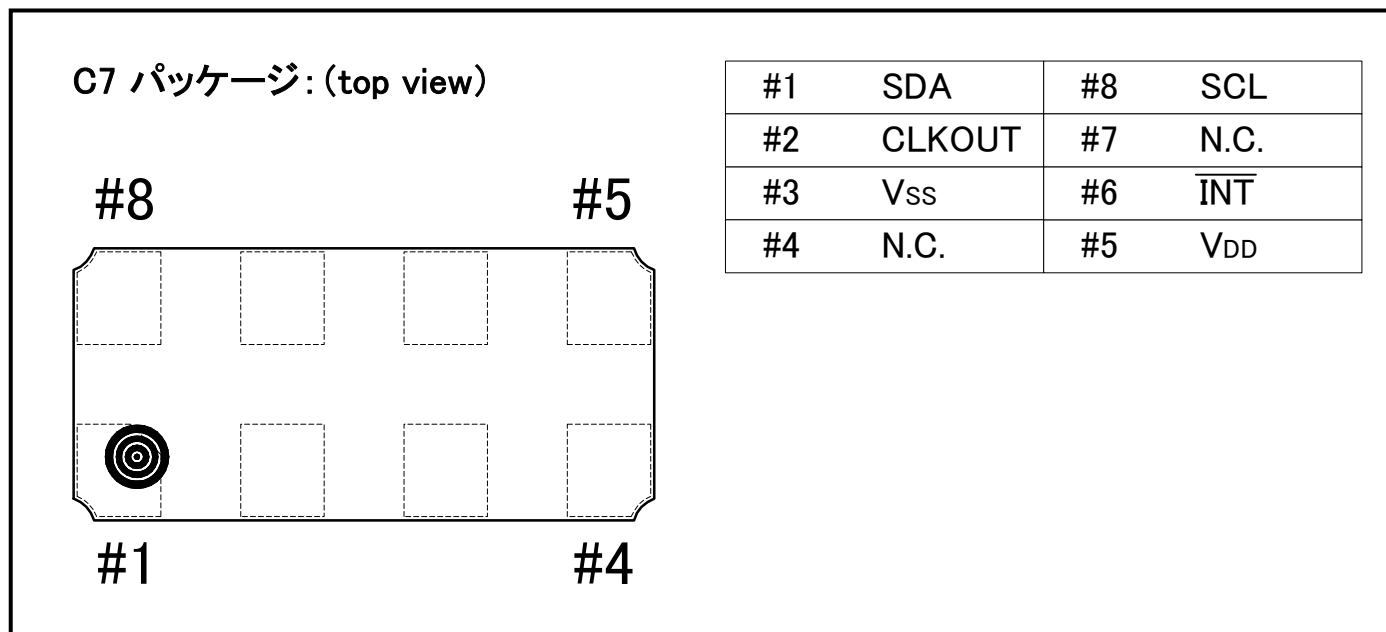


RR-4162-C7

I²C 仕様超小型リアルタイムクロック/カレンダーモジュール

RIVER

2.1. 端子配置



2.2. 端子詳細

記号	端子#	説明
SDA	1	通信用シリアルデータ入出力端子：この端子はオープンドレイン：適切なプルアップ抵抗が必要です。
CLKOUT	2	クロック出力端子(CMOS)
VSS	3	グランド接続端子
N.C.	4	ノンコネクション
VDD	5	電源入力端子
$\overline{\text{INT}}$	6	割り込み信号出力端子：オープンドレイン：プルアップ抵抗が必要です。作動時「LOW」
N.C.	7	ノンコネクション
SCL	8	通信用シリアルクロック入力端子：適切なプルアップ抵抗が必要です。

RR-4162-C7

I²C 仕様超小型リアルタイムクロック/カレンダーモジュール

RIVER

2.3. 機能概要

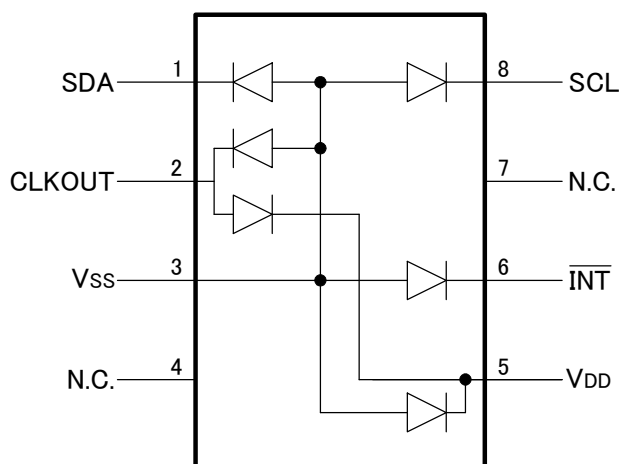
RR-4162-C7 は、公称周波数 32.768kHz の音叉型振動子を内蔵した、超低消費電力 CMOS リアルタイムクロック/カレンダーモジュールです。

全デバイスの発振周波数は、25°Cで $\pm 20\text{ppm}$ (1/100 万)以内の時刻偏差で、月差約 ± 52 秒相当となっています。この時刻精度は、個々にアプリケーション中の周波数偏差を測定し、周波数校正レジスタに校正値を入力することによって、25°Cで $\pm 2\text{ppm}$ 以内に改善できます。

本製品に内蔵された CMOS IC は、16 個の 8 ビット RAM レジスタを持っています。アドレスカウンタは、それぞれのデータバイトの書込み、読み取りの後、自動的にインクリメントされます。

16個のレジスタはアドレス指定可能な8ビットパラレルレジスタとして設計されていますが、機能が割り当てられていないビットも存在します。

2.4.保護回路



3. レジスタ構成

RR-4162-C7 のユーザーインターフェースは、クロック、校正、アラーム、ウォッチドッグ、フラグと、矩形波制御の、16 個のメモリに配置されたレジスタを備えています。

最初の 8 個のレジスタは、時刻・日付セクション(アドレス 00h~07h)です。

これらのレジスタは、トランスファーレジスタのセットを介して、間接的にアクセスされます。

時刻・日付セクション(アドレス 00h~07h)

これらのレジスタは BCD 形式で定義されており、世紀、年、月、曜日、日付と、24 時間形式の、時間、分、秒、1/10 秒、1/100 秒を保持します。

月についての、28 日、29 日(うるう年)、30 日、31 日の補正は、自動的に行われます。

これらのレジスタは、トランスファーレジスタを通して、間接的にアクセスされます。

次の 8 個のレジスタは、コントロールセクション(アドレス 08h~0Fh)です。

コントロールセクション(アドレス 08h~0Fh)

これらのレジスタは、バイナリ形式で定義され、ステータス、周波数補正值、アラーム、周辺機器の制御、クロック出力周波数の選択、ウォッチドッグ機能の設定を保持します。

本製品に内蔵された CMOS IC は、16 個の 8 ビット RAM レジスタを持っています。

これらのレジスタは、内蔵カウンタと、外部インターフェースの、2 方向から読み出し、書き込みが行われます。

16 個のレジスタはアドレス指定可能な 8 ビットパラレルレジスタとして設計されていますが、機能が割り当てられていないビットも存在します。

アドレスカウンタは、データバイトの書き込みか読み出しの後、自動的にインクリメントされます。

時刻を記録している内部レジスタは、32.768kHz のクロック発振器とディバイダチェーンを基準として時刻をカウントしています。

内部データのインクリメントと同期して転送される定周期アップデートを除いて、内部カウンタと外部カウンタは独立しています。

読み出し開始アドレスがクロックアドレス(00h から 07h まで)であるとき、インターフェースがアクセスしている間のデータ変換を防ぐため、外部レジスタの内容は、値が保持されます。

アドレスポインタが、クロックアドレス以外にインクリメントするか、インターフェース通信が停止条件を送った時、外部レジスタのアップデートが再開します。

外部レジスタへの書き込み後、停止条件が送信されてインターフェースコミュニケーションが終了した時、変更された外部レジスタの内容は、対応している内部レジスタに写されます。

32.768kHz 発振器のディバイダチェーンは、どれかのクロックアドレス(00h から 07h まで)に書き込みが完了するとリセットされます。

3.1. レジスタアクセス

通常動作の間、デバイスにアクセスされていない時、トランスファーレジスタは、クロックカウンタデータのコピーと共に、アップデートされます。

I²C の「読み出し」か「書き込み」サイクルが開始された時、アップデートは停止し、トランスファーレジスタの現在の時刻と日付はフリーズされます。

I²C へのアクセスが開始された時にアップデートを停止することで、読み出しシーケンス中に転送され時刻・日付データが正しいことが保証されます。

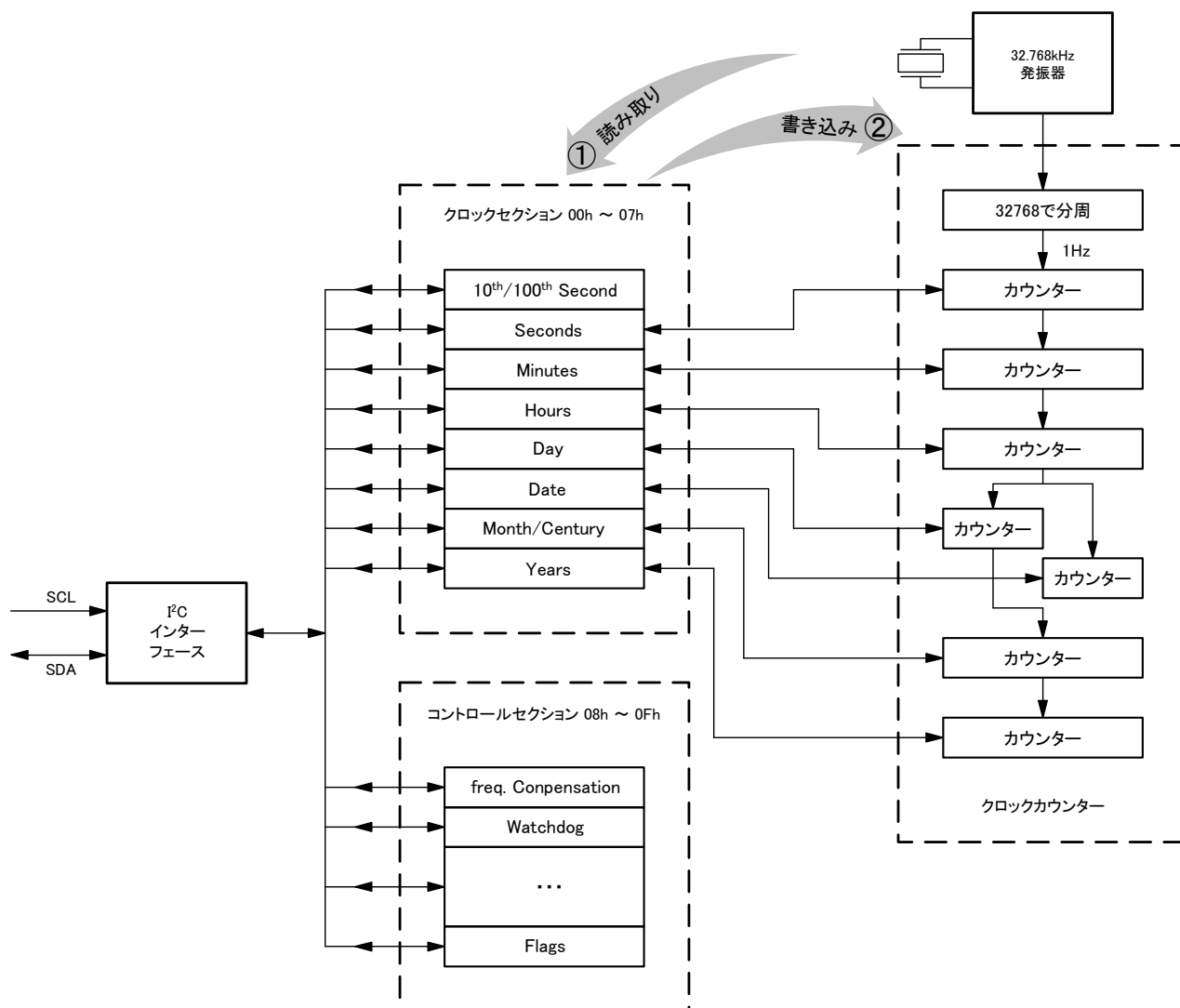
デバイスへの書き込み時、各ビットは、SCL 信号の立ち上がりエッジのタイミングで、RR-4162-C7 の I²C インターフェースの各ビットを転送します。

8 個単位のクロックサイクルで、各データバイトは、I²C ブロックからアドレスポインタで指定されたレジスタに転送されます。

時刻・日付レジスタ(アドレス 00h~07h)に書き込まれたデータは、アドレスポインタが 08h でインクリメントされるまで、または I²C インターフェースが停止条件を受信するまで、トランスファーレジスタに保持されます。

トランスファーレジスタの時刻データが、クロックカウンタに同時に写されると時刻カウントが再開されます。

3.2. バッファ/トランスファーレジスタ



時刻・日付データを保持しているクロックカウンタレジスタは、トランスファーレジスタを介して、間接的にアクセスされます。

- ① 読み取りコマンドが開始された時、クロックカウンタレジスタからのデータは、トランスファーレジスタに写され、現在の時刻・日付がフリーズされます。
I²C インターフェースは、トランスファーレジスタからフリーズされたデータを読み取ります。内部クロックカウンタは1秒ずつカウントされ続けます。
- ② クロックカウンタレジスタへの書き込み時、データは一旦トランスファーレジスタに書き込まれます。そして、アドレスポインタが08hにインクリメントされるか、I²C インターフェースが停止条件を受信した時、内部クロックカウンタレジスタへ転送されます。
- ③ 時刻・日付レジスタではないコントロールセクション 08h から 0Fh までのレジスタは、I²C インターフェースから直接アクセスされます。

RR-4162-C7

I²C 仕様超小型リアルタイムクロック/カレンダーモジュール

RIVER

3.3. レジスタ概要

時刻・日付セクション(アドレス 00h~07h)

これらのレジスタは、BCD 形式、24 時間表記で、世紀、年、月、日、曜日、時間、分、秒、1/10 秒、1/100 秒を保持します。28 日、29 日(うるう年)、30 日、31 日の月の補正は、自動的に行われます。

これらのレジスタは、間接的に、トランスファーレジスタを介してアクセスされます。

コントロールセクション(アドレス 08h~0Fh)

これらのレジスタは、バイナリ形式で定義され、ステータス、周波数補正值、アラーム、周辺機器の制御、クロック出力周波数の選択、ウォッチドッグ機能の設定を保持します。

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
00h	1/10秒、 1/100秒カウンタ	1/10 秒				1/100 秒			
		8	4	2	1	8	4	2	1
01h	秒カウンタ/OS	OS	40	20	10	8	4	2	1
02h	分カウンタ/OFIE	OFIE	40	20	10	8	4	2	1
03h	時カウンタ	0	0	20	10	8	4	2	1
04h	曜日カウンタ/ クロック周波数	FD3	FD2	FD1	FD0	0	4	2	1
05h	日カウンタ	0	0	20	10	8	4	2	1
06h	月カウンタ/世紀ビット	CB1	CB0	0	10	8	4	2	1
07h	年カウンタ	80	40	20	10	8	4	2	1
08h	freq. Compensation	OUT	0	Mode	16	8	4	2	1
09h	ウォッチドッグ	WD2	WDM4	WDM3	WDM2	WDM1	WDM0	WD1	WD0
0Ah	月アラーム/ フラグ、クロック有効 化	AFE	CLKOE	0	10	8	4	2	1
0Bh	曜日アラーム	ARM4	ARM5	20	10	8	4	2	1
0Ch	時アラーム	ARM3	0	20	10	8	4	2	1
0Dh	分アラーム	ARM2	40	20	10	8	4	2	1
0Eh	秒アラーム	ARM1	40	20	10	8	4	2	1
0Fh	フラグ	WDF	AF	0	0	0	OF	0	0

「0」と書かれたビットには、常に値「0」が書き込まれます。

3.4. 時刻・日付セクション

1/10 秒、1/100 秒カウンタ(アドレス 00h ビットの説明)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
00h	1/10秒、 1/100秒カウンタ ¹⁾	8	4	2	1	8	4	2	1
ビット	記号	値	説明						
7 ~ 4	1/10 th of seconds	0 ~ 9	BCD 形式で現在の 1/10 秒カウントを保持						
3 ~ 0	1/100 th of seconds	0 ~ 9	BCD 形式で現在の 1/100 秒カウントを保持						

- ¹⁾ 1/100 秒と 1/10 秒(の発生)は、内部のクロックソース(水晶発振器)の 32.768kHz を、328 周期=0.010009766 秒 (328/32768)で分周する事で導きます。時刻・日付セクション 00h~07h のレジスタへ書き込みを行うと、32.768kHz クロックのディバイダチェーンをリセットし、1/10 秒、1/100 秒="00"をセットします。
"00" 以外(の値)は、このレジスタに書き込めません。

秒カウンタ / OS(アドレス 01h ビットの説明)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
01h	秒カウンタ	OS	40	20	10	8	4	2	1
ビット	記号	値	説明						
7	OS	0	32.768kHz発振器有効、発振安定時間T _{start} は、1秒以内						
		1	32.768kHz発振器無効。(停止)						
6 ~ 0	Seconds	0 ~ 59	BCD形式で現在の秒カウントを保持						

分カウンタ / OFIE(アドレス 02h ビットの説明)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
02h	分カウンタ	OFIE	40	20	10	8	4	2	1
ビット	記号	値	説明						
7	OFIE	0	発振器停止の割り込み無効						
		1	発振器停止割り込み有効。発振器停止が検出されると割り込み発生						
6 ~ 0	Minutes	0~59	BCD形式で現在の分カウントを保持						

時カウンタ(アドレス 03h ビットの説明)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
03h	時カウンタ	0	0	20	10	8	4	2	1
ビット	記号	値	説明						
7, 6	X	0	未使用、常に0にセット						
5~0	Hours	0~23	BCD形式で現在の時カウント値を保持						

RR-4162-C7

I²C 仕様超小型リアルタイムクロック/カレンダーモジュール

RIVER

曜日カウンタ/クロック周波数(アドレス 04h ビットの説明)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
04h	曜日カウンタ/ クロック周波数	FD3	FD2	FD1	FD0	0	4	2	1
ビット	記号	値	説明						
7～4	FD0～FD3	0000～ 1111	FD0からFD3ビットで、CLKOUT出力周波数を選択します。 0000を入力すると、CLKOUT出力を停止します。 0001～1111を入力する、CLKOUT出力周波数を選択します。 (4.1節 参照)						
3	X	0	未使用、常に0にセット						
2～0	Weekdays	1～7	BCD形式で現在の曜日カウントを保持 ¹⁾						
曜日		Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
日曜		X	X	X	X	0	0	0	1
月曜		X	X	X	X	0	0	1	0
火曜		X	X	X	X	0	0	1	1
水曜		X	X	X	X	0	1	0	0
木曜		X	X	X	X	0	1	0	1
金曜		X	X	X	X	0	1	1	0
土曜		X	X	X	X	0	1	1	1

1) 再設定可能

日カウンタ(アドレス 05h ビットの説明)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
05h	日カウンタ	0	0	20	10	8	4	2	1
ビット	記号	値	説明						
7, 6	X	0	未使用、常に0にセット						
5～0	Days	0～31	BCD形式で現在の日カウント値を保持						

月カウンタ/世紀ビット(アドレス 06h ビットの説明)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
06h	月カウンタ/ 世紀ビット	CB1	CB0	0	10	8	4	2	1
ビット	記号	値		説明				うるう年	
		CB1	CB0						
7, 6	Century	0	0	20xx年(2000～2099年)				2000 = yes	
		0	1	21xx年(2100～2199年)				2100 = no	
		1	0	22xx年(2200～2299年)				2200 = no	
		1	1	23xx年(2300～2399年)				2300 = no	
5	X	0	未使用、常に0にセット						
4～0	Months	1～12	BCD形式で現在の月カウントを保持						
月		Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
1月		X	X	0	0	0	0	0	1
2月		X	X	0	0	0	0	1	0
3月		X	X	0	0	0	0	1	1
4月		X	X	0	0	0	1	0	0
5月		X	X	0	0	0	1	0	1
6月		X	X	0	0	0	1	1	0
7月		X	X	0	0	0	1	1	1
8月		X	X	0	0	1	0	0	0
9月		X	X	0	0	1	0	0	1
10月		X	X	0	1	0	0	0	0
11月		X	X	0	1	0	0	0	1
12月		X	X	0	1	0	0	1	0

RR-4162-C7

I²C 仕様超小型リアルタイムクロック/カレンダーモジュール

RIVER

年カウンタ(アドレス 07h ビットの説明)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
07h	年カウンタ	80	40	20	10	8	4	2	1
ビット	記号	値	説明						
7~0	Years	0~99	BCD形式で現在の年カウントを保持						

3.5. コントロールセクション

オフセット(アドレス 08h ビットの説明)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
08h	freq. Compensation	OUT	0	Mode	16	8	4	2	1
ビット	記号	値	説明						
7	OUT	0	OFIEとAFEとウォッチドッグレジスタが割り込みを発生しない設定になっているとき、このビット7を「1：出力」に設定すると、INT端子6は、HIGHレベル信号を出力。(4.8節 参照)						
		1							
6	X	0	未使用、常に0にセット						
5	Mode	0	負の(クロックを遅らせる)校正。(4.2節 参照)						
		1	正の(クロックを進める)校正。(4.2節 参照)						
4~0	Calibration value	0~31	このレジスタは、二進数で校正值を保持						

ウォッチドッグ(アドレス 09h ビットの説明)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
09h	ウォッチドッグ	WD2	WDM4	WDM3	WDM2	WDM1	WDM0	WD1	WD0
ビット	記号	値	説明						
7, 1, 0	WD2 / WD1 / WD0	000~100	ウォッチドッグタイマクロックソース : 16, 4, 1, 1/4, 1/60Hz						
6~2	WDM4~WDM0	0~31	ウォッチドッグのタイマカウント値を二進数で保持						

月アラーム/クロック出力,フラグ有効化(アドレス 0Ah ビットの説明)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Ah	月アラーム/ クロック出力、 フラグ有効化	AFE	CLKOE	0	10	8	4	2	1
ビット	記号	値	説明						
7	AFE	0	アラームフラグ無効化						
		1	アラームフラグ有効化						
6	CLKOE	0	CLKOUT出力無効化(クロック出力端子#2)						
		1	CLKOUT出力有効化(クロック出力端子#2)						
5	X	0	未使用、常に0にセット						
4~0	Month alarm	1~12	BCD形式で月アラーム値を保持						

日付アラーム(アドレス 0Bh ビットの説明)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Bh	日アラーム	ARM4	ARM5	20	10	8	4	2	1
ビット	記号	値	説明						
7, 6	ARM4 - ARM5	00~11	アラーム繰り返しモード。(4.4節 参照)						
5~0	Date alarm	1~31	BCD形式で日アラーム値を保持						

時アラーム(アドレス 0Ch ビットの説明)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Ch	時アラーム	ARM3	0	20	10	8	4	2	1
ビット	記号	値	説明						
7	ARM3	0 / 1	アラーム繰り返しモード。(4.4節 参照)						
6	X	0	未使用、常に0にセット						
5~0	Hour alarm	0~23	BCD形式で時アラーム値を保持						

分アラーム(アドレス 0Dh ビットの説明)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Dh	分アラーム	ARM2	40	20	10	8	4	2	1
ビット	記号	値	説明						
7	ARM2	0 / 1	アラーム繰り返しモード。(8.4節 参照)						
6~0	Minute alarm	0~59	BCD形式で分アラーム値を保持						

秒アラーム(アドレス 0Eh ビットの説明)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Eh	秒アラーム	ARM1	40	20	10	8	4	2	1
ビット	記号	値	説明						
7	ARM1	0 / 1	アラーム繰り返しモード。(4.4節 参照)						
6~0	Second alarm	0~59	BCD形式で秒アラーム値を保持						

フラグ(アドレス 0Fh ビットの説明)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Fh	フラグ	WDF	AF	0	0	0	OF	0	0
ビット	記号	値	説明						
7	WDF ¹⁾	0	ウォッチドッグタイマタイムアウトエラー未検出						
		1	ウォッチドッグタイマタイムアウトエラー検出、割り込み発生						
6	AF ¹⁾	0	アラーム設定値と現在時刻のマッチング未検出						
		1	現在時刻とアラーム設定値がマッチングするとアラームフラグをセット AIE=1の時、アラーム割り込みが発生						
5~3, 1, 0	X	0	未使用、常に0にセット						
2	OF	0	発振器異常のタイムアウトエラー未検出						
		1	発振器停止タイムアウトエラー検出 OFIE=1の時、発振器停止割り込みが発生						

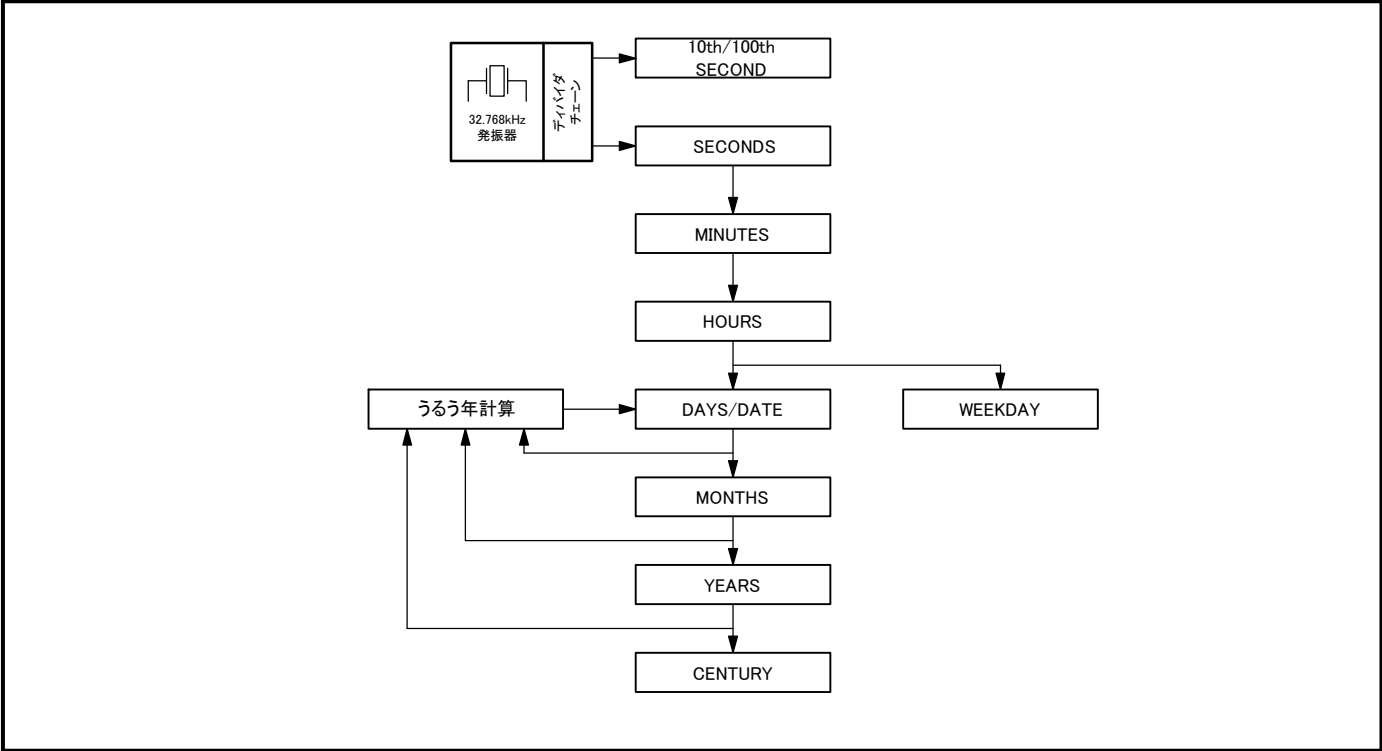
¹⁾ WDF と AF は、読み出し専用で、読み出した後に自動的にクリアされます。

RR-4162-C7

I²C 仕様超小型リアルタイムクロック/カレンダーモジュール



3.6. 時刻と日付機能のデータフロー



3.7. レジスタリセット値一覧

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
00h	1/10秒、 1/100秒カウンタ	X	X	X	X	X	X	X	X
01h	秒カウンタ	0	X	X	X	X	X	X	X
02h	分カウンタ	0	X	X	X	X	X	X	X
03h	時カウンタ	X	X	X	X	X	X	X	X
04h	曜日カウンタ/ クロック周波数	0	0	0	1	X	X	X	X
05h	日カウンタ	X	X	X	X	X	X	X	X
06h	月カウンタ/ 世紀ビット	X	X	X	X	X	X	X	X
07h	年カウンタ	X	X	X	X	X	X	X	X
08h	freq. Compensation	1	X	X	X	X	X	X	X
09h	ウォッチドッグ	0	0	0	0	0	0	0	0
0Ah	月アラーム/ CLKOE	0	1	X	X	X	X	X	X
0Bh	日アラーム	X	X	X	X	X	X	X	X
0Ch	時アラーム	X	X	X	X	X	X	X	X
0Dh	分アラーム	X	X	X	X	X	X	X	X
0Eh	秒アラーム	X	X	X	X	X	X	X	X
0Fh	フラグ	X	X	X	X	X	1	X	X

“X”と書かれたビットは、パワーオンリセットが行われず、リセット後も元の値を保持します。

RR-4162-C7

I²C 仕様超小型リアルタイムクロック/カレンダーモジュール



4. 詳細機能の説明

4.1. CLKOUT 周波数の選択

RR-4162-C7 は、CLKOUT2 端子の出力周波数をお客様自身の手で設定することができます。
クロックアウト周波数ビット FD3～FD0(レジスタ Day 04h のビット 7～4)で、下表のように設定できます。

CLKOUT 周波数選択(アドレス 04h FD3～FD0 ビットの説明)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
04h	曜日カウンタ/ クロック周波数	FD3	FD2	FD1	FD0	0	4	2	1
ビット	記号	値				CLKOUT			
		FD3	FD2	FD1	FD0	周波数	単位		
7～4	FD3～FD0	0	0	0	0	なし	-		
		0	0	0	1	32.768	kHz		
		0	0	1	0	8.192	kHz		
		0	0	1	1	4.096	kHz		
		0	1	0	0	2.048	kHz		
		0	1	0	1	1.024	kHz		
		0	1	1	0	512	Hz		
		0	1	1	1	256	Hz		
		1	0	0	0	128	Hz		
		1	0	0	1	64	Hz		
		1	0	1	0	32	Hz		
		1	0	1	1	16	Hz		
		1	1	0	0	8	Hz		
		1	1	0	1	4	Hz		
		1	1	1	0	2	Hz		
		1	1	1	1	1	Hz		

CLKOUT 端子(#2)はプッシュプル出力で、FD3～FD0 ビットを 0000 にセットするか、CLKOE ビット(月アラームレジスタ、アドレス 0Ah ビット 6)を 0 にセットすることでクロック出力を無効化できます。

CLKOUT 周波数の有効化、無効化(アドレス 0Ah CLKOE ビットの説明)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Ah	月アラーム /CLKOE	AFE	CLKOE	0	10	8	4	2	1
ビット	記号	値	説明						
6	CLKOE	0	CLKOUT(クロック出力端子#2)無効化						
		1	CLKOUT(クロック出力端子#2)有効化						

パワーオンリセット時、デフォルト値として、周波数 32.768kHz のクロック出力が有効化されます。
デバイスの消費電流を最小限に抑えるため、CLKOUT 出力を使用しない時は無効化することをお勧めします。

RR-4162-C7

I²C 仕様超小型リアルタイムクロック/カレンダーモジュール



4.2. 時刻調整オフセット校正

時刻調整オフセット校正機能によって、RR-4162-C7 のクロックの校正と時刻精度調整をお客様自身の手で行うことができます。

RTC 機能は公称周波数 32.768kHz の水晶発振器に基づいてカウントを行っています。
全製品中の水晶発振器の周波数は、時刻精度±20ppm(月差約±52 秒)以内に収まるようレーザートリミングで、調整されています。

RR-4162-C7 では定周期クロックカウンタ校正が行われています。
周波数校正レジスタを正確に設定することにより、時刻精度を 25℃で代表値±2ppm 以内に改善できます。
1 回の校正イベント当たり 32.768kHz パルスを 256 サイクル(128Hz 分)加算する、または 128 サイクル(256Hz 分)減算させることによって周波数校正を行い、その結果、1 秒カウントの長さが変化します。
減算(負の校正)または加算(正の校正)されるクロックパルスの数は周波数校正レジスタの 5 桁の校正ビット(ビット 0~4)で設定されます。

クロックパルスが加算されると時刻を進め、クロックパルスを減算すると時刻を遅らせます。
周波数校正レジスタ 08h で時刻調整オフセット校正の設定を行えます。
校正值はこのレジスタの下位 5 ビット(ビット 4~0)で定義されています。
これらのビットで、0~31 の値を二進数でセットできます。
ビット 5 は、符号ビットで、1 は正(+)を表し時刻を進め、0 は負(-)を表し時刻を遅らせます。

オフセット (アドレス 08h ビットの説明)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
08h	校正レジスタ	OUT	0	Mode	16	8	4	2	1

ビット	記号	値	説明
5	Mode	0	負(-)の校正：32.768kHzクロックが進んでいる時に遅らせます。 1ステップ当たり-2.034ppm
		1	正(+)の校正：32.768kHzクロックが遅れている時に進めます。 1ステップ当たり+4.068ppm
4 to 0	校正值	0 to 31	バイナリ形式で校正值を保持

							周波数校正イベント	
Bit 5		Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	時刻補正值 [ppm]	校正イベント発生タイミング
負	0	1	1	1	1	1	-63.054	1~62番目の分、1分に1回発生
	0	1	1	1	1	0	-61.02	1~60番目の分、1分に1回発生
	:						:	
	0	0	0	0	1	0	-4.068	1~4番目の分、1分に1回発生
	0	0	0	0	0	1	-2.034	1と2番目の分、1分に1回発生
0/1		0	0	0	0	0	0 ¹⁾	補正なし
正	1	0	0	0	0	1	+4.068	1と2番目の分、1分に1回発生
	1	0	0	0	1	0	+8.138	1~4番目の分、1分に1回発生
	:						:	
	1	1	1	1	1	0	+122.04	1~60番目の分、1分に1回発生
	1	1	1	1	1	1	+126.108	1~62番目の分、1分に1回発生

1)電源投入時のデフォルトモード。

4.2.1. 時刻調整オフセット補正の方法

周波数校正自体は、64 分サイクルで発生します。

校正値 1 ステップあたり 2 回の校正イベントが発生し、設定された校正ステップが終了するまで 1 分に 1 回校正イベントが発生します。

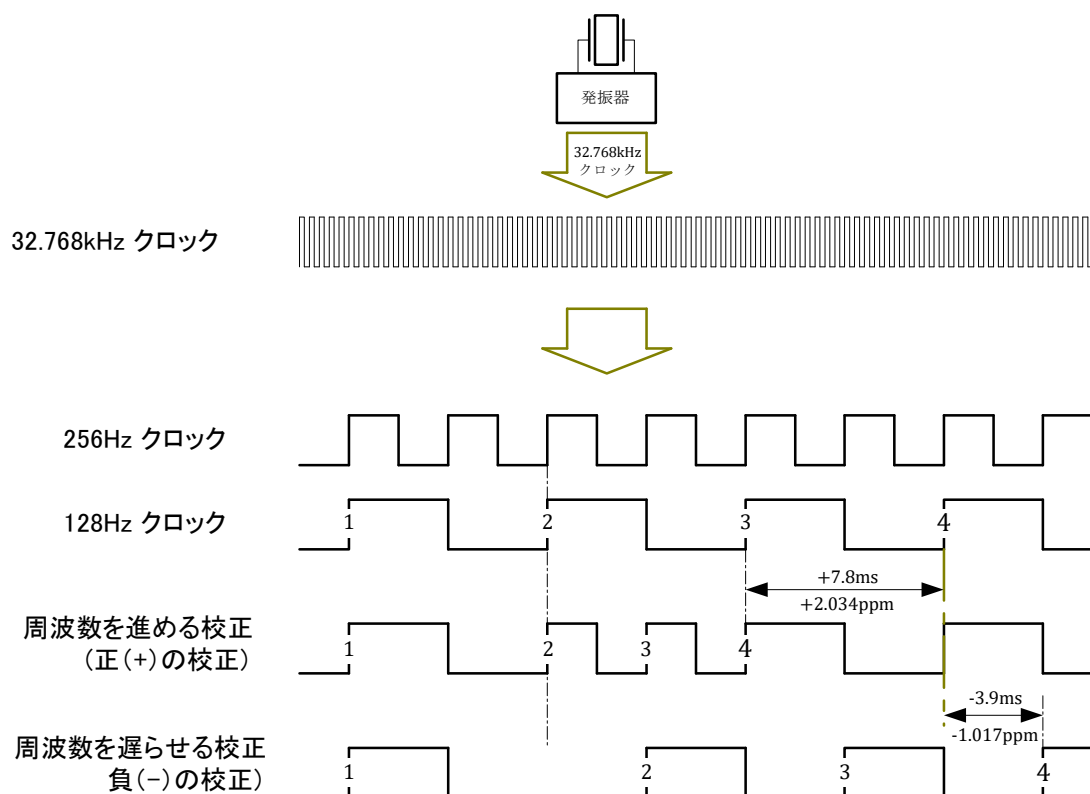
例えば、校正値に二進数の 1 が設定されると、64 分サイクルの最初の 2 分だけ、1 回ずつ校正イベントが挿入されます。

二進数の '6' が設定されると、最初の 64 分サイクルの最初の 12 分が影響を受けます。

校正イベント 1 回当たり、1 秒カウントの周期は、7.8ms(32.768kHz クロックパルス 256 個分)短くなるか、3.9ms(32.768kHz クロックパルス 128 個分)長くなります。

1 校正ステップ当たり(校正イベント 2 回当たり)、125,829,120 サイクル (32.768kHz*64 分) の実際の内部発振器のサイクルに 512 サイクルを加算する、または 256 サイクルを減算させます。したがってキャリブレーションレジスタの 1 ステップ毎の分解能は +4.069ppm または -2.0345ppm になります。 (512cycle÷125,829,120cycle = +4.069ppm, -256cycle÷125,829,120cycle = -2.0345ppm)

内部の発振器が正確に 32.768kHz で動作していると仮定すると、の設定値を最大の「31」(D4~D0 が "11111") とした場合、プラス側/マイナス側それぞれの増分量は、1 日で+10.7 秒/-5.35 秒 となり、1 ヶ月では +5.5 分/-2.75 分の範囲に相当します。



- ① 負(-)の校正(32.768kHz クロックが進んでいる時)
校正イベント 1 回当たり、1 秒カウントの周期は 3.9ms(128Hz クロックパルス 1 個分)長くなる
- ② 正(+)の補正(32.768kHz クロックが遅れている時)
校正イベント 1 回当たり、1 秒カウントの周期は 7.8ms(256Hz クロックパルス 1 個分)短くなる

注記：周波数校正イベントは、CLKOUT#2 端子からの出力周波数には影響しません。

4.2.2. オフセット校正值の確認

CLKOUT#2 端子で周波数精度を測定するのが、RR-4162-C7 が持つ周波数偏差を確認するための最も簡単な手法です。

周波数測定後、このデバイスの個々の周波数補正値を計算し、オフセットレジスタ(08h)に補正値を書き込みます。周波数精度を測定するため、以下の手順で CLKOUT 端子#2 から 32.768kHz クロックを出力します。

- ・ ビット OS="0"(秒カウンタレジスタ：アドレス 01h ビット 7)：32.768kHz 発振器を有効化
- ・ ビット FD3~FD0="0001"(曜日カウンタレジスタ：アドレス 04h ビット 7~4)：CLKOUT 周波数を 32.768kHz に設定
- ・ ビット CLKOE="1"(月アラームレジスタ：アドレス 0Ah ビット 6)：CLKOUT#2 端子出力を有効化。

これは、パワーオンリセット時のデフォルト設定と同じです。

32.768000kHzCLKOUT 出力で、このデバイスの時刻ずれの程度、方向を測定します。

0.032768Hz は 1ppm の周波数ずれに相当します。

例えば、出力周波数が 32.768650kHz だった場合、周波数ずれは +20ppm(日差：+1.73 秒)と計算されるので、周波数校正レジスタ(08h)に、負の補正値 $“+20 \text{ ppm} / (-2.034 \text{ ppm}) = -10d”$ (xx001010)を入力し校正します。

周波数校正値は、環境温度(25°C周辺)で測定して下さい。なお、周波数温度特性については、7.5.節を御参照下さい。

4.3. ウォッチドッグタイマ

ウォッチドッグタイマは、マイクロプロセッサの制御不能や、インターフェース通信のデッドロックの検出に使われます。

インターフェースウォッチドッグタイマ機能は、内部の制御回路により定期的のリセットされ、内部タイマ/カウンタに基づいてカウントされます。

制御回路が、プログラム制御されたタイムアウト周期中にウォッチドッグタイマをリセットしない場合 RR-4162-C7 は、インターフェースのタイムアウトの検出と、ウォッチドッグフラグ(WDF=1, ビット 7, レジスタフラグ 0Fh 中)をセットし、INT#6 端子に割り込みを発生させます。

ウォッチドッグレジスタ(アドレス 09h)に、必要なタイムアウト周期をセットすることで、ウォッチドッグタイマを設定することができ、このレジスタの値を 00h にすると、新たにレジスタ値を書き込むまでウォッチドッグタイマを無効化することができます。

タイムアウト周期は、WD2~WD0 で選択されるウォッチドッグタイマソースクロックの周波数とウォッチドッグタイマカウント値との積で算出されます。

- ・ ビット WDM4~WDM0 でバイナリ形式、ウォッチドッグタイマカウント値を保持。
- ・ ビット WD2~WD0 でウォッチドッグタイマクロックソースを選択。

例:ウォッチドッグレジスタに 00001110 を書き込むと、タイムアウト時間は 3*1 秒で 3 秒になります。

RR-4162-C7

I²C 仕様超小型リアルタイムクロック/カレンダーモジュール



ウォッチドッグ(アドレス 09h ビットの説明)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
09h	ウォッチドッグ	WD2	WDM4	WDM3	WDM2	WDM1	WDM0	WD1	WD0

ビット	記号	値	説明
7～0	Watchdog	00h	このレジスタの値を00hに設定するとウォッチドッグタイマを無効化
7, 1, 0	WD2 / WD1 / WD0	000～100	ウォッチドッグタイマクロックソース : 16Hz / 4Hz / 1 Hz / ¼ Hz / 1/60 Hz
6～2	WDM4～WDM0	0～31	ウォッチドッグタイマカウンタ値を二進数で保持

WDM4	WDM3	WDM2	WDM1	WDM0	値	説明
0	0	0	0	0	00h	WD2～WD0が000以外の任意の値でWDM4～WDM0が00000に設定されている場合、ウォッチドッグタイマタイムアウトがすぐに発生 ウォッチドッグタイマカウンタ値を二進数で定義
0	0	0	0	1	01d	
:					:	
1	1	1	1	0	30d	
1	1	1	1	1	31d	

WD2	WD1	WD0	値	タイマクロックソース	周期
0	0	0	000	16 Hz	62.5ms
0	0	1	001	4 Hz	250 ms
0	1	0	010	1 Hz	1秒
0	1	1	011	¼ Hz	4秒
1	0	0	100	1/60 Hz	1分
1	0	1	101	無効な組合せ、ウォッチドッグタイマは無効	
1	1	0	110	無効な組合せ、ウォッチドッグタイマは無効	
1	1	1	111	無効な組合せ、ウォッチドッグタイマは無効	

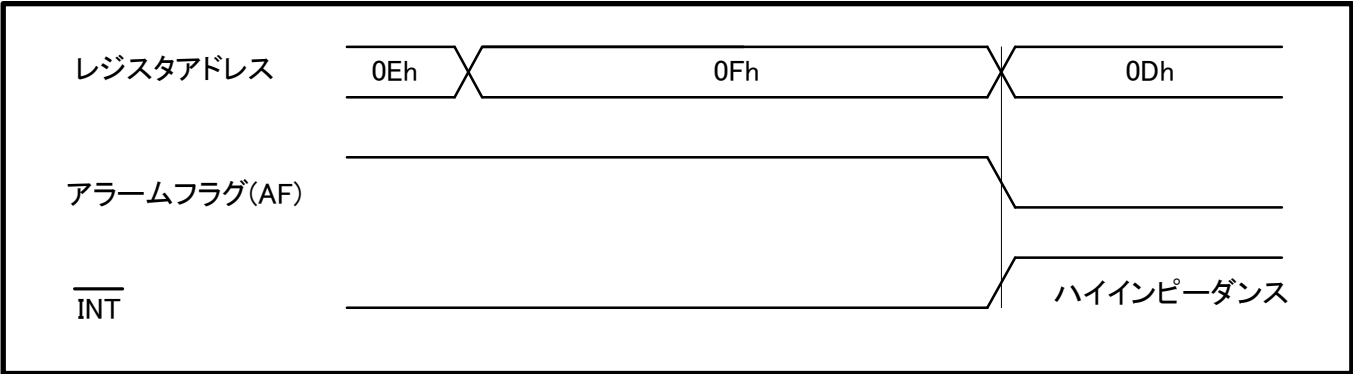
I²C インターフェース通信が初期化された時、ウォッチドッグタイマタイムアウト周期が開始します。
指定されたタイムアウト周期以内に制御信号がリセットされない場合、RR-4162-C7 は、インターフェースタイムアウトを検出し、ウォッチドッグフラグ(WDF=1, ビット 7, レジスタフラグ 0Fh 中)をセットし、INT#6 に割り込みを発生させます。
ウォッチドッグタイマは、マイクロプロセッサでウォッチドッグレジスタ 09h に書き込みを行うだけでリセットできます。
その後、タイムアウト周期は最初からカウントをやり直します。
ウォッチドッグタイマがタイムアウトになった場合、INT端子#6 への割り込みをクリアするために任意の値をウォッチドッグレジスタに書き込みます。
このレジスタに 00h を書き込むと、新しい値が書き込まれるまでウォッチドッグ機能を無効にします。
フラグレジスタを読み出すと、ウォッチドッグフラグ(レジスタ 0Fh ビット 7)がリセットされます。
ウォッチドッグ機能はパワーオンリセット時に自動的に無効化され、ウォッチドッグレジスタの値がクリアされます。
注記：クロックレジスタに任意の値を書き込むと、ウォッチドッグタイマが再開します。

4.4. アラーム機能

アドレス 0Ah~0Eh でアラームを設定できます。
アラームは、特定の月、日、時、分、秒、または毎年、毎月、毎日、毎時、毎分、毎秒発生するように設定できます。
ビット ARM5~ARM1 で、アラームの繰り返しモードを設定します。
設定可能な条件は下表を御参照下さい。
表にないコードを入力すると、お客様が正しくないアラーム値を設定したことを直ぐにお知らせするため、1 秒毎にアラームが発生します。
現在時刻が、ARM5 から ARM1 ビットで設定した条件に基づいたアラーム設定値とマッチングした時、AF(アラームフラグ)がセットされます。
アラーム有効化ビット AFE が同時にセットされている場合、アラーム割り込みがINT端子#6 に発生します。
アラームを無効化するためには、日付アラームレジスタと ARM5~ARM1 に、“0”を書き込んでください。

注記：アドレスポインタがフラグレジスタに自動インクリメントすることを許可した場合、アドレスポインタがフラグレジスタから移動するまでアラーム割り込み、アラームフラグが発生しません。
最後に書き込んだレジスタが秒アラームの場合、アドレスポインタが自動インクリメントされてフラグレジスタに移動し、この状態が引き起こされてしまうことにご注意ください。
下図で示すように、フラグレジスタを読み出すと割り込みがクリアされます。
アラームフラグが 0 にリセットしたことを確認するためにはもう一度フラグレジスタを読み出す必要があります。

アラーム割り込みリセット波形



アラーム繰り返しモードの設定(アドレス 0Bh~0Eh、ARM5~ARM1 ビットの説明)

アドレス	機能	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Bh	日アラーム	ARM4	ARM5	20	10	8	4	2	1
0Ch	時アラーム	ARM3	0	20	10	8	4	2	1
0Dh	分アラーム	ARM2	40	20	10	8	4	2	1
0Eh	秒アラーム	ARM1	40	20	10	8	4	2	1

ARM5	ARM4	ARM3	ARM2	ARM1	アラーム設定
1	1	1	1	1	1秒に1回
1	1	1	1	0	1分に1回
1	1	1	0	0	1時間に1回
1	1	0	0	0	1日に1回
1	0	0	0	0	1月に1回
0	0	0	0	0	1年に1回

4.5. 世紀ビット

二桁の世紀ビット、CB1 と CB0 は、ビット 7 とビット 6 で、アドレス 06h の月カウンタ/世紀レジスタの中にあります。

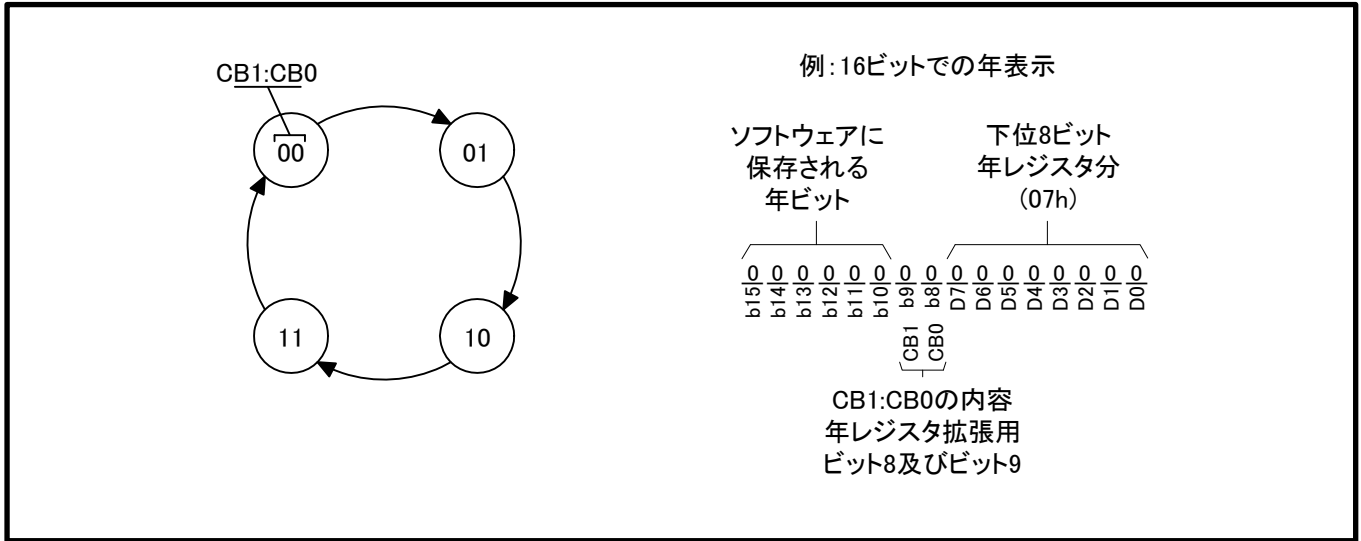
加えて、これらのビットは 100 年毎にインクリメントする 2 ビットのカウンタとして機能します。

CB1 ビットが上位ビットです。

CB1,CB0 の値は自由に設定できますが、年カウンタレジスタを拡張して CB1,CB0 ビットを年カウンタのビット 9, ビット 8 に設定することでより簡単にご使用頂くことができます。(リーダー上では年レジスタは BCD 形式を維持します。)

上位二桁の年ビットは、アプリケーションのソフトウェアに保存されます。

世紀ビット CB1 と CB0 :



4.6. うるう年

4 年ごと、4 の倍数の年にうるう年になります。

例えば、2012 年はうるう年です。

しかし、100 の倍数の年はうるう年ではありません。

例えば、2100 年は、うるう年ではありません。

更に例外は、400 の倍数の年にうるう年になります。

従って、2100 年は、うるう年ではなく、2400 年は、うるう年です。

4 の倍数年では、RR-4162-C7RTC モジュールは、自動的に「うるう日」、2 月 29 日を追加します。

なので、上記のような例外年(2100 年、2200 年など)では、世紀ビットを正しく設定し、アプリケーションのソフトウェア上で正しく調整しなければなりません。

(例)

2099 年までで初期設定する場合、CB1,CB0 を 00 と書き込んでおく。

2000 年は CB1,CB0 は 00 2/29 が追加される(CB1,CB0 が 00 の時に 2/29 が追加される設定になっている)

2100 年は インクリメントされて CB1,CB0 は 01 2/29 は追加されない

2200 年は インクリメントされて CB1,CB0 は 10 2/29 は追加されない

2300 年は インクリメントされて CB1,CB0 は 11 2/29 は追加されない

2400 年は ラップアラウンドされて CB1,CB0 は 00 2/29 は追加される

4.7. 発振停止検出

発振器停止フラグ(OF)が自動的に“1”にセットされた場合、発振器が故障しているか、短時間停止しており、時刻と日付データが正しいかどうかを判断できます。

このフラグは、発振器が停止すると、どんな時でも“1”にセットされます。

電源投入時以外に OF フラグが 1 にセットされると、ストップビット OS に 1 が書き込まれ、その後すぐ 0 にリセットされます。

これで、発振器が再起動します。

下記条件で OF ビットがセットされます。

- ・ 初期電源投入時(デフォルトは、電源投入で、“1”)

注記：OF ビットが最初の電源投入後、4 秒以内で“0”にならないと、停止ビット(OS)は、“1”になり、その後すぐに、“0”にリセットされます。

- ・ 主電源またはバッテリーの電圧が、発振器の動作に不十分なとき。
- ・ OS ビットが“1”にセットされた時

発振器停止割り込み有効化ビット(OFIE)を 1 にセットすると、 $\overline{\text{INT}}\#6$ 端子に発振器停止割り込みが発生します。発振器停止割り込みは OFIE ビットまたは OF フラグを 0 にセットすることでクリアされます。(フラグレジスタを読み出してもこの割り込みはクリアされません。)

OF ビットは、“0”が書き込まれるまで、“1”にセットされ続けます。

OF フラグを 0 にリセットする場合は、発振器が動作してから最低 4 秒間お待ちください。

電圧低下の状況でフラグの発生条件になると、このビットフラグはそれに応じてセットされます。

4.8. $\overline{\text{INT}}\#6$ 端子のレベル信号出力

OFIE ビット、AFE ビット、ウォッチドッグレジスタが割り込みを発生する設定になっていない時、 $\overline{\text{INT}}\#6$ からは、周波数校正レジスタのビット 7(OUT ビット)で設定された値がレベル信号として出力されます。

言い換えると、ビット 7(OUT ビット)が 0 の時、 $\overline{\text{INT}}\#6$ 端子は、LOW レベル出力になります。

注記： $\overline{\text{INT}}\#6$ 端子はオープンドレインで、外部にプルアップ抵抗を必要とします。

5. I²C-Bus インターフェースの特性

I²Cインターフェースは双方向、つまり、異なるICまたはモジュールと2ライン通信します。
 双方向通信に使われる2つのラインは、シリアルデータライン(SDA)とシリアルクロックライン(SCL)です。
 どちらのラインも、プルアップ抵抗を介して主電源の+極に接続してください。
 データ転送はインターフェースがbusy状態でないときにのみ行われます。

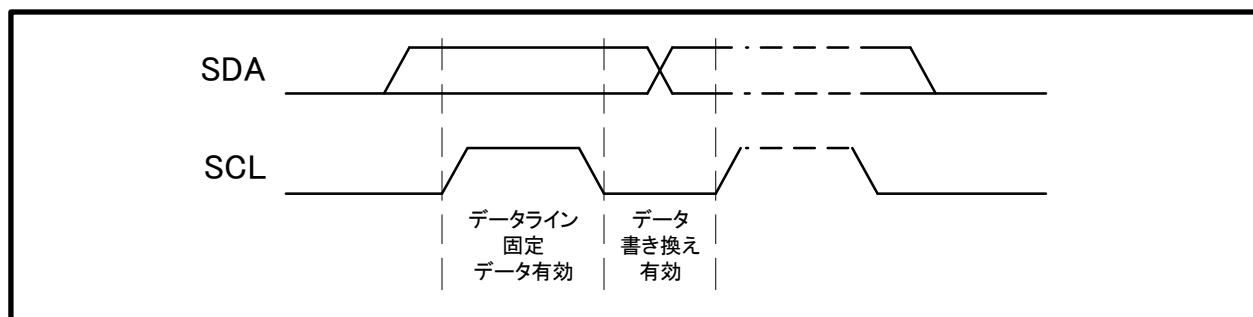
5.1. ビット転送

各クロックパルスにつき1つのデータビットが転送されます。

SDAラインのデータは、クロックパルスがHIGH状態の間は固定で、このときのデータライン内の変化は制御信号として認識されます。

クロックパルスがLOW状態の間にデータ変更が行われます(下図参照)

ビット転送：



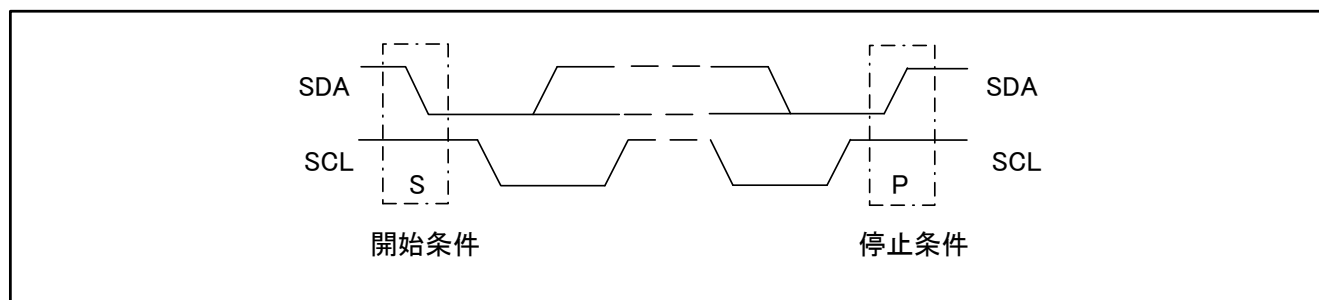
5.2. 開始・停止条件

バスが busy 状態でなければ、データラインとクロックラインは HIGH の状態を保ちます。

クロックラインが HIGH のままで、データラインが HIGH から LOW に切り替わる時を、開始条件(S)と定義します。

クロックラインが HIGH のままで、データラインが LOW から HIGH に切り替わる時を、停止条件(P)と定義します。
 (下図参照)

開始・停止条件：



RR-4162-C7は、再開始条件は使用できないことに注意してください。次の開始条件を送信する前に必ず停止条件を送信する必要があります。

5.3. システムコンフィグレーション

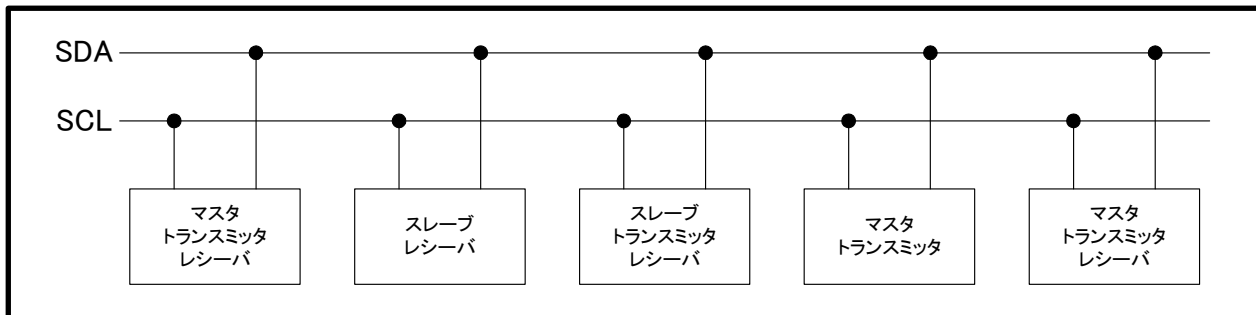
複数のデバイスをI²Cバスに接続できるので、I²C仕様のデバイスは他のデバイスと相互に通信するための固有の番号を持っています。

I²Cバスを制御するデバイスをマスタと呼び、マスタに制御されるデバイスはスレーブと呼びます。
命令を発信するデバイスをトランスミッタと呼び、命令を受け取るデバイスをレシーバと呼びます。
RR-4162-C7は、スレーブレシーバもしくはスレーブトランスミッタとして機能します。(マスタがあれば、レシーバとしてもトランスミッタとしても使える。)

I²Cバスにデータが送信される前に、応答側のデバイスが呼び出されます。アドレスは常に、開始条件の直後に転送されるバイトで指定されます。

クロック信号SCLは入力専用ですが、データ信号SDAは双方向信号です。

システム構成：



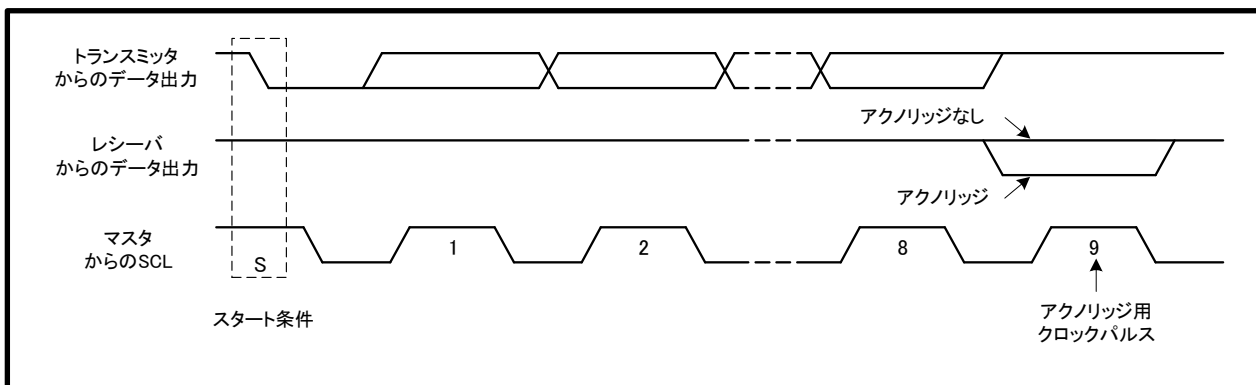
5.4. アクノリッジ

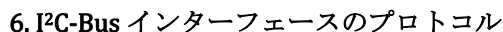
開始条件と停止条件の間にトランスミッタからレシーバに転送されるデータ長は無制限です。1バイト(8ビット)ごとにアクノリッジが1個つきます。

- 呼び出されたスレーブレシーバは各バイトを受信した後に1つのアクノリッジを発生します。
- マスタレシーバも同様に、スレーブトランスミッタがクロック出力した各バイトを受信した後、1つのアクノリッジを発生します。
- レシーバは、クロックパルスを認識する間SDAラインをプルダウンするので、関連するアクノリッジクロックパルスがHIGHの間、SDAラインはLOWになります。(セットアップ時間とホールド時間を含む)
- スレーブからクロック出力された最終バイトにアクノリッジを追加しないことによって、マスタレシーバはトランスミッタにデータの終わりを知らせます。
この動作の中で、マスタが停止条件を発生させることができるように、トランスミッタはデータラインをHIGHのまま保持します。

I²Cバスのアクノリッジ過程は下図を参照してください。

I²Cバスのアクノリッジ過程：



I²C仕様超小型リアルタイムクロック/カレンダーモジュール

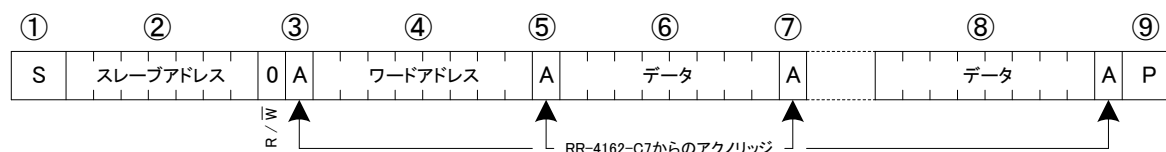
RR-4162-C7 用に I²C バススレーブアドレス(1101000)が割り当てられています。
正確な I²C バスのスレーブアドレスバイトは下表を参照してください。

ビット	スレーブアドレス							R/ W
	7 MSB	6	5	4	3	2	1	0 LSB
	1	1	0	1	0	0	0	1/0

R/ $\bar{W}$ ビットが、送信データバイトの読み込み、書き出しを定義します。
書き込みオペレーション時、データ転送は、停止条件が送られるか、次のデータ転送の開始状態が転送されると終了します。

マスタは特定のアドレスのスレーブレジスタにデータを転送します。
ワードアドレスは、次にアクセスするレジスタを定義する、8 ビットの値です。
ワードアドレスの上位 4 ビットは使用しません。
1 バイト読み出しまたは書き込みされた後、レジスタアドレスは 1 ずつ増加(インクリメント)されます。

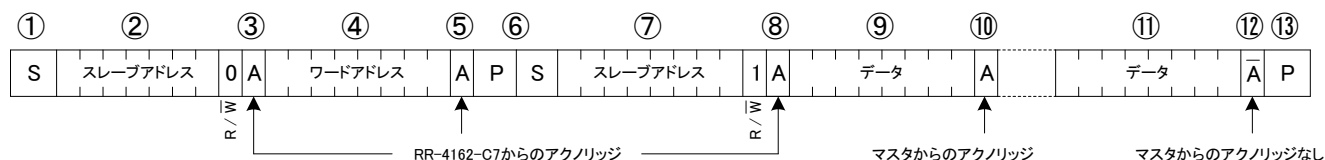
- ① マスタが開始条件を送信
- ② マスタがスレーブアドレス D0h(RR-4162-C7 用) : R/ $\bar{W}$ ビットは 0(書き込みオペレーション)を送信
- ③ RR-4162-C7 からアクノリッジ
- ④ マスタが RR-4162-C7 にワードアドレス送信
- ⑤ RR-4162-C7 からアクノリッジ
- ⑥ マスタがステップ④で指定したアドレスに書き込みデータを送信
- ⑦ RR-4162-C7 からアクノリッジ
- ⑧ 必要なら、ステップ⑥と⑦を繰り返す。
RR-4162-C7 のワードアドレスは自動的にインクリメント。
- ⑨ マスタが停止条件を送信



6.2.2. 特定のアドレスからの読み出し

マスタで指定したレジスタアドレスからデータを読み出すことができます。

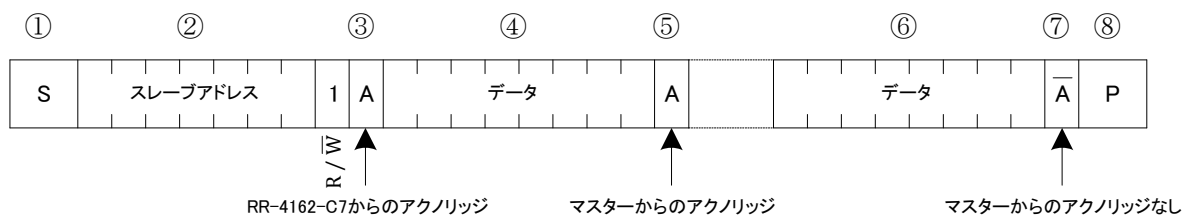
- ① マスタが開始条件を送信
- ② マスタがスレーブアドレス D0h(RR-4162-C7 用) : R/Wビットは 0(書き込みオペレーション)を送信
- ③ RR-4162-C7 からアクノリッジ
- ④ マスタが RR-4162-C7 にワードアドレス送信
- ⑤ RR-4162-C7 からアクノリッジ
- ⑥ マスタが停止条件送信後開始条件を送信
- RR-4162-C7 は、再開始条件は使用できないことに注意してください。
- ⑦ マスタがスレーブアドレス D1h (RR-4162-C7 用) : R/Wビットは 1(読み込みオペレーション)を送信
- ⑧ RR-4162-C7 からアクノリッジ
- ここで、マスタがレシーバ、スレーブがトランスミッタとなる。
- ⑨ マスタがステップ④で指定したアドレスから読み出しデータを送信
- ⑩ マスタからアクノリッジ
- ⑪ 必要ならステップ⑨と⑩を繰り返し
- RR-4162-C7 のワードアドレスは自動的にインクリメント
- ⑫ レシーバとしてアドレス指定されたマスタはスレーブトランスミッタから送信された最終バイトのアクノリッジが発生されないことによって、データ送信を終了できる。
- この動作の中で、マスタが停止条件を発生させることができるように、スレーブトランスミッタはデータラインを HIGH のまま保持する。
- ⑬ マスタが停止条件を送信



6.2.3. アドレスを指定しない読み出し

レジスタアドレスを指定せずに読み出しを行うと、最後に読み出したアドレスの次のアドレスからデータを読み出すことができます。

- ① マスタが開始条件を送信
- ② マスタがスレーブアドレス D1h(RR-4162-C7 用) : R/Wビットは 1(読み込みオペレーション)を送信
- ③ RR-4162-C7 からアクノリッジ
- ここで、マスタがレシーバ、スレーブがトランスミッタとなる。
- ④ RR-4162-C7 が最後にアクセスしたアドレスの次のアドレスからデータを送信
- ⑤ マスタからアクノリッジ
- ⑥ 必要ならステップ④と⑤を繰り返し。
- RR-4162-C7 のワードアドレスは自動的にインクリメント
- ⑦ レシーバとしてアドレス指定されたマスタはスレーブトランスミッタから送信された最終バイトのアクノリッジが発生されないことによって、データ送信を終了できる。
- この動作の中で、マスタが停止条件を発生させることができるように、スレーブトランスミッタはデータラインを HIGH のまま保持する。
- ⑧ マスタが停止条件を送信



RR-4162-C7

I²C 仕様超小型リアルタイムクロック/カレンダーモジュール

RIVER

7. 電気的特性

7.1. 絶対最大定格

IEC60134 に準拠した絶対最大定格

パラメーター	記号	条件	最小値	最大値	単位
電源電圧	V _{DD}	>GND / <V _{DD}	GND -0.3	+5.0	V
入力電圧	V _I		GND -0.2	V _{DD} +0.3	V
出力電圧	V _O		GND -0.2	V _{DD} +0.3	V
出力電流	I _O			20	mA
電力消費量	P _D			1	W
動作温度範囲	T _{OPR}		-40	+85	°C
保存温度範囲	T _{STO}	製品単体で保存	-55	+125	°C
静電耐圧	V _{ESD}	HBM ¹⁾ T _A = 25°C		>1500	V
		MM ²⁾ T _A = 25°C		>1000	V

1) HBM:人体モデル、JESD22-A114 による。

2) MM:マシンモデル、JESD22-A115 による。

これらのデータは、特性評価結果に基づいています。製品検査ではありません。
上表の絶対最大規格より大きな負荷をかけると、製品にダメージを与える恐れがあります。
絶対最大規格の範囲外の条件にさらされると、信頼性に影響が出る、あるいは不具合を引き起こす恐れがあります。

7.2. 動作時の交流特性測定条件

パラメーター 1)	RR-4162-C7	単位
電源電圧(V _{DD})	1.3~4.4	V
動作温度範囲(T _A)	-40~+85	°C
負荷容量(C _L)	50	pF
入力立ち上がり、立ち下がり時間	≤5	ns
入力信号電圧	0.2 V _{DD} ~ 0.8 V _{DD}	V
入出力タイミングリファレンス電圧	0.3 V _{DD} ~ 0.7 V _{DD}	V

1) 出力がハイインピーダンスであるとは、データが送信されていないことを意味します。

7.3. 容量値

パラメーター 1) 2)	記号	最小値	最大値	単位
入力容量	C _{IN}	-	7	pF
出力容量	C _{OUT} ³⁾	-	10	pF
ローパスフィルター入力時定数(SDAとSCL)	t _{LP}	-	50	ns

1) 電源電圧 3.6V における実質容量測定値：サンプルのみ検査で、全数検査ではありません。

2) 25°C、1MHz において

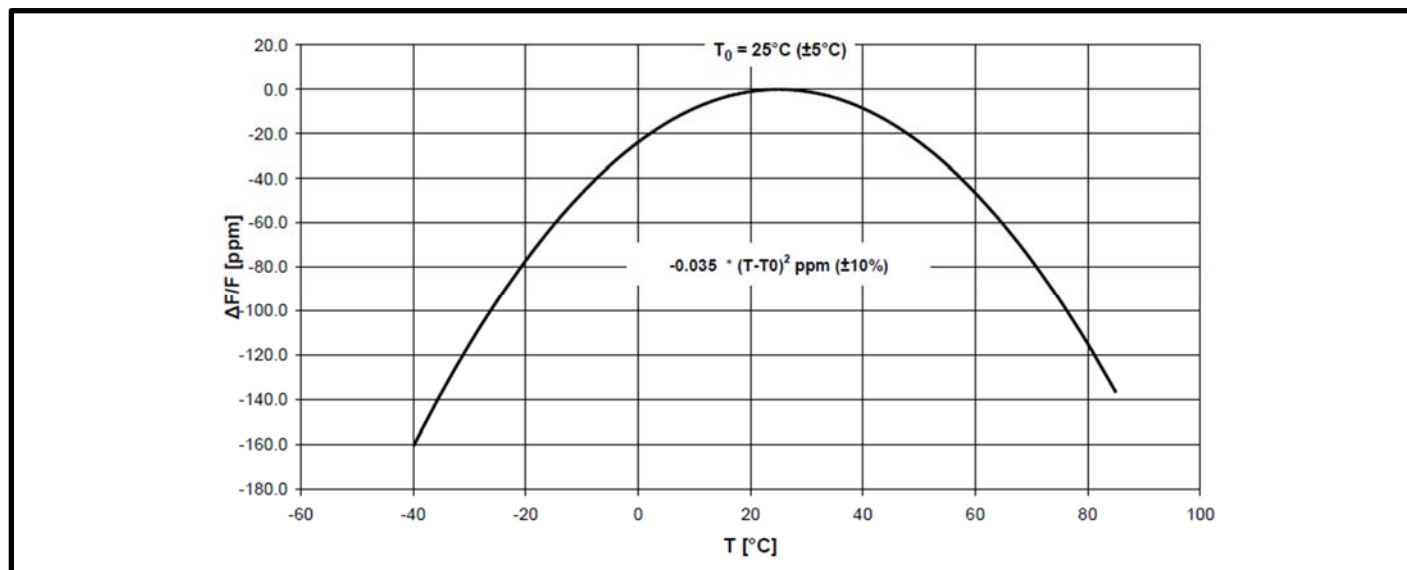
3) 出力端子選択せず

7.4. 周波数特性

T_A=+25°C : f_{osc}=32.768kHz

パラメーター	記号	条件	最小値	代表値	最大値	単位
周波数精度	Δf/f	T _{amb} = +25°C			+/-20	ppm
周波数温度特性	Δf/T _{OPR}	T _{OPR} = -40°C to +85°C	-0.035ppm/°C ² (T _{OPR} -T ₀) ² (+/-10%)			ppm
頂点温度	T ₀			+25	20~30	°C
エージング初年度変化量	Δf/f	T _{amb} = +25°C			+/-3	ppm
動作開始電圧	V _{Start}	≤10 秒	1.5			V
発振安定時間	t _{Start}	V _{DD} = 3.0V			1	s
CLKOUTデューティサイクル		F _{CLKOUT} = 32.7678 kHz T _{AMB} = +25°C		50	40/60	%

7.5. 周波数温度特性

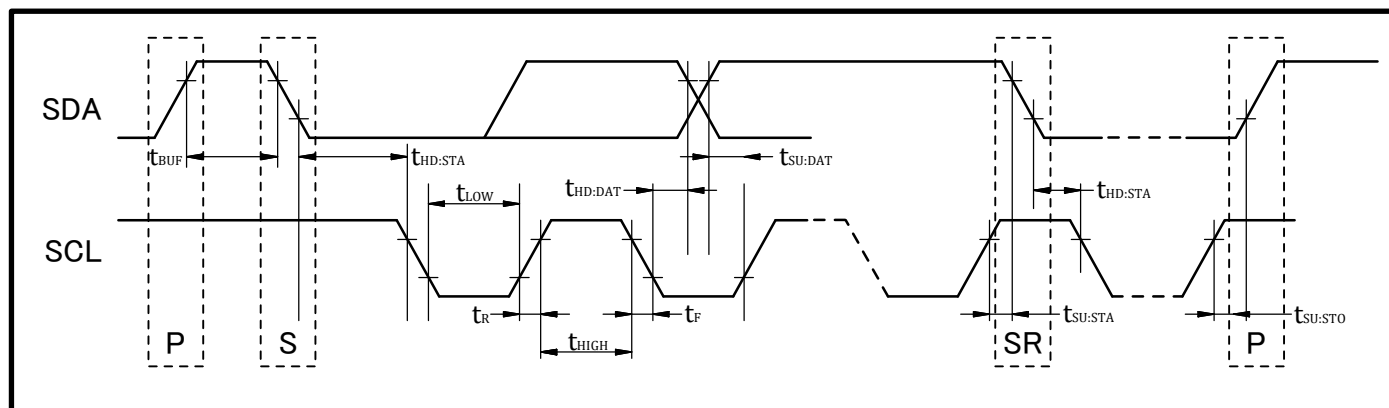


7.6. 詳細な電気的特性

温度範囲：-40°C～+85°C $V_{DD}=1.3\text{ V}\sim 4.4\text{ V}$ (特別な場合を除く)

パラメーター	記号	条件	最小値	代表値	最大値	単位
供給電圧	$V_{DD}^{1)}$	Clock	1.0		4.4	V
		I ² C bus (400 kHz)	1.3		4.4	V
消費電流 SCL = 400 kHz (負荷容量なし)	I_{DD}	$V_{DD} = 4.4\text{ V}$			100	μA
		$V_{DD} = 3.6\text{ V}$		50	70	μA
		$V_{DD} = 3.0\text{ V}$		35		μA
		$V_{DD} = 2.5\text{ V}$		30		μA
		$V_{DD} = 2.0\text{ V}$		20		μA
消費電流 (スタンバイ時) 全入力端子 $\geq V_{DD} - 0.2\text{ V} / \leq V_{SS} + 0.2\text{ V}$ SCL=0Hz CLKOUTオフ	I_{DD2}	$V_{DD} = 4.4\text{ V}$			950	nA
		$V_{DD} = 3.6\text{ V}$		375	700	nA
		$V_{DD} = 3.0\text{ V at } 25^\circ\text{C}$		350	500	nA
		$V_{DD} = 2.0\text{ V at } 25^\circ\text{C}$		310	450	nA
		$V_{DD} = 1.0\text{ V at } 25^\circ\text{C}$		270	400	nA
LOWレベル入力電圧	V_{IL}		-0.2		$0.3 V_{DD}$	V
HIGHレベル入力電圧	V_{IH}		$0.7 V_{DD}$		$V_{DD} + 0.3$	V
HIGHレベル出力電圧	V_{OH}	$V_{DD} = 4.4\text{ V}$ $I_{OH} = -1.0\text{ mA (CLKOUT)}$	2.4			V
LOWレベル出力電圧	V_{OL}	$V_{DD} = 4.4\text{ V: } I_{OL} = 3.0\text{ mA (SDA)}$			0.4	V
		$V_{DD} = 4.4\text{ V: } I_{OL} = 1.0\text{ mA (CLKOUT, INT)}$			0.4	
プルアップ供給電圧 (オープンドレイン)		INT, SCL, SDA			4.4	V
入力リーク電流	I_{LI}	$0\text{ V} \leq V_{IN} \leq V_{DD}$			± 1	μA
出力リーク電流	I_{LO}	$0\text{ V} \leq V_{OUT} \leq V_{DD}$			± 1	μA

1) 開始動作は、1.5V 以上で保証されます。

7.7. I²C-Bus インターフェースのタイミング特性

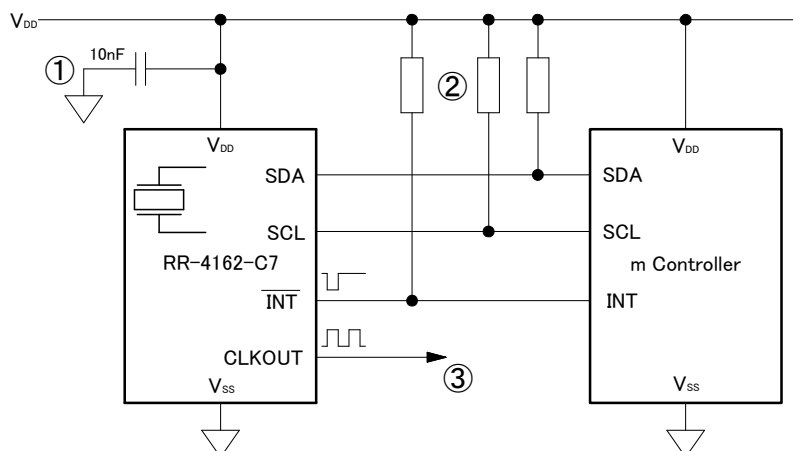
温度範囲：-40℃～+85℃ VDD=1.3V～4.4V(特別な場合を除く)

パラメーター	記号	最小値	最大値	単位
SCL入力クロック周波数	f_{SCL}	0	400	kHz
再開条件セットアップ時間 (本製品では再開条件は使用できません)	$t_{SU:STA}$	600		ns
開始条件保持時間 (定周期の初回クロック信号後に起動)	$t_{HD:STA}$	600		ns
データセットアップ時間 1)	$t_{SU:DAT}$	100		ns
データ保持時間	$t_{HD:DAT}$	0		μs
ストップ条件セットアップ時間	$t_{SU:STO}$	600		ns
ストップ条件とスタート条件間の バスフリー時間	t_{BUF}	1.3		μs
SCL“LOW時間”	t_{LOW}	1.3		μs
SCL“HIGH時間”	t_{HIGH}	600		ns
SCLとSDAの立ち上がり時間	t_r		300	ns
SCLとSDAの立ち下がり時間	t_f		300	ns
ウォッチドッグ出力パルス幅	t_{rec}	96	98	ms

1) トランスマッタは、SCLの立ち下がりエッジの未定義領域(300ns以下)をブリッジするための保持時間を必要とします。

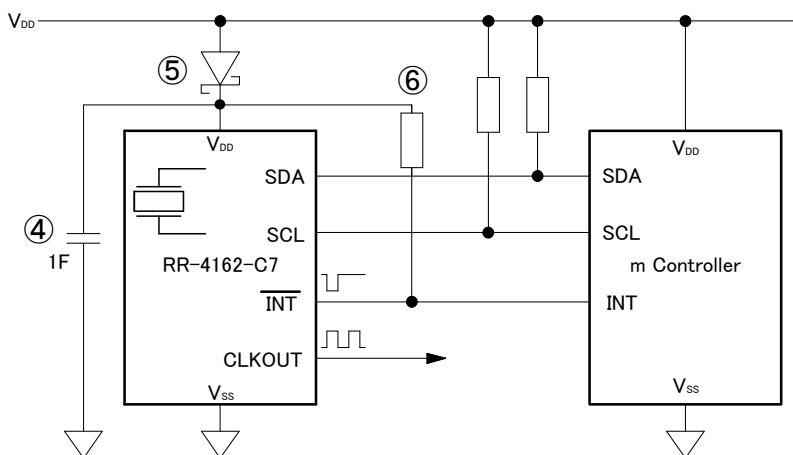
8. 使用方法

バックアップ電源を使用しない場合



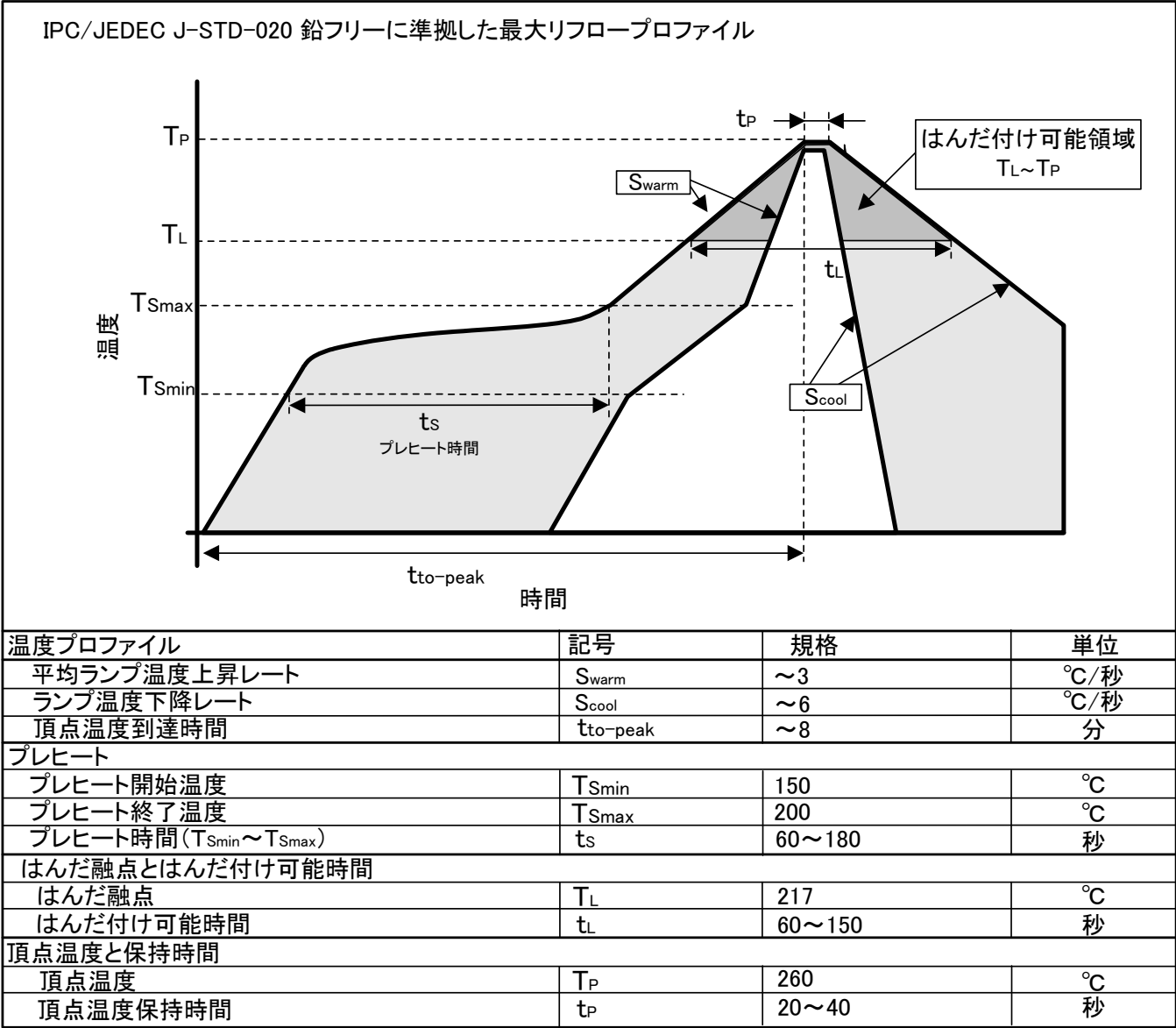
- ① 10nF バイパスコンデンサを、デバイスのできるだけ近くに接続して下さい。
- ② インターフェースラインの SCL、SDA と INT 端子は、オープンドレインで、プルアップ抵抗を介して主電源 V_{DD} に接続する必要があります。
- ③ アプリケーションで使用するために CLKOUT 出力周波数を 1~32.768kHz の中から選択できます。使用しない時は、消費電流の節約のため、CLKOUT を無効にすることを推奨します。

スーパーキャパシタをバックアップ電源として使用する場合



- ④ スタンバイモード、バックアップ電源モードで RR-4162-C7 を使用するために、順方向電圧降下 V_F が小さいダイオードを接続することで、スーパーキャパシタをバックアップ電源として使用することができます。
- ⑤ スーパーキャパシタをバックアップ電源として使用する場合は、順方向電圧降下 V_F が小さいショットキーダイオードを使用することをお勧めします。
- ⑥ バックアップ電源モード時に割り込みを必要とする場合は、INT ラインはプルアップ抵抗を介してバックアップ電源と接続して下さい。

8.1 推奨リフロー温度(鉛フリーはんだ)



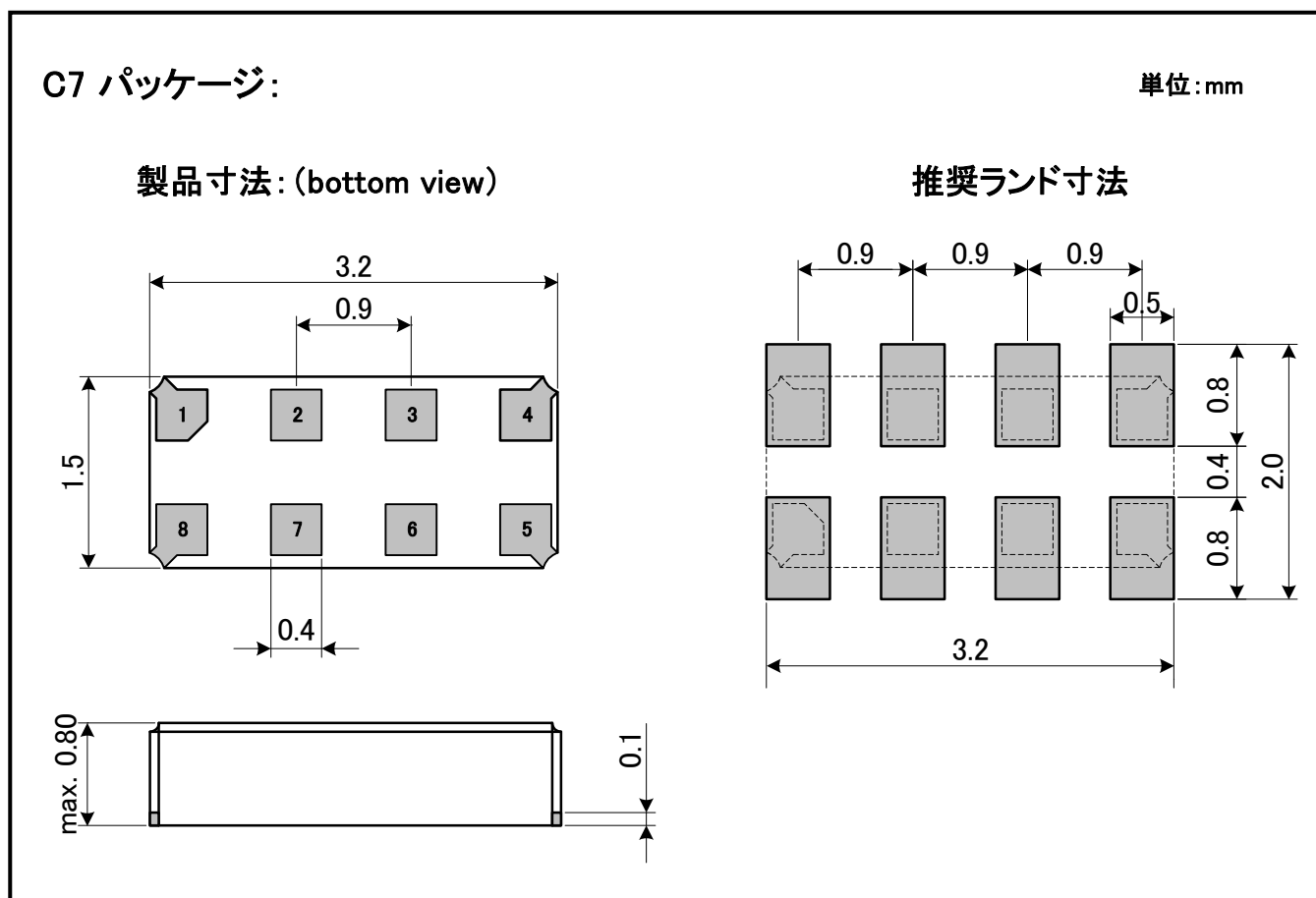
RR-4162-C7

I²C 仕様超小型リアルタイムクロック/カレンダーモジュール

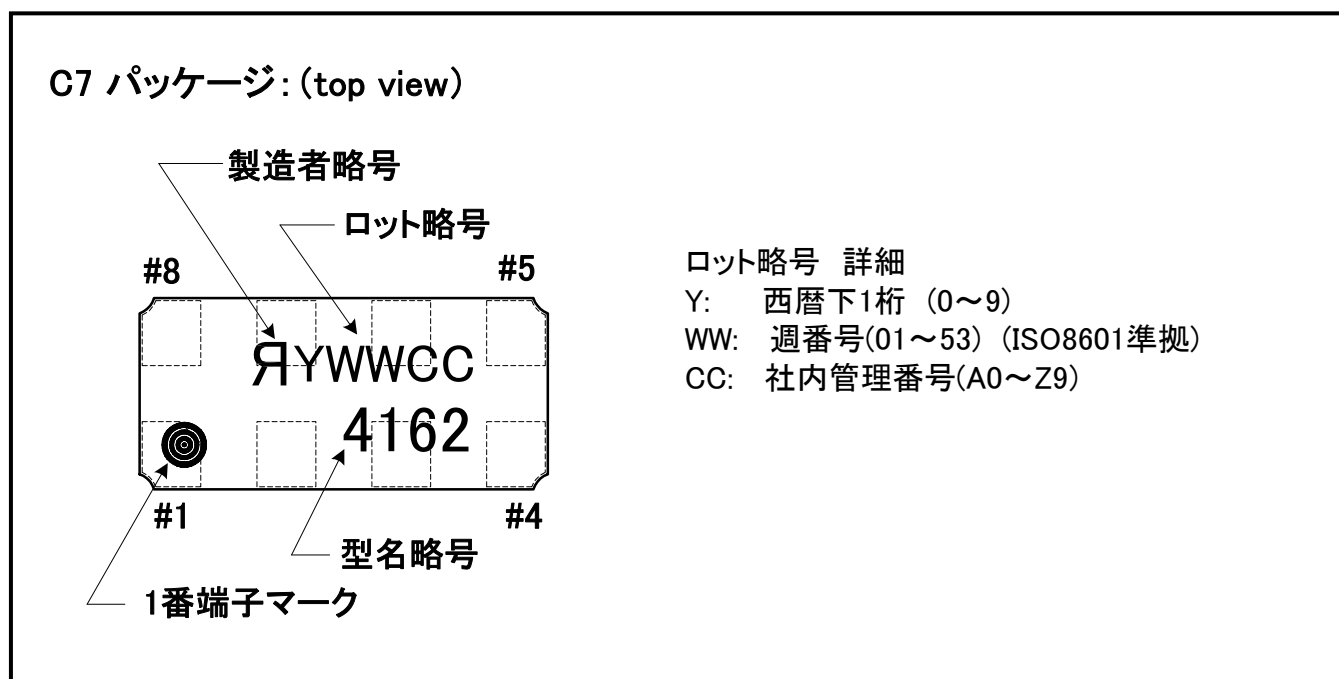
RIVER

9. 包装

9.1. 製品寸法と推奨ランド寸法



9.2. マーキングと1番端子マーク



RR-4162-C7

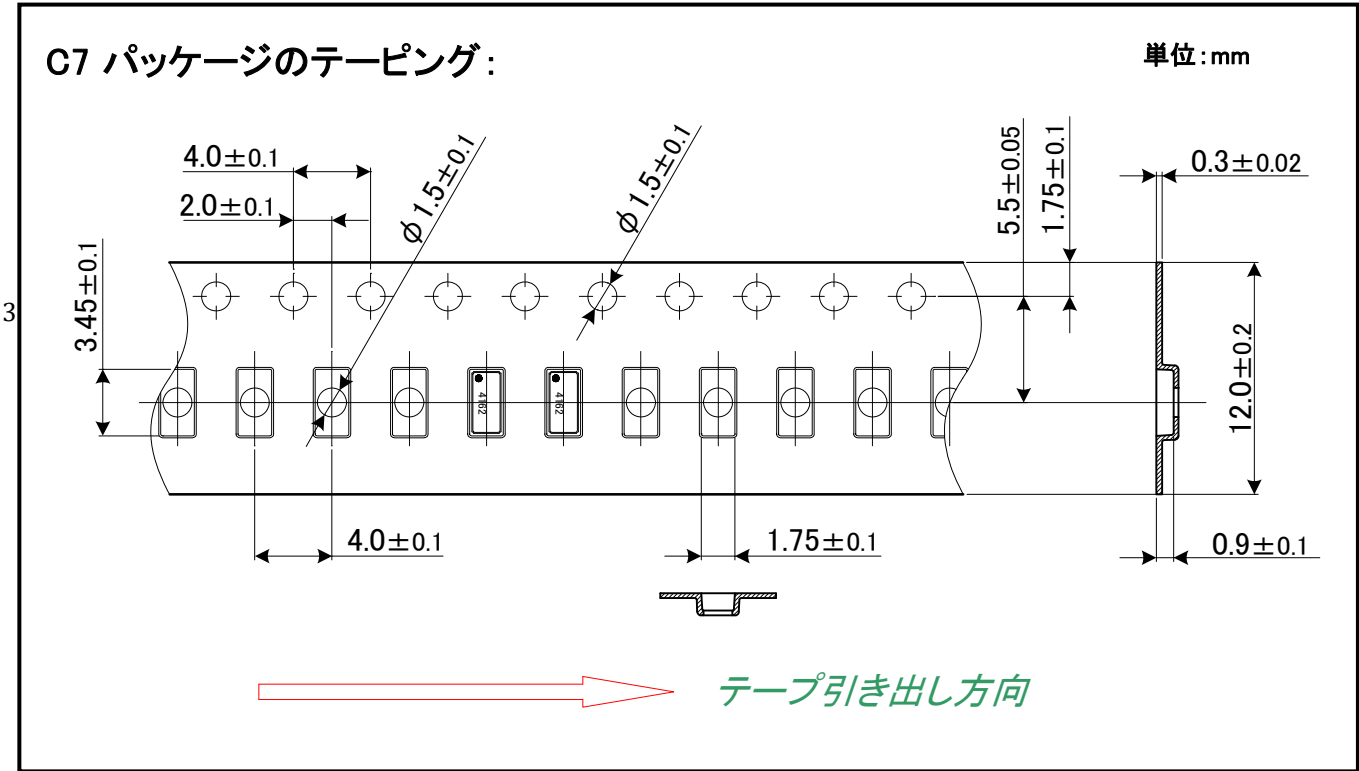
I²C仕様超小型リアルタイムクロック/カレンダーモジュール



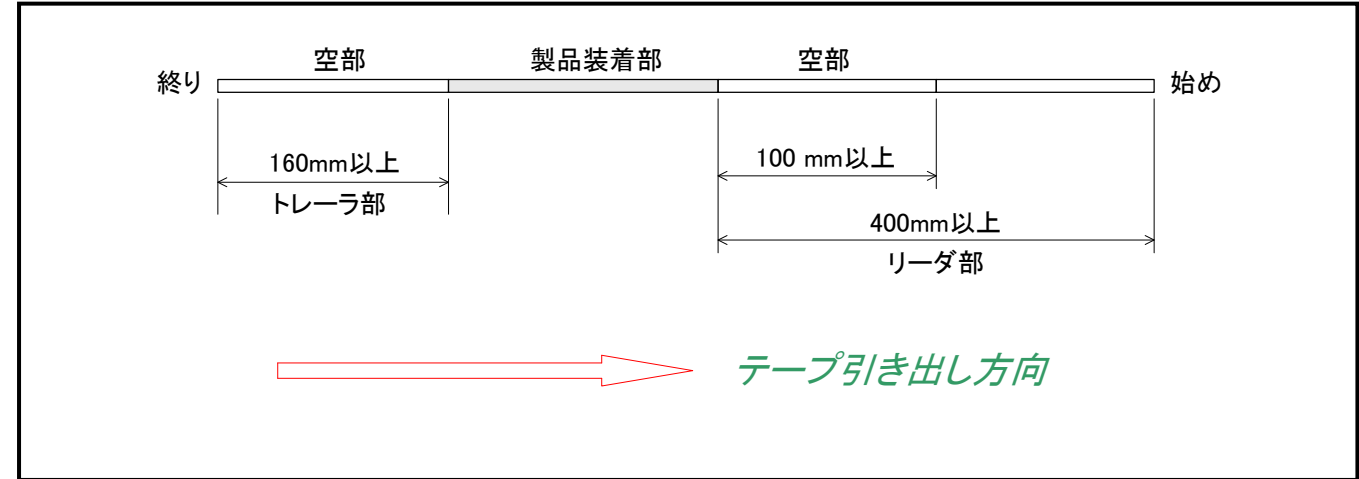
10. 包装方法

10.1. キャリアテープ
(JIS C 0806-3 に準拠)

12mm 幅キャリアテープ： 材質： 導電性ポリスチレン／導電性ブチレン、または導電性黒色ポリスチレン
カバーテープ： 母材： 導電性ポリエステル 0.061mmt
接着剤： 感圧性ポリマー



終端処理



10.2. 1 リールごとの収納数

C7 パッケージ：

リール：

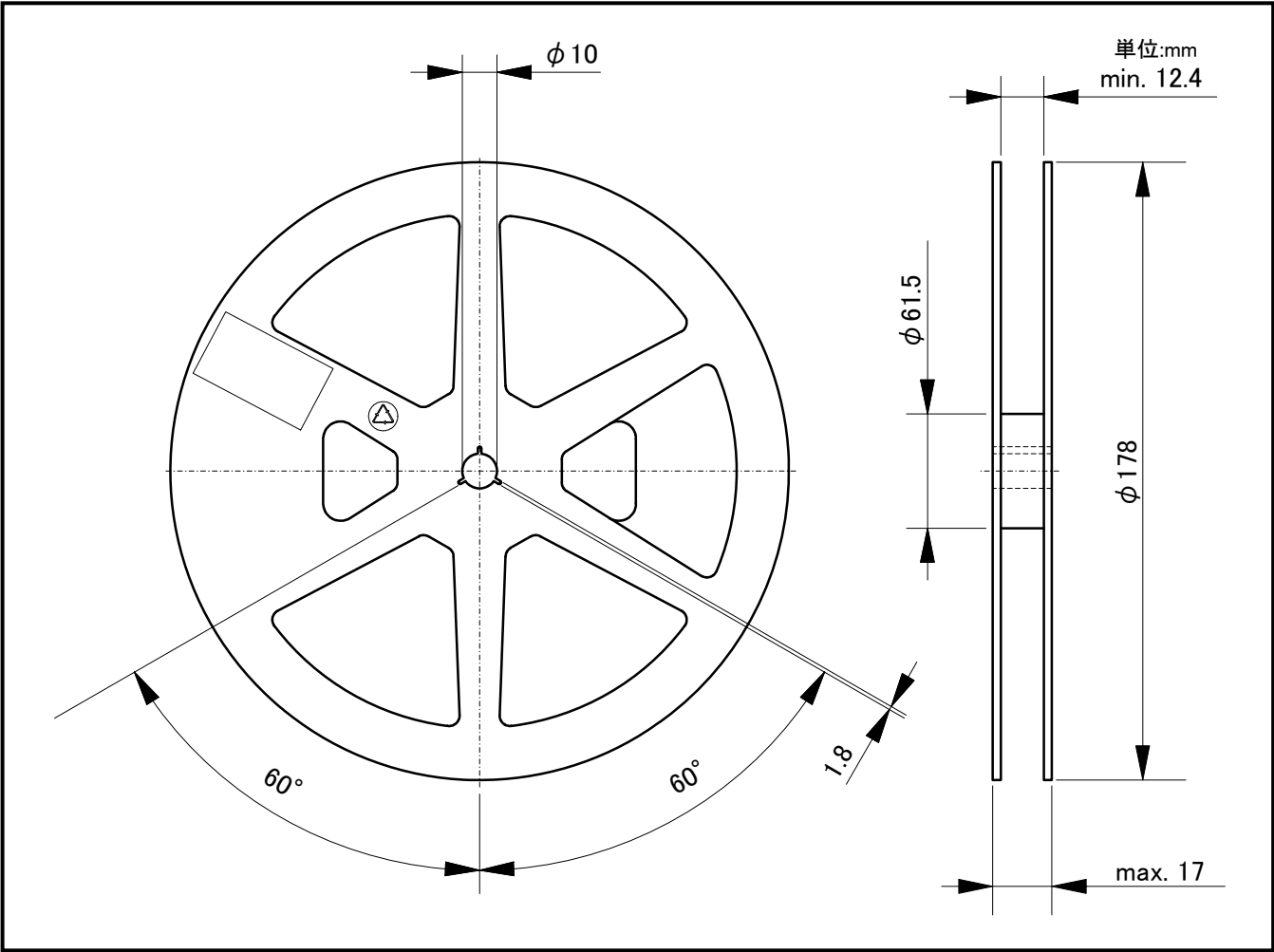
直径	材質	収納数
178mm	プラスチック，ポリスチレン	1000個／リール
178mm	プラスチック，ポリスチレン	3000個／リール

RR-4162-C7

I²C仕様超小型リアルタイムクロック/カレンダーモジュール



10.3. 12mm幅テープ用7インチリール



リール：	直径	材質
	178mm	プラスチック，ポリスチレン

11. 水晶振動子または水晶振動子を内蔵したモジュールの取り扱い注意事項

内蔵されている音叉型水晶振動子は純粋な水晶の結晶でできています。パッケージ内部の空洞は、水晶片を空気、水分その他の影響から遠ざけるために、真空状態で密封しています。

衝撃、振動：

水晶振動子乃至モジュールに過度の機械的衝撃、振動を与えないでください。リバーエレクトックでは5000G/0.3ms以下の衝撃を保証しています。下記のような状況では衝撃、振動による故障が発生する可能性があります。

PCB基板の切断：

基板搭載工程の最後にはたいていPCB基板は電動のこぎりで切断されます。電動のこぎりはPCB基板に32.768kHzに近い基本波または高調波の振動を発生することがあります。この場合、水晶片が共鳴して破壊されます。電動のこぎりのスピードを発振周波数から避けるように設定してください。

超音波洗浄：

超音波洗浄機を使用して洗浄することを避けてください。超音波洗浄は水晶片と機械的に共鳴して水晶片にダメージを与える可能性があります。

過度の加熱、手直し、高温放置：

過度にパッケージを加熱しないよう御注意下さい。

パッケージは、金すず合金(金80%：すず20%)製のシールリングにより、シールされています。

この金すず合金の融点は「280℃」のため、この温度以上加熱して基板搭載などを行うと、メタルシール部が溶解し、気密不良が発生致します。

ホットエアージェンを280℃以上にセットして手直し等を行う場合にも、同様の故障が発生させてしまいます。

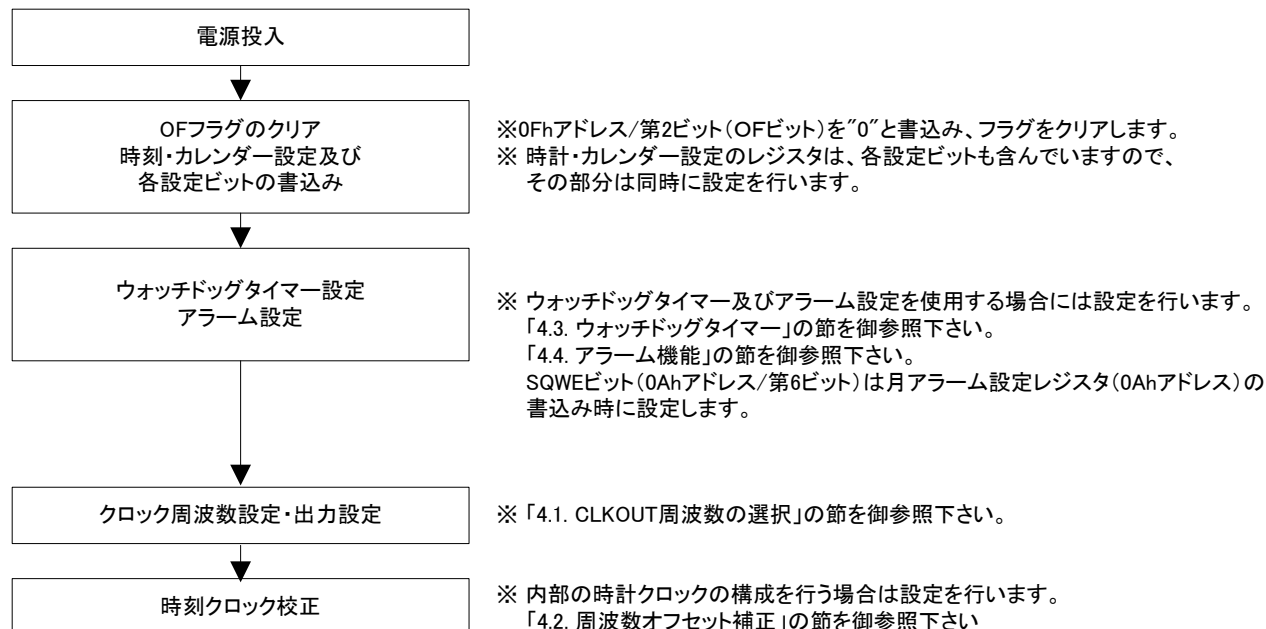
リワークは以下の方法で行ってください。

- ・ 270℃に設定したホットエアージェンを使用する。
- ・ パッケージの両サイド全ての半田接合部を同時にあてられる 270℃に設定した特別なはんだごてを使用し半田が溶融した時に製品を取り除く。

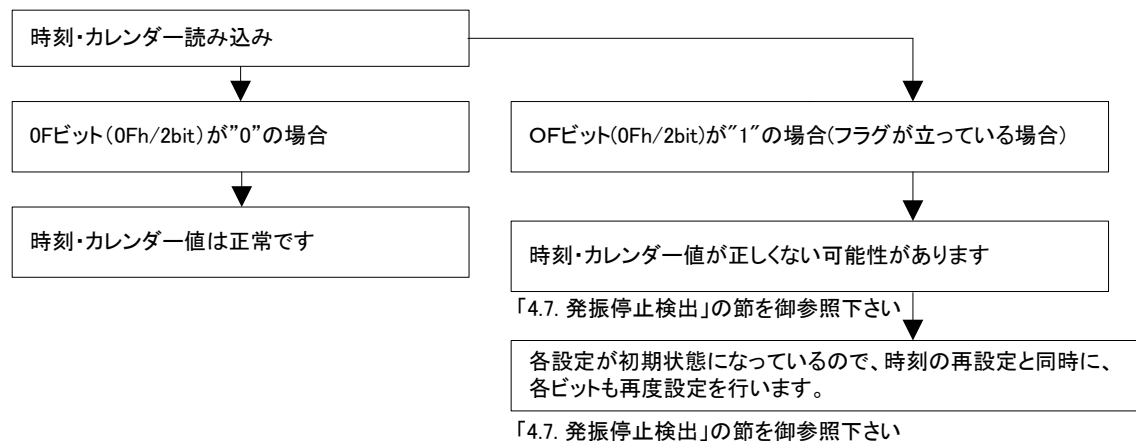
クイックスタートガイド

* 分かりやすく簡略化した設定フローです。

・初期設定



・通常動作時



クロック出力設定

クロック周波数出力が不要な場合は、これをオフにして消費電流を節約します。
「4.1. CLKOUT周波数の選択」の節を御参照下さい

ウォッチドッグ割り込み信号

ウォッチドッグタイマー割り込み信号は、ウォッチドッグレジスタ(09h)への書き込みによってクリアされ、クリア後にタイマーカウントダウンが再開されます
「4.3. ウォッチドッグタイマー」の節を御参照下さい。

アラーム(割り込み信号)発生時

アラーム割り込み信号は、フラグレジスタ(0Fh)の読み込みによってクリアされます(Read Clear)。
「4.4. アラーム機能」の節を御参照下さい。