

RIVER

リアルタイムクロック/カレンダーモジュール

RR-3028-C7

アプリケーションマニュアル

施行	2018年	11月	9日
第7版	2023年	12月	27日

リバーエレテック株式会社
RIVER ELETEC CORPORATION

本社	山梨県韮崎市富士見ヶ丘2丁目1番11号 〒407-8502
Head office	2-1-11 Fujimigaoka Nirasaki-Shi Yamanashi 407-8502, Japan
	TEL (0551)22-1211 / FAX (0551)22-6645

東京営業所	東京都新宿区西新宿4丁目40番14号 〒160-0023
Tokyo	4-40-14 Nishi-Shinjuku Shinjuku-Ku Tokyo 160-0023, Japan
	TEL (03)3377-5444 / FAX (03)3374-2865

大阪営業所	大阪府守口市京阪本通1丁目3番2号 守口富士ビル3F 〒570-0083
Osaka	Moriguchi-Fuji Bldg. 3F 1-3-2 Keihan-Hondoori Moriguchi-Shi Osaka 570-0083, Japan
	TEL (06)6998-4888 / FAX (06)6998-4899

変更記録

No.	日付	頁	変更内容
初版	2018/11/9		初版発行
第 1 版	2019/6/6		修正及び追加
第 2 版	2019/9/12		修正及び追加
第 3 版	2021/4/16	4	消費電流値 40nA→45nA に修正
		6,29,39, 45,51,55, 56,58,64, 88,90	CLKOE の設定修正 (“CLKF=0 のとき”を追記等) 2.2., 3.15., 4.4.2., 4.4.3., 4.8., 4.9., 4.10., 4.11., 4.12., 6.4., 7.1.
		16	誤記訂正 3.7. (PM フィールド=00)→(BSM フィールド 00 又は 10)
		53	誤記訂正 4.8.2 タイマカウンタ→タイマ値
		83	ESD 仕様修正 6.1. JESD22-A114→JS-001、マシンモデル→デバイス帯電モデル
		85	V _{OH:CLK} , V _{OL:CLK} , V _{OL} の条件 符号訂正
		85	変更(1) ”100%保証はできません”→”間接試験による保証”
		87	周波数精度仕様変更 6.3. 代表値±5ppm→最大値±5ppm
		87	EEOffset 工場合わせ込み精度 6.3. 最大値±2ppm 追加
		90	代表的な回路例 7. EVI 入力図箇所変更
		97	環境性能 9.4. SON-8→DFN-8
第 4 版	2021/9/22	25,28,34, 36,43,44, 75, 76,77	パスワードレジスタ より明確な説明に変更 3.12., 3., 15.3., 4.2., 4.5., 4.5.1., 4.5.2., 4.6.8., 4.18., 4.18.1., 4.18.2., 4.18.3.
		36	デバイスがV _{BAKUP} 状態からV _{DD} 状態に戻った後、I ² Cインターフェースの 追記箇所の削除。 4.2.
		43,44	より明確な説明に変更 “どんなRTCレジスタへの”を追加 4.5., 4.5.1., 4.5.2.
		82	I ² C読み出し/書き込みデータの整合性とI ² C再初期化についてより明確 な説明に変更 5.10.
		87	EEOffset 工場合わせ込み精度 6.3. 最大値±2ppm 削除
		90,91,92, 93	古い代表的な回路例 7.1.を削除し、新たに 4 つの応用回路例を追加 7.1., 7.2., 7.3., 7.4.
		96	最新の標準に従い適応した限界値と方法 9.2.
		97	誤記訂正 パッケージ DFN-8→SON-8 (DFN-8) 9.4.
		100	誤記訂正 ホットエアーガンを 300℃以上→ホットエアーガンを 280℃ 以上 11.
第 5 版	2022/4/26	96	最新の標準に従い適応した構造図と構成部品と材料名と重量 9.1.
		97	最新の標準に従い適応した方法 9.2.
		98	最新の標準に従い適応した材料名 9.3.
第 6 版	2023/1/18	34	2Bh 工場設定値(工場校正) -上書き禁止に訂正
		53	誤記訂正 448.28 μs→488.28μs
		96	誤記訂正 Fe56Ni29Co18→Fe53Ni29Co18 9.1.
第 7 版	2023/12/27	5	RAM ミラー付きコンフィギュレーション EEPROM 設定時の注意事項追加
		85	T _A =55℃(平均)→T _A =55℃に修正

本資料に記載された応用回路、プログラム、使用方法は、あくまで参考情報であり、この情報を応用した、第三者の知的財産権ないし、その他の権利侵害あるいは損害について、弊社は一切の責任を負いません。

上記のような事態が想定される場合は、別途権利者へご相談ください。

なお製品の仕様については、改良のため予告無く変更される場合がありますので、ご了承ください。

また人命にかかわる製品や、その故障等が社会的に重大な損失を与える製品に使用される際には、必ず事前に弊社までご相談ください。

目次

1. 大要.....	4
1.1.概要.....	4
1.2.機能.....	4
1.3.オーダー情報.....	4
2. ブロックダイアグラム	5
2.1. 端子配置.....	6
2.2. 端子詳細.....	6
2.3. 機能の説明.....	7
2.4. 保護回路.....	7
3. レジスタ構成.....	8
3.1. レジスタ標記.....	8
3.2. レジスタ概要.....	9
3.3. 時刻レジスタ	10
3.4. 日付レジスタ	11
3.5. アラームレジスタ	12
3.6. 定周期タイマコントロールレジスタ	14
3.7. ステータスとコントロールレジス.....	16
3.8. イベントコントロールレジスタ	20
3.9. タイムスタンプレジスタ	21
3.10. UNIXタイムレジス.....	23
3.11. RAMレジスタ.....	24
3.12. スワードレジスタ.....	25
3.13. コントロールEEPROMメモリレジスタ.....	25
3.14. IDレジスタ.....	26
3.15. RAMミラー機能付きコンフィギュレーションEEPROMレジスタ	27
3.15.1. EEPROM予備.....	27
3.15.2. EEPROMパスワード有効化レジスタ	27
3.15.3. EEPROMパスワードレジスタ	28
3.15.4. EEPROM周波数出力レジス.....	29
3.15.5. EEPROMオフセットレジスタ.....	30
3.15.6. EEPROMバックアップレジス.....	31
3.16. ユーザーEPROM.....	32
3.17. 予備EEPROM.....	32
3.18. レジスタリセット値一覧.....	33
4. 機能詳細.....	36
4.1. パワーオンリセット(POR)	36
4.2. 自動バックアップ電源切り替え機能.....	36
4.2.1. 電源切り替え無効化モード.....	37
4.2.2. ダイレクトスイッチングモード(DSM)	37
4.2.3. レベルスイッチングモード (LSM).....	38
4.3. トリクルチャージャー.....	39
4.4. クロック出力の選択.....	39
4.4.1. CLKOUT周波数の選択.....	40
4.4.2. 通常のクロック出力.....	40
4.4.3. 割込み制御クロック出力.....	40
4.4.4. クロック出力有効化/無効化タイミングの同期機能.....	41
4.4.5. クロック出力スキーム.....	42
4.5. 時刻の設定及び読み出し.....	43
4.5.1. 時刻の設定.....	44
4.5.2. 時刻の読み出し.....	44
4.6. EEPROMの読み出し/書き込み.....	44
4.6.1. PORリフレッシュ(全コンフィギュレーションEEPROM→EEPROM).....	44
4.6.2. 自動リフレッシュ(全コンフィギュレーションEEPROM→RAM).....	44
4.6.3. 更新(全コンフィギュレーションRAM→EEPROM).....	45
4.6.4. リフレッシュ(全コンフィギュレーションEEPROM→RAM).....	45
4.6.5. EEPROMバイトへの書き込み(EEDATA(RAM)→EEPROM).....	45
4.6.6. EEPROMバイトからの読み出し(EEPROM→EEDATA(RAM)).....	45
4.6.7. EEBUSYビット.....	46
4.6.8. EEPROMの読み出し/書き込みコンディション	47
4.6.9. コンフィギュレーションレジスタの使用.....	47
4.7. 割込み出力.....	48
4.7.1. 割込みのサービシング	48
4.7.2. 割り込みスキーム.....	49

4.8. 定周期タイマ割り込み機能.....	51
4.8.1. 定周期タイマダイアグラム.....	52
4.8.2. 定周期タイマ割り込み機能の使用.....	53
4.8.3. 最初の1周期のずれ.....	55
4.8.4. シングルモード(TRPT=0).....	55
4.8.5. リピートモード(TRPT=1).....	55
4.9. 定周期タイムアップデート割り込み機能.....	56
4.9.1. 定周期タイムアップデートダイアグラム.....	56
4.9.2. 定周期タイムアップデート割り込み機能の使用.....	57
4.10. アラーム割り込み機能.....	58
4.10.1. アラームダイアグラム.....	58
4.10.2. アラーム割り込み機能の使用.....	59
4.11. 外部イベント割り込み機能.....	60
4.11.1. 外部イベントダイアグラム.....	61
4.11.2. 外部イベント機能の使用.....	62
4.11.3. エッジ検出(ET=00).....	63
4.11.4. フィルタ付きレベル検出(ET≠00).....	63
4.12. 自動バックアップ電源切り替え割り込み機能.....	64
4.12.1. 自動バックアップ電源切り替えダイアグラム.....	65
4.12.2. 自動バックアップ電源切り替え機能の使用.....	66
4.13. パワーオンリセット割り込み機能.....	67
4.13.1. パワーオンリセットダイアグラム.....	67
4.13.2. パワーオンリセット割り込みの使用.....	67
4.14. タイムスタンプ機能.....	68
4.15. 周波数オフセット校正.....	70
4.15.1. オフセットEEOFFSET値の決定.....	70
4.15.2. 時刻精度の確認.....	70
4.16. UNIXタイムカウンタ.....	71
4.16.1. UNIXタイム設定.....	71
4.16.2. UNIXタイムの読み出し.....	72
4.17. リセットビット機能.....	73
4.18. ユーザー設定可能パスワード.....	75
4.18.1. 有効化/無効化 書き込み保護.....	75
4.18.2. パスワードの変更.....	76
4.18.3. フローチャート.....	77
5. I ² Cインターフェースの特性.....	78
5.1. ビット転送.....	78
5.2. 開始・停止条件.....	78
5.3. 有効データ.....	79
5.4. システムコンフィギュレーション.....	79
5.5. アクノリッジ.....	80
5.6. スレープアドレス.....	80
5.7. 書き込みオペレーション.....	81
5.8. 特定アドレスからの読み出し.....	81
5.9. 読み出しオペレーション.....	82
5.10. バックアップ電源モードのときのI ² C-bus.....	82
6. 電気的特性.....	83
6.1. 絶対最大規格.....	83
6.2. オペレーティングパラメータ.....	85
6.2.1. 代表的に特性.....	86
6.3. 発振器パラメータ.....	87
6.3.1. 周波数温度特性.....	87
6.4. 電源投入後の交流特性.....	88
6.5. I ² C-busの特性.....	89
7. 代表的な回路例.....	90
7.1. バックアップ電源無し/イベント入力不使用.....	90
7.2. 一次電池(充電不可)バックアップ電源有り/イベント入力使用(アクティブHIGH).....	91
7.3. 二次電池(充電可能)バックアップ電源有り/イベント入力使用(アクティブLOW).....	92
7.4. バックアップ電源無し/イベント入力使用(“スリープ解除”&“電源切り替え”).....	93
8. パッケージ.....	94
8.1. 製品寸法と推奨ランド寸法.....	94
8.1.1. 推奨熱安全ランドパターン.....	94
8.2. マーキングと1番端子マーク.....	95

9. 構成部品ごとの含有物質と環境情報.....96

9.1. 構成部位ごとの含有物質.....96

9.2. 環境物質分析データ.....97

9.3. リサイクル情報.....98

9.4. 環境性能.....98

10. 推奨リフロー温度(鉛フリーはんだ)99

11. 水晶振動子もしくは水晶振動子を搭載したモジュールのお取り扱い上の注意.....100

12. 包装方法.....101

13. コンプライアンス情報.....102

1. 大要

- 32.768kHz音叉型水晶振動子内蔵RTCモジュール
- 秒、分、時、日、曜日、月、年カウンタ内蔵
- 32 bit UNIX タイムカウンタ内蔵
- うるう年自動計算機能搭載(2000～2099年)
- エージング補正用EEPROM搭載(工場設定値はユーザーにて変更可能)
- バックアップ電源起動時にも有効な定周期タイマ割り込み機能搭載
- バックアップ電源起動時にも有効な定周期タイムアップデート(秒、分)割り込み機能搭載
- バックアップ電源起動時にも有効な曜日、日、時、分アラーム割り込み機能搭載
- バックアップ電源起動時にも有効な外部イベント割り込み、タイムスタンプ機能搭載
- 工場出荷時時刻精度: $\pm 1 \text{ ppm @ } 25^\circ\text{C}$ (EEPROMオフセット値はユーザーにて変更可能)
- 32.768kHz水晶振動子周波数精度: $\pm 5 \text{ ppm @ } 25^\circ\text{C}$
- 43 バイトのユーザーEEPROM搭載
- コンフィギュレーションレジスタをEEPROMにストレージしRAMにコピー
- 時刻レジスタ、コントロールレジスタ、コンフィギュレーションレジスタの書き込み保護用パスワード(ユーザー設定可)機能搭載
- I²C-bus インターフェース (最大ビットレート400 kHz)
- クロック出力制御可能
 - ・CLKOE ビットでクロック出力を有効化/無効化選択可能
 - ・割り込み信号をトリガーとしてクロック出力の有効化/無効化制御可能
 - ・クロック出力は32.768 kHz, 8192 Hz, 1024 Hz, 64 Hz, 32 Hz, 1 Hz, 又は、定周期タイマ割り込みから選択
 - ・クロック出力有効化/無効化タイミングの同期、非同期切り替え可能
- 割り込み及びタイムスタンプ監視付き自動バックアップ電源切り替え機能搭載
- 割り込み機能付き内部パワーオンリセット (POR)搭載
- トリクルチャージャ搭載
- 幅広い動作電圧範囲: 1.2 ~ 5.5 V
- 幅広いタイムキーピング電圧範囲: 1.1 V ~ 5.5 V
- 超低消費電流: 45 nA ($V_{DD} = 3.0 \text{ V}$, $T_A = 25^\circ\text{C}$)
- 動作温度範囲: $-40 \sim +85^\circ\text{C}$
- 超小型C7パッケージサイズ: 3.2 x 1.5 x 0.8 mm, RoHS指令準拠100% 鉛フリー
- AEC-Q200 準拠

1.1.概要

RR-3028-C7は、自動電源切り替え機能付きの超低消費電流リアルタイムクロック/カレンダーモジュールです。本製品は、ユーザー設定可能な時刻カウンタ、アラーム、割り込み/クロック出力切り替え機能及び32ビットUNIXタイムカウンタを備えています。

内部EEPROMに全てのコンフィギュレーションセッティングを保存でき(ホスティング)、ユーザーメモリとしても使用することができます。

EEOffset値を設定することによって、32.768kHz以外の周波数のクロック精度を調整することができます。

アドレスとデータをI²C-busインターフェースでホストコントローラーに送信できます。

全アドレスポインタは読み出し/書き込みオペレーションが終了すると同時に自動的にインクリメントします。

超小型である本製品は、小型、高コストパフォーマンス、多機能なアプリケーション向けに特化して設計されています。

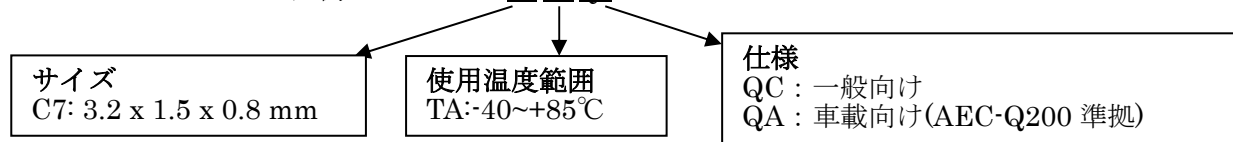
1.2.機能

RR-3028-C7 RTCモジュールは高いパフォーマンスの基本性能と超小型のセラミックパッケージを組み合わせています：

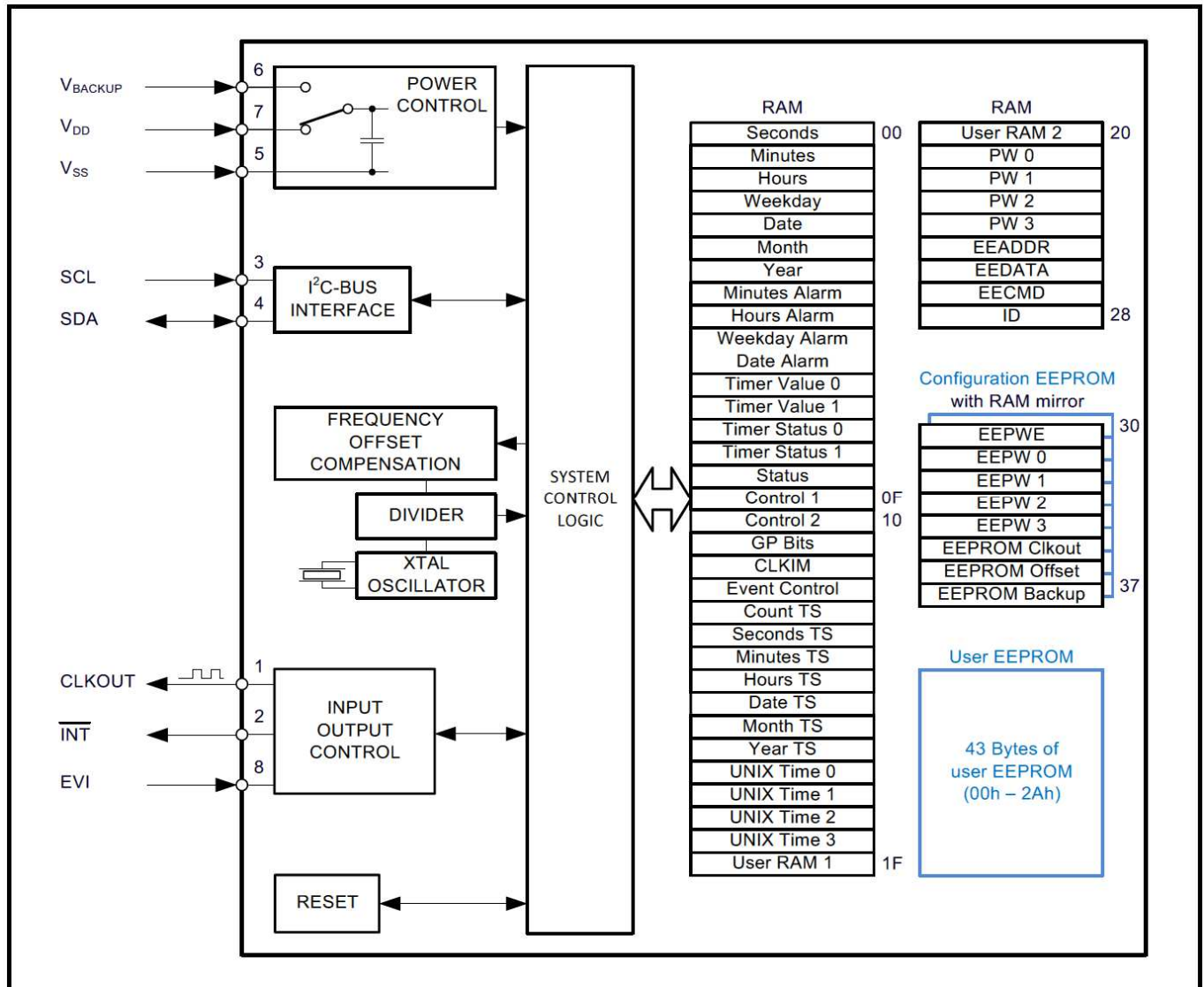
- ・超低消費電流
- ・3.2x1.5x0.8mmの超小型鉛フリーセラミックパッケージ採用世界最小クラス水晶振動子内蔵型RTCモジュール
- これらの特徴により、以下のような多様な用途にご利用いただけます：
- ・通信：IoT/ウェアブル/ワイヤレスセンサ、タグ/携帯電話/その他通信設備
- ・車載：M2M/カーナビ/ダッシュボード/スピードメータ/エンジン制御/カーステレオ
- ・計測：Eメータ/温度計/スマートメータ/PVコンバータ/ユーティリティメータ
- ・屋外：ATM/POS/監視システム/発券システム/
- ・医療：グルコースメータ/ヘルスモニタリング
- ・安全：監視カメラ/セキュリティ/不正検出
- ・民生：ギャンブル用機器/AV機器/白物家電
- ・自動化：PLC/データロガー/家庭用、工場用自動化システム/流通システム

1.3. オーダー情報

凡例： RR-3028-C7 TA QC



2. ブロックダイアグラム

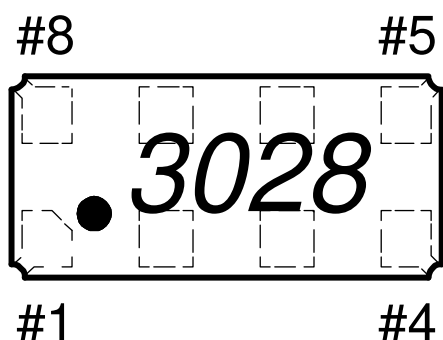


※RAM ミラー付きコンフィギュレーション EEPROM 設定時の注意事項(アドレス 30h~37h)

本製品は現在の RAM ミラーの設定で動作しております。設定を変更する為に RAM ミラーの値を変更しただけでは、自動リフレッシュ等のリフレッシュが実行されると、EEPROM に書き込まれた以前の設定が RAM ミラーに上書きされてしまいます。この上書きを避けた場合、EEPROM 更新コマンドを実行してください。

2.1. 端子配置

C7 パッケージ: (top view)



#1	CLKOUT
#2	INT
#3	SCL
#4	SDA
#5	V _{SS}
#6	V _{BACKUP}
#7	V _{DD}
#8	EVI

2.2. 端子詳細

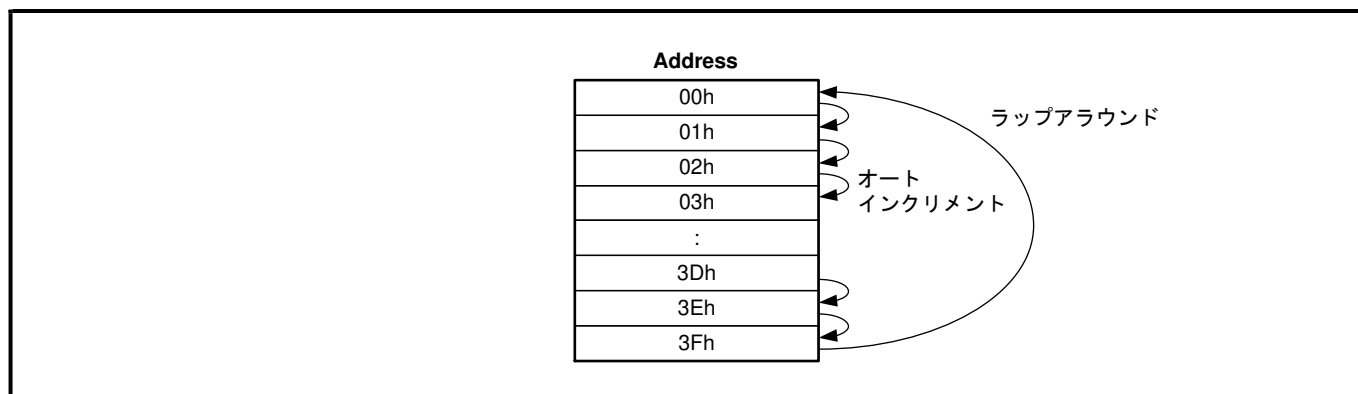
記号	端子#	説明
CLKOUT	1	クロック出力端子: プッシュプル出力: 通常クロック出力端子と、割り込みトリガークロック出力端子を兼ねています。 - CLKF=0のときCLKOEビット(EEPROM 35h)で通常クロック出力の設定ができます。CLKOEビットを1にセットした場合 (デフォルト),CLKOUT端子に矩形波信号が出力されます。CLKOEビットを0にセットした場合、CLKOUT端子はLOW出力になります。 - CLKOE=0のとき割り込みトリガークロック出力は、割り込みイベントをトリガーとしてクロック出力を行うことができます。CLKIEビット(10h)を1にセットした場合、クロック割り込みマスクレジスタ(12h)で設定した割り込み信号をトリガーとしてCLKOUT端子から矩形波信号が出力されます。CLKIEビットに0を書き込むと、割り込み信号によるCLKOUT端子出力の制御を無効化します。CLKFフラグをクリアすると、CLKOUT端子出力はLOWになります。 FDフィールド(EEPROM 35h)の設定値によって、CLKOUT端子の出力を32.768 kHz(デフォルト),8192 Hz, 1024 Hz, 64 Hz, 32 Hz, 1 Hzの矩形波、又は定周期タイマ割り込みの中から選ぶことができます。FDフィールド値を111に設定すると、CLKOUT端子出力はLOWになります。 CLKSYビット(EEPROM 35h)を1にセットすると、クロック出力の有効化/無効化のタイミングが基準クロックと同期します。CLKSYビットは定周期タイマ割り込みには影響を与えません。バックアップ電源駆動時にはCLKOUT端子出力はLOWになります。
INT	2	割り込み出力端子; オープンドレイン; アクティブLOW; プルアップ抵抗を接続してください;定周期タイマ、定周期タイムアップデート、アラーム、外部イベント、自動バックアップ電源切り替え、パワーオンリセットの各割り込み信号を出力します。バックアップ電源駆動時にも使用可能です。
SCL	3	I ² C シリアルクロック入力端子; 使用時プルアップ抵抗を接続してください。バックアップ電源駆動時には無効化されます。
SDA	4	I ² C シリアルデータ入出力端子:オープンドレイン; プルアップ抵抗を接続してください。バックアップ電源駆動時には無効化されます(ハイインピーダンス)。
V _{SS}	5	GND 接続端子
V _{BACKUP}	6	バックアップ電源入力端子。バックアップ電源自動切り替え機能を使用しない場合は10kΩの抵抗を通してGNDに接続してください。
V _{DD}	7	主電源入力端子
EVI	8	外部イベント入力端子:外部イベント割り込みの発生、外部イベントトリガーでのクロック信号発生、タイムスタンプに使用します。バックアップ電源駆動時にも使用可能です。この端子をフロート状態にはしないでください。

2.3. 機能の説明

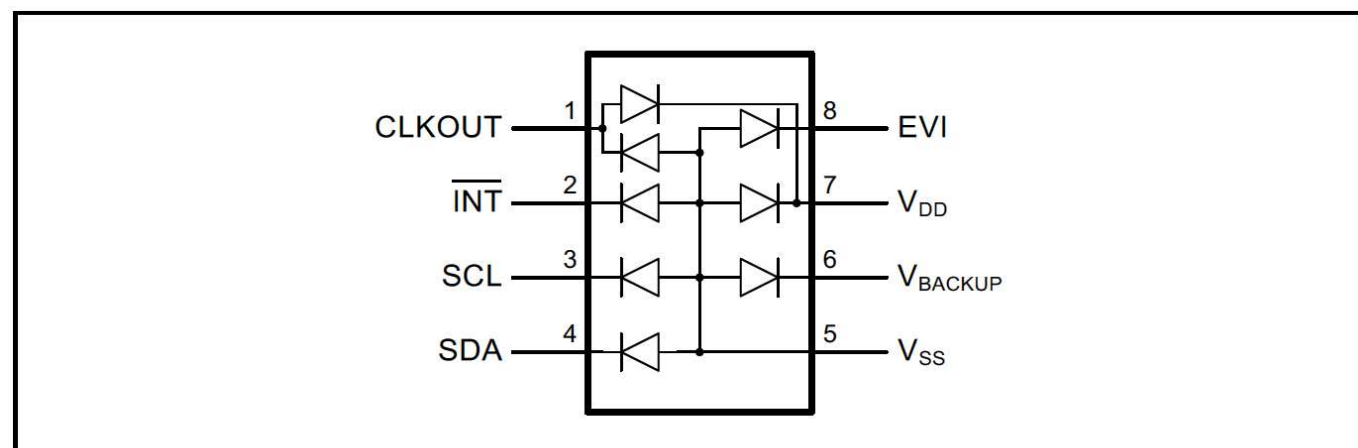
RR-3028-C7は32.768kHz水晶発振器内蔵の超低消費電流CMOSリアルタイムクロックモジュールです。バックアップ電源起動時にも割り込み信号出力が可能であり、トリクルチャージャー付き自動バックアップ電源切り替え機能を備えています。CLKOUT端子のクロック出力は通常、I²Cインターフェースを介したコマンド入力での制御に加え、割り込み信号でも制御が可能で、その上クロック出力有効化/無効化タイミングの同期、非同期も自由に切り替え可能です。再起動後もRTCが以前の設定を保持したまま正しく動作するよう、コンフィギュレーションレジスタは不揮発のEEPROMにストレージされておりRAMにコピーを保存しています。不正な時刻レジスタ、コントロールレジスタ及びコンフィギュレーションレジスタの書き換えに備え、パスワードをお客様自身の手で設定してこれらのデータを保護することができます。さらに、EEOffset値を設定することでエージングによる周波数ずれも補正することができます。

RR-3028-C7は秒、分、時(12時間モードまたは24時間モード)、曜日、日、月、年(自動うるう年補正付)といった基本的な時刻/カレンダー機能に加え、定周期タイマ、定周期タイムアップデート、アラーム、外部イベント、自動バックアップ電源切り替え、パワーオンリセットによる割り込み機能を備えています。全てのレジスタにI²C-Bus(2線式インターフェース)を介してアクセスすることができます。割り込み機能と外部イベントによるタイムスタンプはバックアップ電源起動時にも使用することができます。基本的なRTC機能に加え、32ビットのUNIXタイムカウンタ、43バイトの不揮発ユーザーEEPROM、2バイトのユーザーRAMを備えています。定周期タイマを使用しない場合はタイマ値レジスタ(アドレス0Ah)、アラームを使用しない場合はアラームレジスタ(アドレス07h)をユーザーRAMとして使用することができます。レジスタアドレスを指定してレジスタにアクセスし、書き込み、読み出しができます。各バイトへの読み出し/書き込みが終了した後、アドレスポインタによりアドレスが自動的にインクリメントするので、複数のレジスタの読み出し/書き込みを1回のアクセスで行うことができます。アドレス3Fhのときにオートインクリメントが行われる場合、00hにラップアラウンドします(下図参照)。全レジスタはアドレス付きの8ビットレジスタとして設計されていますが、全てのレジスタ、ビットに機能が割り当てられているわけではありません。

オートインクリメント:



2.4. 保護回路



3. レジスタ構成

- アドレス00h~28hまでのRAMレジスタは、レジスタアドレスを指定することでアクセスされ、その後、読み出し/書き込みが行われます。各バイトへの読み出し/書き込みが終了した後、レジスタアドレス値が自動的にインクリメントするので、複数のレジスタの読み出し/書き込みを1回のアクセスで行うことができます。
- アドレス30h~37hのコンフィギュレーションレジスタはEEPROMに記録されRAMにコピーされます。RAMミラーに対しては、アドレスが自動的にインクリメントするので、複数の読み出し/書き込みを1回のアクセスで行うことができます。
- アドレス00h~2Ahまでの43バイトの自由に使える不揮発ユーザーEEPROMがあります。

3.1. レジスタ標記規則

この表の規則はレジスタ概要と個々のレジスタダイアグラムの標記を説明しています。

標記 (Conv.)	説明
R	読み出し専用。このレジスタへの書き込みは無効。
W	書き込み専用。読み出し時は0を返す。
R/WP	読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。
WP	書き込み専用。読み出し時は0を返す。パスワードにより書き込み保護が可能。
*WP	EEPROM レジスタ：RAM ミラーは書き込み専用。読み出し時は0を返す。EEPROM はロックされていない時は読み出し可能。
Prot.	保護。読み出し不可。

3.2.レジスタ概要

リセット後、全てのレジスタに3.18.レジスタリセット値一覧の値がセットされます。

レジスタ定義: RAM, アドレス 00h ~ 3Fh:

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
00h	秒カウンタ	R/WP	○	40	20	10	8	4	2	1
01h	分カウンタ	R/WP	○	40	20	10	8	4	2	1
02h	時カウンタ(24H)	R/WP	○	○	20	10	8	4	2	1
	時カウンタ(12H)	R/WP			AMPM	10	8	4	2	1
03h	曜日カウンタ	R/WP	○	○	○	○	○	4	2	1
04h	日カウンタ	R/WP	○	○	20	10	8	4	2	1
05h	月カウンタ	R/WP	○	○	○	10	8	4	2	1
06h	年カウンタ	R/WP	80	40	20	10	8	4	2	1
07h	分アラーム	R/WP	AE_M	40	20	10	8	4	2	1
08h	時アラーム(24H)	R/WP	AE_H	○	20	10	8	4	2	1
	時アラーム(12H)				AMPM	10	8	4	2	1
09h	曜日アラーム	R/WP	AE_WD	○	○	○	○	4	2	1
	日アラーム				20	10	8	4	2	1
0Ah	タイマ値 0	R/WP	128	64	32	16	8	4	2	1
0Bh	タイマ値 1	R/WP	○	○	○	○	2048	1024	512	256
0Ch	タイマステータス 0	R	128	64	32	16	8	4	2	1
0Dh	タイマステータス 1 シェード	R	○	○	○	○	2048	1024	512	256
0Eh	ステータス	R/WP	EEbusy	CLKF	BSF	UF	TF	AF	EVF	PORF
0Fh	コントロール 1	R/WP	TRPT	-	WADA	USEL	EERD	TE	TD	
10h	コントロール 2	R/WP	TSE	CLKIE	UIE	TIE	AIE	EIE	12_24	RESET
11h	GP ビット	R/WP	-	GP6	GP5	GP4	GP3	GP2	GP1	GP0
12h	クロック割り込みマスク	R/WP	-	-	-	-	CEIE	CAIE	CTIE	CUIE
13h	イベントコントロール	R/WP	○	EHL	ET		○	TSR	TSOW	TSS
14h	カウントタイムスタンプ	R	128	64	32	16	8	4	2	1
15h	秒タイムスタンプ	R	○	40	20	10	8	4	2	1
16h	分タイムスタンプ	R	○	40	20	10	8	4	2	1
17h	時タイムスタンプ(24h)	R	○	○	20	10	8	4	2	1
	時タイムスタンプ(12h)				AMPM	10	8	4	2	1
18h	日タイムスタンプ	R	○	○	20	10	8	4	2	1
19h	月タイムスタンプ	R	○	○	○	10	8	4	2	1
1Ah	年タイムスタンプ	R	80	40	20	10	8	4	2	1
1Bh	UNIX タイム 0	R/WP	UNIX 0 [7:0]							
1Ch	UNIX タイム 1	R/WP	UNIX 1 [15:8]							
1Dh	UNIX タイム 2	R/WP	UNIX 2 [23:16]							
1Eh	UNIX タイム 3	R/WP	UNIX 3 [31:24]							
1Fh	User RAM 1	R/WP	RAM 1 data							
20h	User RAM 2	R/WP	RAM 2 data							
21h	パスワード 0	W	PW0 [7:0]							
22h	パスワード 1	W	PW1 [15:8]							
23h	パスワード 2	W	PW2 [23:16]							
24h	パスワード 3	W	PW3 [31:24]							
25h	EE アドレス	R/WP	EEADDR							
26h	EE データ	R/WP	EEDATA							
27h	EE コマンド	WP	EECMD							
28h	ID	R	HID				VID			
29h and 2Ah	RESERVED	Prot.	RESERVED							
2Ch ~ 2Fh	RESERVED	Prot.	RESERVED							
38h ~ 3Fh	RESERVED	Prot.	RESERVED							

○:読み出し専用。常に 0

-:未定義ビット。読み出し時に 0 を返す。

レジスタ定義: RAM ミラー付きコンフィギュレーション EEPROM, アドレス 2Bh, 30h ~ 37h:

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
2Bh	EEPROM RESERVED	R/WP	RESERVED							
30h	EEPROM パスワード有効化	R/WP	EEPWE							
31h	EEPROM パスワード 0	WP	EEPW0 [7:0]							
32h	EEPROM パスワード 1	WP	EEPW1 [15:8]							
33h	EEPROM パスワード 2	WP	EEPW2 [23:16]							
34h	EEPROM パスワード 3	WP	EEPW3 [31:24]							
35h	EEPROM 周波数出力	R/WP	CLKOE	CLKSY	-	-	PORIE	FD		
36h	EEPROM オフセット	R/WP	EEOffset [8:1]							
37h	EEPROM バックアップ	R/WP	EEOffset [0]	BSIE	TCE	FEDE	BSM		TCR	
-:未定義ビット。読み出し時に 0 に戻る EEPW レジスタ:RAM ミラーは書き込み専用。読み出し時は 0 を返す。EEPROM はロックされていない時は読み出し可能。										

レジスタ定義: ユーザーEEPROM, アドレス00h ~ 2Ah:

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
00h~2Ah	ユーザーEEPROM	R/WP	43 バイトの不揮発ユーザーEEPROM							

レジスタ定義: メーカーEEPROM, アドレス2Ch~2Fh,38h~3Fh:

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
2Ch~2Fh	Reservd EEPROM	Prot.	RESERVED							
38h~3Fh	Reservd EEPROM	Prot.	RESERVED							

3.3. 時刻レジスタ

00h - 秒カウンタ

このレジスタは秒カウントを BCD 形式で保持します。値は 00~59 までです。
読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
00h	秒カウンタ	R/WP	○	40	20	10	8	4	2	1
	リセット		0	0	0	0	0	0	0	0
ビット	記号	値	説明							
7	○	0	読み出し専用。常に 0。							
6:0	Seconds	00~59	秒カウントを BCD 形式で保持。 秒レジスタに書き込みをすると現在記憶されていた最新の 1Hz の更新はリセットされ、8192~1Hz の分周周波数もリセットされます。(リセットビット機能と同様の効果) RESET ビット(10h)に 1 を書き込んだ場合、秒カウンタレジスタの値は変化しません。							

01h - 分カウンタ

このレジスタは秒カウントを BCD 形式で保持します。値は 00~59 までです。
読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
01h	分カウンタ	R/WP	○	40	20	10	8	4	2	1
	リセット		0	0	0	0	0	0	0	0
ビット	記号	値	説明							
7	○	0	読み出し専用。常に 0。							
6:0	Minutes	00~59	分カウントを BCD 形式で保持。							

02h - 時カウンタ

このレジスタは時カウンタをBCD形式で保持します。12_24 ビットがクリアされている場合 (デフォルト) (3.7. ステータスとコントロールレジスタ, 10h - コントロール 2 参照)、値は00~23までです。12_24 ビットがセットされている場合、値は01~12までとなり、AMPMビットが 0の場合午前、1の場合午後となります。

時カウンタの12時間モードと24時間モードが自動的に切り替わります。

ただし、時アラームレジスタ(08h)の値は連動しません。

読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
02h	時カウンタ (24 時間モード) (デフォルト)	R/WP	○	○	20	10	8	4	2	1
	AMPM				10	8	4	2	1	
	時カウンタ (12 時間モード)		リセット	0	0	0	0	0	0	0
24 時間モード、12_24=0 –デフォルト値										
ビット	記号		値	説明						
7:6	○		0	読み出し専用。常に 0。						
5:0	Hours		00～23	時カウントを BCD 形式で保持。						
12 時間モード、12_24=1										
ビット	記号		値	説明						
7:6	○		0	読み出し専用。常に 0。						
5	AMPM		0	午前(AM)						
			1	午後(PM)						
4:0	Hours		01～12	時カウントを BCD 形式で保持。						

時値

24 時間モード	12 時間モード	24 時間モード	12 時間モード
00	12(AM 12)	12	32(PM 12)
01	01(AM 1)	13	21(PM 1)
02	02(AM 2)	14	22(PM 2)
:	:	:	:
10	10(AM 10)	22	30(PM 10)
11	11(AM 11)	23	31(PM 11)

3.4. 日付レジスタ**03h - 曜日カウンタ**

このレジスタは曜日カウンタ値を保持します。

曜日はお客様自身の手で設定することができます。値は 0~6 までです。

読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
03h	曜日カウンタ	R/WP	○	○	○	○	○	4	2	1
	リセット		0	0	0	0	0	0	0	0
ビット	記号		値	説明						
7:3	○		0	読み出し専用。常に0。						
2:0	weekdays		0~6	曜日カウンタ値を保持						
曜日			Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Weekday1ーデフォルト値			0	0	0	0	0	0	0	0
Weekday2								0	0	1
Weekday3								0	1	0
Weekday4								0	1	1
Weekday5								1	0	0
Weekday6								1	0	1
Weekday7								1	1	0

04h - 日カウンタ

このレジスタは月ごとの日カウントを BCD 形式で保持します。

値は 01~31 までです。

うるう年は 2000 年~2099 年まで正確に実行されます。

読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
04h	日カウンタ	R/WP	○	○	20	10	8	4	2	1
	リセット		0	0	0	0	0	0	0	1
ビット	記号	値	説明							
7:6	○	0	読み出し専用。常に0。							
5:0	Date	01~31	月ごとの日カウントを BCD 形式で保持。デフォルト値は 01							

05h - 月カウンタ

このレジスタは月カウント値を 2 桁の BCD 形式で保持します。値は 01~12 までです。

読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
05h	月カウンタ	R/WP	○	○	○	10	8	4	2	1
	リセット		0	0	0	0	0	0	0	1
ビット	記号		値	説明						
7:5	○		0	読み出し専用。常に0。						
4:0	Months		1~12	月カウント値をBCD形式で保持						
月			Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
1月ーデフォルト値			0	0	0	0	0	0	0	1
2月						0	0	0	1	0
3月						0	0	0	1	1
4月						0	0	1	0	0
5月						0	0	1	0	1
6月						0	0	1	1	0
7月						0	0	1	1	1
8月						0	1	0	0	0
9月						0	1	0	0	1
10月						1	0	0	0	0
11月						1	0	0	0	1
12月						1	0	0	1	0

06h - 年カウンタ

このレジスタは年カウントを BCD 形式で保持します。

値は 00~99 までです。うるう年は 2000 年から 2099 年まで正しく処理されます。

読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
06h	年カウンタ	R/WP	80	40	20	10	8	4	2	1
	リセット		0	0	0	0	0	0	0	0
ビット	記号	値	説明							
7:0	Years	00~99	年カウントを BCD 形式で保持。デフォルト値は 00							

3.5.アラームレジスタ**07h - 分アラーム**

このレジスタは分アラーム有効化ビット AE_M と分カウンタ用アラーム値を BCD 形式で保持します。

値は00~59までです。

読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
07h	分アラーム	R/WP	AE_M	40	20	10	8	4	2	1
	リセット		1	0	0	0	0	0	0	0
ビット	記号	値	説明							
7	AE_M		分アラーム有効化ビット。(4.10.2アラーム割り込みの機能の使用参照。)							
		0	分アラーム有効化							
		1	分アラーム無効化-デフォルト値							
6:0	Minute Alarm	0~59	分アラーム情報を BCD 形式で保持							

08h - 時アラーム

このレジスタは時アラーム有効化ビットAE_Hと時カウンタ用アラーム値をBCD形式で保持します。12_24 ビットがクリアされている場合 (デフォルト) (3.7.ステータスとコントロールレジスタ, 10h-コントロール 2 参照)、値は00~23までです。12_24 ビットがセットされている場合、値は01~12までとなり、AMPMビットが 0の場合午前、1の場合午後となります。

12_24時間モードビットが変更された場合、時アラームレジスタは再設定する必要があります。

読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
08h	時アラーム (24 時間モード) (デフォルト)	R/WP	AE_H	○	20	10	8	4	2	1
	AMPM				10	8	4	2	1	
	リセット		1	0	0	0	0	0	0	0
24 時間モード 12_24=0 –デフォルト値										
ビット	記号		値	説明						
7	AE_H		時アラーム有効化ビット。(4.10.2.アラーム割り込みの機能の使用参照。)							
			0	時アラーム有効化						
			1	時アラーム無効化–デフォルト値						
6	○		0	読み出し専用。常に 0。						
5:0	Hour Alarm (24 時間モード) (デフォルト)		00～23	時アラーム情報を BCD 形式で保持。						
12 時間モード 12_24=1										
ビット	記号		値	説明						
7	AE_H		時アラーム有効化ビット。(4.10.2 アラーム割り込みの機能の使用参照。)							
			0	時アラーム有効化						
			1	時アラーム無効化–デフォルト値						
6	○		0	読み出し専用。常に 0。						
5	AMPM		0	午前(AM)						
			1	午後(PM)						
4:0	Hour Alarm (12 時間モード)		01～12	時アラーム情報を BCD 形式で保持。						

09h - 曜日/日アラーム

このレジスタは曜日/日アラーム有効化ビット AE_WD と曜日/日カウンタ用アラーム値を保持します。WADA ビット(アドレス 0Fh Bit5)を 0 にセットした場合、このレジスタは曜日カウンタ用アラーム値(曜日はお客自身の手で設定することができます)を BCD 形式で保持します。値は 0~6 までです。WADA ビットを 1 にセットした場合、このレジスタは日カウンタ用アラーム値を BCD 形式で保持します。値は 01~31 までです。うるう年は 2000 年~2099 年まで正確に実行されます。

読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

曜日アラーム WADA = 0 (アドレス 0Fh Bit5) - デフォルト値

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
09h	曜日アラーム	R/WP	AE_WD	○	○	○	○	4	2	1
	リセット		1	0	0	0	0	0	0	0
ビット	記号		値	説明						
7	AE_WD		曜日/日アラーム有効化ビット。(4.10.2.アラーム割り込みの機能の使用参照。)							
		0	曜日アラーム有効化							
		1	曜日アラーム無効化-デフォルト値							
6:3	○		0	読み出し専用。常に0。						
2:0	Weekday Alarm		0 ~ 6	曜日アラーム情報を BCD 形式で保持						

日アラーム WADA = 1 (アドレス0Fh Bit5)

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
09h	日アラーム	R/WP	AE_WD	○	20	10	8	4	2	1
	リセット		1	0	0	0	0	0	0	0
ビット	記号	値	説明							
7	AE_WD		曜日/日アラーム有効化ビット。(4.10.2アラーム割り込みの機能の使用参照。)							
		0	日アラーム有効化							
		1	日アラーム無効化—デフォルト値							
6	○	0	読み出し専用。常に0。							
5:0	Date Alarm	01~31	日アラーム情報をBCD形式で保持。POR後、リセット値00を有効な値(01~31)に書き換える必要があります。							

3.6.定周期タイマコントロールレジスタ

0Ah - タイマ値 0

このレジスタは定周期タイマ用のタイマ値(設定値)の下位8ビットをセットするために使用されます。TRPTビットを1にセットしていた場合、定周期タイマのカウント値が0になった後設定値をリロードします。これにより定周期タイマ割り込みを発生させることができます。(下記計算式参照)
読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Ah	タイマ値 0	R/WP	128	64	32	16	8	4	2	1
	リセット		0	0	0	0	0	0	0	0
ビット	記号	値	説明							
7:0	Timer Value 0	00h~FFh	定周期タイマ用の二進数タイマ値。(下位8ビット)(4.8.2定周期タイマ割り込み機能の使用参照) 読み出し時、現在のカウント値ではなく設定値のみを読み出し。 定周期タイマを使用しない場合、このレジスタはユーザーRAMとして使用可能。							

0Bh - タイマ値 1

このレジスタは定周期タイマ用のタイマ値(設定値)12ビットの中の上位4ビットをセットするために使用されます。TRPTビットを1にセットしていた場合、定周期タイマのカウント値が0になった後設定値をリロードします。これにより定周期タイマ割り込みを発生させることができます。(下記計算式参照)
読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Bh	タイマ値 1	R/WP	○	○	○	○	2048	1024	512	256
	リセット		0	0	0	0	0	0	0	0
ビット	記号	値	説明							
7:4	○	0	読み出し専用。常に0。							
3:0	Timer Value 1	00h~0Fh	定周期タイマ用の二進数タイマ値(上位4ビット)(4.8.2.定周期タイマ割り込み機能の使用参照)。読み出し時、現在のカウント値ではなく設定値のみを読み出し。							

カウントダウン周期(秒換算):

$$\text{カウントダウン周期[s]} = \frac{\text{タイマ値}}{\text{タイマクロック周波数[Hz]}}$$

0Ch - タイマステータス 0

このレジスタは定周期タイマの現在カウント値の下位8ビットを二進数で保持します。
読み出し専用。このレジスタへの書き込みは無効。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Ch	タイマステータス 0	R	128	64	32	16	8	4	2	1
	リセット		0	0	0	0	0	0	0	0
ビット	記号	値	説明							
7:0	Timer Status 0	00h~FFh	定周期タイマの二進数の現在カウント値の下位8ビット。(4.8.2定周期タイマ割り込み機能の使用参照)							

0Dh - タイマステータス 1 シャドー

このレジスタは定周期タイマの現在カウント値の上位4ビットを二進数で保持します。
読み出し専用。このレジスタへの書き込みは無効。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Dh	タイマステータス 1 シャドー	R	○	○	○	○	2048	1024	512	256
	リセット		0	0	0	0	0	0	0	0
ビット	記号	値	説明							
7:4	○	0	読み出し専用。常に0。							
3:0	Timer Status 1 shadow	00h～0Fh	定周期タイマの二進数の現在カウント値の上位4ビット。(4.8.2定周期タイマ割り込み機能の使用参照)							

TEビット(0Fh)を1にセットすると、タイマステータス0レジスタとタイマステータス1シャドーレジスタは現在のカウンタ値を保持します。TEビットに0を書き込むと、タイマステータス0レジスタとタイマステータス1レジスタの値は最新のアップデート値を保持します。タイマステータス0の値を読み出すことによって、タイマステータス1シャドーレジスタがアップデートされます。タイマステータス1シャドーレジスタのみの値を読み出すと、タイマステータス0を読み出している間に記録されていた更新されていないタイマステータス1シャドーレジスタの値が返されます。

3.7.ステータスとコントロールレジスタ

0Eh - ステータス

このレジスタは様々な割り込み及び内部異常の発生を検出するために使用されます。
読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Eh	ステータス	R/WP	EEbusy	CLKF	BSF	UF	TF	AF	EVF	PORF
	リセット		1→0	0	0	0→1	0	0	0	1
ビット	記号		値	説明						
7	EEbusy	EEPROM busyステータスビット - (読み出し専用) (4.6.EEPROMへの書き込み/読み出し参照)								
		0	EEPROMとのデータ送受信終了							
		1	現在読み出しまたは書き込みを実施中で現在のコマンドが終了するまで他のコマンドを受け付けない状態を示します。 電源投入時に自動的にリフレッシュされます。このリフレッシュにかかる時間は $t_{PREFR} \sim 66ms$ 程度です。リフレッシュ終了後、EEbusyビットが自動的に0にクリアされます。							
6	CLKF	クロック出力割り込みフラグ (4.4.クロック出力の選択参照)								
		0	割り込みによるクロック出力制御なし。0にクリアした場合、CLKSYとCLKOUTの設定によってはクロック出力が停止します。							
		1	0から1に切り替わったとき、割り込みによるクロック出力制御が行われたことを示します。ユーザーが0を書き込むまで1を保持します。							
5	BSF	バックアップ電源切り替えフラグ (4.2.自動バックアップ電源切り替え機能参照)								
		0	バックアップ電源への切り替え未検出。主電源起動時、このフラグは自動的に0にセットされます。バックアップ電源切り替え機能を無効化(BSMフィールド00又は10)した場合、BSFフラグは常に0になります。							
		1	0から1に切り替わったとき、電源が主電源からバックアップ電源に切り替わったことを示します。主電源状態に切り替わった時、このフラグに0を書き込んでクリアすることができます。 注意: TSSビット(13h)とTSEビット(10h)が1にセットされている時、バックアップ電源切り替え機能のイベントによってEVFフラグもセットされます。							
4	UF	定周期タイムアップデートフラグ (4.9.定周期タイムアップデート割り込み機能参照)								
		0	定周期タイムアップデート割り込み未検出。							
		1	0から1に切り替わったとき、定周期タイムアップデート割り込みが発生したことを示します。ユーザーが0を書き込むまで1を保持します。 電源起動後(POR)、秒アップデートが選択され1秒以内にUFフラグが1にセットされます。							
3	TF	定周期タイマフラグ (4.8.定周期タイマ割り込み機能参照)								
		0	定周期タイマ割り込み未検出。 イベントによりINT端子とCKOUT端子がLOWになっている時、TFフラグが0にクリアされると即座に $trtn1$ -信号はキャンセルされます。							
		1	0から1に切り替わったとき、定周期タイマ割り込みが発生したことを示します。ユーザーが0を書き込むまで1を保持します。							
2	AF	アラームフラグ (4.10アラーム割り込み機能参照)								
		0	アラーム割り込み未検出。							
		1	0から1に切り替わったとき、アラーム割り込みが発生したことを示します。ユーザーが0を書き込むまで1を保持します。							
1	EVF	外部イベントフラグ (4.11.外部イベント割り込み機能参照)								
		0	外部イベント未検出。							
		1	0から1に切り替わったとき、外部イベント又は電源切り替えが発生したことを示します。ユーザーが0を書き込むまで1を保持します。 EVFフラグは以下の時1にセットされます。 ・外部イベントが発生且つ $TSS=0$ 且つ($EIE=1$ 又は $TSE=1$) ・電源切り替え発生且つ $TSS=1$ 且つ($EIE=1$ 又は $TSE=1$)							
0	PORF	パワーオンリセット(POR)フラグ								
		0	電圧低下未検出。							
		1	0から1に切り替わったとき、入力電圧が V_{POR} より下がったことを示します。この時のデバイス中のデータはもはや正確ではなく、全てのレジスタを初期化する必要があります。ユーザーが0を書き込むまで1を保持します。 電源起動時(POR)、このフラグは自動的に1にセットされるので、このフラグを使用するために0を書き込む必要があります。							

0Fh - コントロール 1

このレジスタはアラーム割り込み機能、定周期タイムアップデート割り込み機能及び定周期タイマ割り込み機能の設定に使用されます。

読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Fh	コントロール 1	R/WP	TRPT	-	WADA	USEL	EERD	TE	TD	
	リセット		0	0	0	0	0	0	0	0
ビット	記号		値	説明						
7	TRPT	タイマリピートビット。定周期タイマ割り込み機能のシングル/リピートモードの切り替えを指定します。(4.8.定周期タイマ割り込み機能参照)								
		0	シングルモードを選択。カウントダウンタイマが有効化(TE=1)されている時、カウントダウン値が0になった時にタイマが停止しTEビットが自動的に0にクリアされます。ーデフォルト値。							
		1	リピートモードを選択。カウントダウンタイマが有効化(TE=1)されている時、カウントダウン値が0になった時にタイマ値の初期値がタイマ値レジスタから自動的にリロードされ、次のタイマ周期のカウントダウンが続行されます。							
6	-	0	未定義ビット。読み出し時に0を返す。							
5	WADA	曜日/日アラーム選択ビット。このビットはアラーム割り込み機能のソースを曜日カウントにするか日カウントにするかを切り替えるために使用されます。(4.10.アラーム割り込み機能参照)								
		0	曜日カウンタ値をアラーム割り込み機能のソースとして選択します。ーデフォルト値							
		1	日カウンタ値をアラーム割り込み機能のソースとして選択します。							
4	USEL	タイムアップデート割り込み選択ビット。定周期タイムアップデート割り込みを秒アップデートにするか分アップデートにするかを選択します。(4.9.定周期タイムアップデート割り込み機能参照) RESETビットに1が書き込まれるか或いは秒レジスタに書き込みをすると、割り込みのタイミングが遅れます。(4.17.リセットビット機能参照)								
		0	秒アップデート(オートリセット時間tRTN2 = 500 ms)ーデフォルト値							
		1	分アップデート (オートリセット時間tRTN2 = 7.813 ms)							
3	EERD	EEPROM自動リフレッシュ無効化ビット。1に設定すると、コンフィギュレーションレジスタのEEPROMストレージ値への自動リフレッシュを無効化します。(4.6.2.自動リフレッシュ参照)								
		0	自動リフレッシュ有効化。日付が切り替わる瞬間(午前0時の1秒前)24時間ごとに、全てのコンフィギュレーションレジスタ値がEEPROMにストレージされている値にリフレッシュされます。リフレッシュにかかる時間はtAREFR≈3.5ms程度です。リフレッシュはバックアップ電源モードではない場合にのみ実行されます。ーデフォルト値							
		1	自動リフレッシュ無効化							
2	TE	定周期タイマ有効化ビット。このビットは定周期タイマ割り込み機能のスタート/ストップを制御します。(4.8.定周期タイマ割り込み機能参照)								
		0	定周期タイマ割り込み機能停止。シングルモード(TRPT=0)が選択されていてカウントダウン値が0に到達したときにもこのビットは自動的に0にクリアされます。ーデフォルト値							
		1	定周期タイマ割り込み機能開始。(タイマ値レジスタのプリセット値からカウントダウン開始)							
1:0	TD	00~11	タイマクロック周波数選択フィールド。定周期タイマ割り込み機能用のカウントダウンソースクロックを設定します。この設定によって、オートリセット時間tRTN1も同時に定義されます。 クロックソースが秒アップデート(1Hz,TD = 10)または分アップデート(1/60Hz,TD=11)に設定されている場合、カウントダウン及び割り込みのタイミングが時刻レジスタのアップデートのタイミングと同期します。下表及び4.8.定周期タイマ割り込み機能参照。 RESETビットに1が書き込まれるか或いは秒レジスタに書き込みをすると、割り込みのタイミングが遅れます。(4.17.リセットビット機能参照)							
TD値	タイマクロック周波数		カウントダウン周期		tRTN1		RESETビットに1が書き込まれるか或いは秒レジスタに書き込みをした時の影響			
00	4096Hz-デフォルト値		244.14 μs		122 μs		現在の周期に影響あり。			
01	64Hz		15.625 ms		7.813 ms					
10	1Hz		1 s							
11	1/60Hz		60 s							

10h - コントロール 2

このレジスタは、タイムスタンプの有効化、割り込み制御クロック出力の有効化、**INT**端子に発生させる割り込みイベントの有効化、12/24時間モードの切り替え、時刻合わせ時のプリスケアラのリセットに使用されます。
読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
10h	コントロール 2	R/WP	TSE	CLKIE	UIE	TIE	AIE	EIE	12_24	RESET
	リセット		0	0	0	0	0	0	0	0
ビット	記号		値	説明						
7	TSE	タイムスタンプ有効化ビット(4.14.タイムスタンプ機能参照)								
		0	タイムスタンプ機能無効化 ーデフォルト値							
		1	タイムスタンプ機能有効化							
6	CLKIE	割り込み制御クロック出力機能有効化ビット。有効化すると、出力周波数のタイミングで外部システムを起動させることができます。(4.4.3.割り込み制御クロック出力参照)								
		0	無効化 ーデフォルト値							
		1	1にセットされた場合、クロック割り込みマスキングレジスタ(アドレス12h)の設定された割り込みが発生したタイミングでCLKOUT端子が自動的に有効化され、FDフィールド値で設定した周波数の矩形波クロックがCLKOUT端子から出力されます。 この機能はバックアップ電源モードのときには無効化されます。							
5	UIE	定周期タイムアップデート割り込み有効化ビット(4.9.定周期タイムアップデート割り込み機能参照)								
		0	定周期タイムアップデートが実行された時にINT端子に割り込みを発生させない、またはINT端子上のtrtn2-信号がキャンセルされた。ーデフォルト値							
		1	定周期タイムアップデートが実行された時にINT端子に割り込みを発生。INT端子のLOWレベル出力はtrtn2 = 500 ms(秒アップデート)またはtrtn2 = 7.813 ms(分アップデート)経過後にクリアされます。							
4	TIE	定周期タイマ割り込み有効化ビット(4.9.定周期タイマ割り込み機能参照)								
		0	定周期タイマのカウントが0になった時にINT端子に割り込みを発生させない、またはINT端子上のtrtn1-信号がキャンセルされた。ーデフォルト値							
		1	定周期タイマのカウントが0になった時にINT端子に割り込みを発生。INT端子のLowレベル出力はtrtn1 = 122 μs(TD = 00)またはtrtn1 = 7.813 ms(TD = 01, 10, 11)経過後にクリアされます。							
3	AIE	アラーム割り込み有効化ビット(4.10.アラーム割り込み機能参照)								
		0	アラームイベントが発生した時にINT端子に割り込みを発生させない、またはINT端子上の信号がキャンセルされた。ーデフォルト値							
		1	アラームイベントが発生した時にINT端子に割り込みを発生。AFフラグが0にクリアされるまで割り込みが継続(自動的にキャンセルされない)。							
2	EIE	外部イベント割り込み有効化ビット(4.11.外部イベント機能参照)								
		0	EVI端子上に外部イベントが発生した時、又は自動電源切り替えが発生した時、又はINT端子上の信号がキャンセルされた時にINT端子に割り込みを発生させない。ーデフォルト値							
		1	EVI端子上に外部イベントが発生しTSS=0の時、又は自動電源切り替えが発生しTSS=1の時にINT端子に割り込みを発生。EVFフラグが0にクリアされるまで割り込みが継続(自動的にキャンセルされない)。							
1	12_24	12時間モード/24時間モード切替ビット(3.3.時刻レジスタ、及び3.5.アラームレジスタ参照) 時カウンタの 12 時間モードと 24 時間モードが自動的に切り替わります。 ただし、時アラームレジスタ(08h)の値は連動しません。								
		0	24 時間モードを選択(00~23) ーデフォルト値							
		1	12時間モードを選択(01~12)							
0	RESET	リセットビット。このビットはソフトウェア上での時刻合わせ(同期)に使用されます。(4.17.リセットビット機能参照)								
		0	リセット発生せず。 ーデフォルト値							
		1	リセットビットに1を書き込んだ場合、8192Hz~1Hzのクロックプリスケアラがリセットされます(秒レジスタに書き込みをした場合も同様にリセットされます)。このビットは読み出し時常に0を返します。実行中の秒アップデート機能もリセットされます。その後RESETビットは自動的にクリアされます。上位ステージのプリスケアラ(16.384kHz)はリセットされず、I ² Cインターフェースが同期されていないため、時刻合わせ後の最初の1秒は0~244μs短くなります。プリスケアラをリセットさせると、クロックを使用している全ての機能に影響を与えます。(時刻、日付、CLKOUT、タイマソースクロック、タイムアップデート用タイマクロック、UNIXクロック、外部イベントフィルタ)							

11h - GPビット

このレジスタは多目的に使用できるビット(7ビット)を保持します。

読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
11h	GP ビット	R/WP	-	GP6	GP5	GP4	GP3	GP2	GP1	GP0
	リセット		0	0	0	0	0	0	0	0
ビット	記号	値	説明							
7	-	0	未定義ビット。読み出し時に0を返す。							
6:0	GPx	0又は1	多目的に使用できるビット(7ビット)。							

12h - クロック割り込みマスク

このレジスタは割り込み制御クロック出力のトリガーとする割り込み信号を選択するために使用されます。ビットを1にセットすることで対応する割り込み信号を選択することができます。複数の割り込み信号を選択することが可能です。電源投入後、全ての選択が解除されます。(4.4.5.クロック出力スキーム参照)

読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
12h	クロック割り込みマスク	R/WP	-	-	-	-	CEIE	CAIE	CTIE	CUIE
	リセット		0	0	0	0	0	0	0	0
ビット	記号		値	説明						
7:4	-		0	未定義ビット。読み出し時に 0 を返す。						
3	CEIE	イベントトリガークロック出力ビット イベント割り込みのソースは EVI 端子からの外部イベント、又は自動電源切り替え。(4.7.2 割り込みスキーム参照)								
		0	無効化 ーデフォルト値							
		1	有効化。内部信号EIが選択される。							
2	CAIE	アラームトリガークロック出力ビット								
		0	無効化 ーデフォルト値							
		1	有効化。内部信号AIが選択される。							
1	CTIE	定周期タイムトリガークロック出力ビット								
		0	無効化 ーデフォルト値							
		1	有効化。内部信号TIが選択される。							
0	CUIE	定周期タイムアップデートトリガークロック出力ビット								
		0	無効化 ーデフォルト値							
		1	有効化。内部信号UIが選択される。							

3.8. イベントコントロールレジスタ

13h - イベントコントロール

このレジスタはEVI端子のイベント検出を制御します。EHLビットの設定によってHIGHレベル信号又はLOWレベル信号(又は立ち上りエッジ又は立ち下りエッジ)のどちらを検出するかを選択できます。さらに、ETフィールドで設定されたサンプリング周期 t_{SP} を選択することによってEVI端子上の信号にデジタルグリッチフィルタをかけることができます。その上、このレジスタはタイムスタンプデータ用のコントロール機能を保持しています。バックアップ電源への切り替えをタイムスタンプのソースとして選択することもできます。

読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
13h	イベント コントロール	R/WP	○	EHL	ET		○	TSR	TSOW	TSS
	リセット		0	0	0	0	0	0	0	0
ビット	記号		値	説明						
7	○		0	読み出し専用。常に 0。						
6	EHL		イベントHIGH/LOWレベル(立ち上がり/立ち下りエッジ)外検出選択ビット (4.11.外部イベント割り込み機能参照)							
			0	立ち下りエッジ(ET=00)又はLOWレベル(ET≠00)をEVI端子上の外部イベントと認識。ーデフォルト値						
			1	立ち上りエッジ(ET=00)又はHIGHレベル(ET≠00)をEVI端子上の外部イベントと認識。						
5:4	ET		イベントフィルタリングタイム設定ビット。EVI信号をサンプリングすることによってEVI端子にデジタルフィルタをかけます。(4.11.2外部イベント機能の使用参照)							
			00	フィルタなし。エッジを検出 ーデフォルト値						
			01	サンプリング周期 t_{SP} =3.9ms(256Hz)。レベル検出						
			10	サンプリング周期 t_{SP} =15.6ms(64Hz)。レベル検出						
			11	サンプリング周期 t_{SP} =125ms(8Hz)。レベル検出						
3	○	0	読み出し専用。常に 0。							
2	TSR		タイムスタンプリセットビット(4.14.タイムスタンプ機能参照)							
			0	タイムスタンプリセット無効化 ーデフォルト値						
			1	このビットを1にセットしたとき、7つ全て(Count TS~Year TS)のタイムスタンプレジスタは00hにリセットされます。このビットは読み出し時常に0を返します。						
1	TSOW		タイムスタンプ上書きビット。タイムスタンプレジスタ(Seconds TS ~Year TS)への上書き機能を制御します。 例外：タイムスタンプ上書きビットの設定に依らず、カウントタイムスタンプカウンタは常に動作しております。(4.14.タイムスタンプ機能参照)							
			0	最初にイベントが発生したときのタイムスタンプを記録し、その後タイムスタンプレジスタの値を保持。最初のイベント検出機能を初期化あるいは再初期化する為に、EVF フラグはクリアする必要があります。ーデフォルト値						
			1	最新のイベント発生時のタイムスタンプを記録し、タイムスタンプレジスタの値を上書き。EVFフラグはクリアする必要はありません。						
0	TSS		タイムスタンプソース選択ビット(4.14.タイムスタンプ機能参照)							
			0	外部イベントをタイムスタンプソースとして選択。 外部イベントをEVI端子で検出したとき、タイムスタンプが実行され(TSE=1の時)、割り込みが発生されます(EIE=1の時)。ーデフォルト値						
			1	自動電源切り替えをタイムスタンプソースとして選択。 バックアップ電源に切り替わったとき、タイムスタンプが実行され(TSE=1の時)、割り込みが発生されます(BSIE=1の時)。						

3.9.タイムスタンプレジスタ

7つのタイムスタンプレジスタ(Count TS~Year TS) (4.14. タイムスタンプ機能参照)

14h - カウントタイムスタンプ

このレジスタは対応するイベントの発生数を二進数で保持します。値は0~255までです。読み出し専用。このレジスタへの書き込みは無効。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
14h	カウントタイムスタンプ	R	128	64	32	16	8	4	2	1
	リセット		0	0	0	0	0	0	0	0
ビット	記号	値	説明							
7:0	Count TS	0~255	対応するイベントの発生数を二進数で保持。 オーバーフローした場合カウントは00hに戻る。 TSE=0のとき、イベントのカウントを停止。 TSE=1のとき、イベントが発生する度カウント値を増加。 タイムスタンプ上書きビットの設定に依らず、カウントタイムスタンプカウンタは常に動作しております。 タイムスタンプリセットビットTSRが1にセットされるとカウントタイムスタンプレジスタは00hにリセットされます。(4.14.タイムスタンプ機能参照)							

15h - 秒タイムスタンプ

このレジスタは秒カウンタのタイムスタンプをBCD形式で保持します。値は00~59までです。読み出し専用。このレジスタへの書き込みは無効。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
15h	秒タイムスタンプ	R	○	40	20	10	8	4	2	1
	リセット		0	0	0	0	0	0	0	0
ビット	記号	値	説明							
7	○	0	読み出し専用。常に 0。							
6:0	Seconds TS	00~59	秒カウンタのタイムスタンプを BCD 形式で保持。 タイムスタンプが有効化(TSE=1)されたとき、TSOW ビットの設定によって、1 回目のイベントまたは最新のイベント発生時のタイムスタンプを記録します。タイムスタンプリセットビット TSR が 1 にセットされると秒タイムスタンプレジスタは 00h にリセットされます。							

16h - 分タイムスタンプ

このレジスタは分カウンタのタイムスタンプをBCD形式で保持します。値は00~59までです。読み出し専用。このレジスタへの書き込みは無効。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
16h	分タイムスタンプ	R	○	40	20	10	8	4	2	1
	リセット		0	0	0	0	0	0	0	0
ビット	記号	値	説明							
7	○	0	読み出し専用。常に 0。							
6:0	Minutes TS	00~59	分カウンタのタイムスタンプを BCD 形式で保持。 タイムスタンプが有効化(TSE=1)されたとき、TSOW ビットの設定によって、1 回目のイベントまたは最新のイベント発生時のタイムスタンプを記録します。タイムスタンプリセットビット TSR が 1 にセットされると分タイムスタンプレジスタは 00h にリセットされます。							

17h-時タイムスタンプ

このレジスタは時カウンタのタイムスタンプを BCD 形式で保持します。12_24 ビットがクリアされている場合 (デフォルト) (3.7.ステータスとコントロールレジスタ, 10h- コントロール 2 参照)、値は 00~23 までです。12_24 ビットがセットされている場合、値は 01~12 までとなり、AMPM ビットが 0 の場合午前、1 の場合午後となります。

読み出し専用。このレジスタへの書き込みは無効。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
17h	時タイムスタンプ (24 時間モード) (デフォルト)	R	○	○	20	10	8	4	2	1
	AMPM				10	8	4	2	1	
	時タイムスタンプ (12 時間モード)									
リセット			0	0	0	0	0	0	0	0
24 時間モード — デフォルト値										
ビット	記号	値	説明							
7:6	○	0	読み出し専用。常に 0。							
5:0	Hours TS (24 時間モード) (デフォルト)	00～23	時カウンタのタイムスタンプを BCD 形式で保持。 タイムスタンプが有効化(TSE=1)されたとき、TSOW ビットの設定によって、1 回目のイベントまたは最新のイベント発生時のタイムスタンプを記録します。タイムスタンプリセットビット TSR が 1 にセットされると時タイムスタンプレジスタは 00h にリセットされます。							
12 時間モード										
ビット	記号	値	説明							
7:6	○	0	読み出し専用。常に 0。							
5	AMPM	0	午前(AM)、時カウンタレジスタからのタイムスタンプ							
		1	午後(PM)、時カウンタレジスタからのタイムスタンプ							
4:0	Hours TS (12 時間モード)	01～12	時カウンタのタイムスタンプを BCD 形式で保持。 タイムスタンプが有効化(TSE=1)されたとき、TSOW ビットの設定によって、1 回目のイベントまたは最新のイベント発生時のタイムスタンプを記録します。タイムスタンプリセットビット TSR が 1 にセットされると時タイムスタンプレジスタは 00h にリセットされます。							

18h-日タイムスタンプ

このレジスタは日カウンタのタイムスタンプを BCD 形式で保持します。値は 01~31 までです。

読み出し専用。このレジスタへの書き込みは無効。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
18h	日タイムスタンプ	R	○	○	20	10	8	4	2	1
	リセット		0	0	0	0	0	0	0	0
ビット	記号	値	説明							
7:6	○	0	読み出し専用。常に 0。							
5:0	Date TS	01~31	日カウンタのタイムスタンプを BCD 形式で保持。 タイムスタンプが有効化(TSE=1)されたとき、TSOW ビットの設定によって、1 回目のイベントまたは最新のイベント発生時のタイムスタンプを記録します。タイムスタンプリセットビット TSR が 1 にセットされると日タイムスタンプレジスタは 00h にリセットされます。 POR 実行後または TSR ビットでリセットされてタイムスタンプが記録されると、日タイムスタンプレジスタ値 00h は有効な値 (01~31) に自動的に書き換えられます。							

19h - 月タイムスタンプ

このレジスタは月カウンタのタイムスタンプをBCD形式で保持します。値は01~12までです。
読み出し専用。このレジスタへの書き込みは無効。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
19h	月タイムスタンプ	R	○	○	○	10	8	4	2	1
	リセット		0	0	0	0	0	0	0	0
ビット	記号	値	説明							
7:5	○	0	読み出し専用。常に0。							
4:0	Months TS	1~12	月カウンタのタイムスタンプをBCD形式で保持。 タイムスタンプが有効化(TSE=1)されたとき、TSOWビットの設定によって、1回目のイベントまたは最新のイベント発生時のタイムスタンプを記録します。タイムスタンプリセットビットTSRが1にセットされると月タイムスタンプレジスタは00hにリセットされます。 POR実行後またはTSRビットでリセットされてタイムスタンプが記録されると、月タイムスタンプレジスタ値00hは有効な値(01~12)に自動的に書き換えられます。							

1Ah - 年タイムスタンプ

このレジスタは年カウンタのタイムスタンプをBCD形式で保持します。値は00~99までです。
読み出し専用。このレジスタへの書き込みは無効。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
1Ah	年タイムスタンプ	R	80	40	20	10	8	4	2	1
	リセット		0	0	0	0	0	0	0	0
ビット	記号	値	説明							
7:0	Years TS	00~99	年カウンタのタイムスタンプをBCD形式で保持。 タイムスタンプが有効化(TSE=1)されたとき、TSOWビットの設定によって、1回目のイベントまたは最新のイベント発生時のタイムスタンプを記録します。タイムスタンプリセットビットTSRが1にセットされると年タイムスタンプレジスタは00hにリセットされます。							

3.10.UNIXタイムレジスタ

UNIXタイムカウンタは二進数の32ビットカウンタです。カウンタはFFFFFFFFhまで到達すると00000000hにロールオーバーします。これら4つのカウンタレジスタは全てのビットの読み出し、書き込み可能です。デジタルオフセット校正された1Hzクロックをカウンタのクロックソースとしています。正しいデータを書き込むために、4つのUNIXタイムレジスタへのI²Cによる書き込みオペレーション中は、UNIXタイムカウンタのカウントはフリーズされます。(4.5.時刻の設定及び読み出し参照)

読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

1Bh - UNIXタイム0

UNIXタイムカウンタのビット0~7です。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
1Bh	UNIX タイム 0	R/WP	UNIX 0 [7:0]							
	リセット		0	0	0	0	0	0	0	0
ビット	記号	値	説明							
7:0	UNIX 0 [7:0]	00h~FFh	UNIX タイムカウンタのビット 0~7 です。							

1Ch - UNIXタイム1

UNIXタイムカウンタのビット8~15です。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
1Ch	UNIX タイム 1	R/WP	UNIX 1 [15:8]							
	リセット		0	0	0	0	0	0	0	0
ビット	記号	値	説明							
7:0	UNIX 1 [15:8]	00h~FFh	UNIXタイムカウンタのビット8~15です。							

1Dh - UNIXタイム2

UNIXタイムカウンタのビット16~23です。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
1Dh	UNIX タイム 2	R/WP	UNIX 2 [23:16]							
	リセット		0	0	0	0	0	0	0	0
ビット	記号	値	説明							
7:0	UNIX 2 [23:16]	00h~ FFh	UNIXタイムカウンタのビット16~23です。							

1Eh - UNIXタイム3

UNIXタイムカウンタのビット24~31です。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
1Eh	UNIX タイム 3	R/WP	UNIX 3 [31:24]							
	リセット		0	0	0	0	0	0	0	0
ビット	記号	値	説明							
7:0	UNIX 3 [31:24]	00h~ FFh	UNIXタイムカウンタのビット24~31です。							

3.11.RAM レジスタ

システムのステータスバイトのストレージのように多目的に使える、2バイトのフリーRAMです。
読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

1Fh - User RAM 1

このレジスタは多目的に使用できるビットを保持しています。
読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
1Fh	User RAM 1	R/WP	RAM 1							
	リセット		0	0	0	0	0	0	0	0
ビット	記号	値	説明							
7:0	User RAM 1	00h~ FFh	RAM 1データ							

20h - User RAM 2

このレジスタは多目的に使用できるビットを保持しています。
読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
20h	User RAM 2	R/WP	RAM 2							
	リセット		0	0	0	0	0	0	0	0
ビット	記号	値	説明							
7:0	User RAM 2	00h~ FFh	RAM 2データ							

3.12.パスワードレジスタ

電源投入後の最初のリフレッシュ時間 $t_{\text{PREFR}} \sim 66\text{ms}$ が終了した後、パスワードPWレジスタは00hにリセットされます。

EEPROMパスワード有効化レジスタEEPWE(EEPROM 30h)に255を書き込んでパスワード有効化すると、標記WPを持った全ての書き込み可能なレジスタ(時刻、コントロール、ユーザRAM、コンフィギュレーションEEPROM、ユーザEEPROMレジスタ)に書き込みを行う際に必要な32ビットのパスワードPWレジスタが使用されます。この32ビットのパスワードPWはEEPROMパスワードEEPWのRAMミラーに保存された値と比較されます。

(3.15.3.EEPROMパスワードレジスタ参照)

21h-パスワード 0

32ビットパスワードのビット0~7です。書き込み専用。読み出し時に0を返します。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
21h	パスワード 0	W	PW 0 [7:0]							
	リセット		0	0	0	0	0	0	0	0
ビット	記号	値	説明							
7:0	PW 0 [7:0]	00h~FFh	32ビットパスワードのビット0~7です。							

22h-パスワード 1

32ビットパスワードのビット8~15です。書き込み専用。読み出し時に0を返します。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
22h	パスワード 1	W	PW 1 [15:8]							
	リセット		0	0	0	0	0	0	0	0
ビット	記号	値	説明							
7:0	PW 1 [15:8]	00h~FFh	32ビットパスワードのビット8~15です。							

23h-パスワード 2

32ビットパスワードのビット16~23です。書き込み専用。読み出し時に0を返す。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
23h	パスワード 2	W	PW 2 [23:16]							
	リセット		0	0	0	0	0	0	0	0
ビット	記号	値	説明							
7:0	PW 2 [23:16]	00h~FFh	32ビットパスワードのビット16~23です。							

24h-パスワード 3

32ビットパスワードのビット24~31です。書き込み専用。読み出し時に0を返します。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
24h	パスワード 3	W	PW 3 [31:24]							
	リセット		0	0	0	0	0	0	0	0
ビット	記号	値	説明							
7:0	PW 3 [31:24]	00h~FFh	32ビットパスワードのビット24~31です。							

3.13.コントロールEEPROMメモリ制御レジスタ

4.6.EEPROMの読み出し/書き込みも合わせて御参照ください。

25h-EEアドレス

このレジスタは読み出し/書き込みを行う対象のEEPROMのアドレス値を保持します。
読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
25h	EE アドレス	R/WP	EEADDR							
	リセット		0	0	0	0	0	0	0	0
ビット	記号	値	説明							
7:0	EEADDR	00h~FFh	読み出し、書き込みを行う対象のEEPROMのアドレス値です。							

26h-EEデータ

対象のEEPROMから読み出されたデータ、または対象のEEPROMへ書き込むデータを保持します。
読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
26h	EE データ	R/WP	EEDATA							
	リセット		X	X	X	X	X	X	X	X
ビット	記号	値	説明							
7:0	EEDATA	00h~FFh	対象のEEPROMから読み出されたデータ、または対象のEEPROMへ書き込むデータです。							

27h-EEコマンド

全ての(読み出し、書き込み可能な)コンフィギュレーションEEPROMレジスタを更新又はリフレッシュする為、またはEEPROMレジスタに読み出し、書き込みをする為、このレジスタには指定された値を書き込んでください。このコマンドを使用する前、自動リフレッシュ機能を無効化(EERD=1)し、直前のEEPROMへのアクセスが終了していることをEEbusy=0になっていることで確認してください。コマンド11h,12h,21h,22hを入力する前に、必ずEECMDに00hを入力してください。
書き込み専用。パスワードにより書き込み保護が可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
27h	EE コマンド	WP	EECMD							
	リセット		0	0	0	0	0	0	0	0
ビット	記号		値	説明						
7:0	EECMD	EEPROM用コマンド(4.6.EEPROMの読み出し/書き込み参照)								
		00h	コマンド入力前に必ず00hを入力してください。ーデフォルト値							
		11h	更新(全コンフィギュレーションRAM→EEPROM) このレジスタに11hを書き込むと、全てのコンフィギュレーションRAMミラーバイト(アドレス30h~37h)のデータが、対応するコンフィギュレーションEEPROMレジスタに書き込まれます。 4.9.6コンフィギュレーションレジスタの使用参照。							
		12h	リフレッシュ(全コンフィギュレーションEEPROM→RAM) このレジスタに12hを書き込むと、全てのコンフィギュレーションEEPROMバイトのデータが読み出され、対応するコンフィギュレーションRAMミラー(アドレス30h~37h)にコピーされます。 RAMバイトが書き込まれると直ちに機能が有効になります。							
		21h	1つのEEPROMレジスタに書き込み(EEDATA(RAM)→EEPROM)。 このレジスタに21hを書き込むと、EEDATA(RAM)バイトのデータが、EEADDRで指定されたアドレスのEEPROMレジスタに書き込まれます。コンフィギュレーションEEPROM(アドレス30h~37h)およびユーザーEEPROM(00h~2Ah)用。							
		22h	1つのEEPROMレジスタから読み出し(EEPROM→EEDATA(RAM)) このレジスタに22hを書き込むと、EEADDRで指定されたアドレスのEEPROMレジスタのデータが読み出され、EEDATA(RAM)レジスタにコピーされます。コンフィギュレーションEEPROM(アドレス30h~37h)およびユーザーEEPROM(00h~2Ah)用。							

3.14.IDレジスタ**28h-ID**

このレジスタは、4ビットのハードウェアID(HID)及び4ビットのバージョンID(VID)を保持しています。
このIDはハードウェアの改良及び製造ラインのバージョンをモニターするために使用されます。
読み出し専用。このレジスタへの書き込みは無効。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
28h	ID	R	HID				VID			
	リセット		工場設定値				工場設定値			
ビット	記号		値	説明						
7:4	HID		0~15	ハードウェアID						
3:0	VID		0~15	バージョンID						

3.15.RAMミラー機能付きコンフィギュレーションEEPROMレジスタ

アドレス2Bh,30h~37hの全てのコンフィギュレーションEEPROMはEEPROMにストレージされ、RAMにコピーされます。RAMミラーバイトが書き込まれると直ちに機能が有効になります。4.9.6.コンフィギュレーションレジスタの使用参照。

3.15.1.EEPROM予備

2Bh - EEPROM予備

予め設定(工場校正)された値は上書き禁止となります。
読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。上書き禁止。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
2Bh	EEPROM 予備	R/WP	RESERVED(上書き禁止)							
	工場設定値		工場設定済(工場校正)							
ビット	記号		値	説明						
7:0	RESERVED		工場設定値-上書き禁止							

3.15.2.EEPROMパスワード有効化レジスタ

電源投入後の最初のリフレッシュ $t_{\text{PREF}} \sim 66\text{ms}$ が終了した後、パスワード有効化値EEPWEがEEPROMから対応するRAMミラーにコピーされます。工場出荷時のデフォルト値は00hです。

30h - EEPROMパスワード有効化

読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
30h	EEPROM パスワード有効化	R/WP	EEPWE							
	工場設定値		0	0	0	0	0	0	0	0
ビット	記号		値	説明						
7:0	EEPWE		EEPROMパスワード有効化							
			0~254	パスワード機能無効化。 255以外の値が書き込まれた場合、パスワード機能は無効化されます。 -工場出荷時デフォルト値は00hに設定されています						
			255	パスワード機能有効化。 255が書き込まれると、パスワードレジスタ(21h~24h)に32ビットのパスワードを入力できるようになります。						

3.15.3.EEPROMパスワードレジスタ

電源投入後の最初のリフレッシュ $t_{\text{PREFR}} \sim 66\text{ms}$ が終了した後、32ビットEEPROMパスワード0～3がEEPROMから対応するRAMミラーにコピーされます。工場出荷時のデフォルト値は00hです。

31h – EEPROM パスワード 0

32ビットEEPROMパスワードのビット0～7です。
RAMミラーは書き込み専用。読み出し時は0。EEPROMはロックされていない時は読み出し可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
31h	EEPROM パスワード 0	*WP	EEPW 0 [7:0]							
	工場設定値		0	0	0	0	0	0	0	0
ビット	記号		値	説明						
7:0	EEPW 0 [7:0]		00h～FFh	32ビットEEPROMパスワードのビット0～7です。						
*EEPWレジスタ:RAMミラーは書き込み専用。読み出し時は0。EEPROMはロックされていない時は読み出し可能。										

32h – EEPROM パスワード 1

32ビットEEPROMパスワードのビット8～15です。
RAMミラーは書き込み専用。読み出し時は0。EEPROMはロックされていない時は読み出し可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
32h	EEPROM パスワード 1	*WP	EEPW 1 [15:8]							
	工場設定値		0	0	0	0	0	0	0	0
ビット	記号		値	説明						
7:0	EEPW 1 [15:8]		00h～FFh	32ビットEEPROMパスワードのビット8～15です。						
*EEPWレジスタ:RAMミラーは書き込み専用。読み出し時は0。EEPROMはロックされていない時は読み出し可能。										

33h – EEPROM パスワード 2

32ビットEEPROMパスワードのビット16～23です。
RAMミラーは書き込み専用。読み出し時は0。EEPROMはロックされていない時は読み出し可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
33h	EEPROM パスワード 2	*WP	EEPW 2 [23:16]							
	工場設定値		0	0	0	0	0	0	0	0
ビット	記号		値	説明						
7:0	EEPW 2 [23:16]		00h～FFh	32ビットEEPROMパスワードのビット16～23です。						
*EEPWレジスタ:RAMミラーは書き込み専用。読み出し時は0。EEPROMはロックされていない時は読み出し可能。										

34h – EEPROM パスワード 3

32ビットEEPROMパスワードのビット24～31です。
RAMミラーは書き込み専用。読み出し時は0。EEPROMはロックされていない時は読み出し可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
34h	EEPROM パスワード 3	*WP	EEPW 3 [31:24]							
	工場設定値		0	0	0	0	0	0	0	0
ビット	記号		値	説明						
7:0	EEPW 3 [31:24]		00h～FFh	32ビットEEPROMパスワードのビット24～31です。						
*EEPWレジスタ:RAMミラーは書き込み専用。読み出し時は0。EEPROMはロックされていない時は読み出し可能。										

3.15.4.EEPROM周波数出力レジスタ

35h - EEPROM 周波数出力

このレジスタはCLKOUT端子から出力される矩形波を制御します。CLKOEビット(又はFLKFフラグ)で出力を制御します。(4.4.クロック出力の選択参照。) 電源投入後の最初のリフレッシュ $t_{\text{PREFR}} \sim 66\text{ms}$ が終了した後、EEPROM周波数出力値、CLKOE、CLKSY、PORIE、FDはEEPROMから対応するRAMミラーにコピーされます。出荷時のデフォルト値:CLKOUT=有効、同期は無効、F=32.768kHz。

読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
35h	EEPROM 周波数出力	R/WP	CLKOE	CLKSY	-	-	PORIE	FD		
	工場設定値		1	1	0	0	0	0	0	0
ビット	記号		値	説明						
7	CLKOE		CLKOUT端子有効化ビット(4.4.クロック出力の選択参照)							
			0	CLKOUT端子はLOWレベル出力(CLKFフラグが0の場合)						
			1	CLKOUT端子へのクロック出力を有効化 -工場出荷時デフォルト値						
6	CLKSY		クロック同期有効化/無効化ビット(4.4.4.クロック出力有効化/無効化タイミングの同期機能参照)							
			0	無効化						
			1	クロック出力の有効化/無効化(CLKOEビット又CLKFフラグによる)のタイミングが基準クロックと同期します。 -工場出荷時デフォルト値						
5:4	-		0	未定義ビット。読み出し時に0を返す。						
3	PORIE		パワーオンリセット割り込み有効化ビット(4.13.パワーオンリセット割り込み機能参照)。							
			0	パワーオンリセットイベントが発生した時にINT端子に割り込みを発生させない、またはINT端子上の信号がキャンセルされた。 -工場出荷時デフォルト値						
			1	パワーオンリセットイベントが発生した時にINT端子に割り込みを発生させる。PORFフラグが0にクリアされるまで割り込みが継続。(自動的にキャンセルされない)						
2:0	FD		000~111	CLKOUT周波数の選択(4.4.1.CLKOUT周波数の選択参照)						
FD値	CLKOUT周波数					RESETビットに1をセットしたとき又は秒レジスタへの書き込み時の影響				
000	32.768kHz -工場出荷時デフォルト値					影響なし				
001	8192Hz ⁽¹⁾					現在の周期に影響あり				
010	1024Hz ⁽¹⁾					現在の周期に影響あり				
011	64Hz ⁽¹⁾					現在の周期に影響あり				
100	32Hz ⁽¹⁾					現在の周期に影響あり				
101	1Hz ⁽¹⁾					現在の周期に影響あり				
110	定周期タイマ割り込み ⁽¹⁾⁽²⁾					現在の周期に影響あり				
111	CLKOUT=LOW					影響なし				
(1)8192Hz~1Hzのクロックパルスと定周期タイマ割り込みパルスは補正パルスの影響を受けます。(4.15.周波数オフセット機能参照)										
(2)CLKSYビットの影響を受けません。										

3.15.5.EEPROMオフセットレジスタ

EEPROM Offset および EEPROMバックアップレジスタは、32.768kHz発振器の初期周波数偏差のデジタル校正、またはエージングのデジタル補正に使用するEEOffset値を保持します。EEOffsetは段階的にパルスを校正します。補正パルス1個につき周波数偏差が0.9537ppm補正され、校正範囲は+243.2~-244.1ppmです。0.9537ppmという値は通常の32.768kHzクロックに基づいています(4.15.周波数オフセット機能参照)。工場設定値(工場校正)EEOffsetはユーザーによって変更可能です。

36h - EEPROM オフセット

このレジスタはEEOffset値の上位8ビットを保持します。工場設定値(工場校正)EEOffsetはユーザーによって変更可能です。EEOffset値の最下位ビット(LSB)はEEPROMバックアップレジスタ(37h)内にあります。(3.15.6.EEPROMバックアップレジスタ参照)

電源投入後の最初のリフレッシュ $t_{PREFR} \sim 66ms$ が終了した後、EEPROMオフセット値はEEPROMから対応するRAMミラーにコピーされます。

読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
36h	EEPROM Offset	R/WP	EEOffset [8:1]							
	工場設定値		工場設定値(工場校正)							
ビット	記号		値	説明						
7:0	EEOffset [8:1]		00h~FFh	EEOffset 値[8:0]の上位 8 ビットです。以下参照。						

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
37h	EEPROM バックアップ	R/WP	EEOffset [0]	BSIE	TCE	FEDE	BSM		TCR	
	工場設定値		工場設定値	0	0	1	0	0	0	0
ビット	記号		値	説明						
7	EEOffset[0]		0~1	EEOffset 値[8:0]の最下位ビット(LSB)です。以下参照。						

EEOffset [8:0]値(9ビット):

EEOffset[8:0]	EEOffset補正值 (10進数)	EEOffset補正值 (ステップ)	CLKOUT周波数校正量 (ppm) ^(*)
01111111	255	255	243.187
01111110	254	254	242.233
⋮	⋮	⋮	⋮
00000001	1	1	0.954
00000000(デフォルト値)	0	0	0
11111111	511	-1	-0.954
11111110	510	-2	-1.907
⋮	⋮	⋮	⋮
10000001	257	-255	-243.187
10000000	256	-256	-244.141

(*)補正パルス1個分で $1/(16384 \times 32) = 0.9537ppm$ 補正できます。

CLKOUT端子で測定された周波数偏差は、EEOffset値を計算してEEPROM Offset 及び EEPROM バックアップレジスタに書き込むことで補正することができます。(4.15.周波数オフセット校正参照)

3.15.6.EEPROMバックアップレジスタ

37h - EEPROM バックアップ

このレジスタは電源切り替え機能とトリクルチャージャの制御とEEOffset値のビット0(LSB)を保持するために使用されます。工場設定(工場校正)EEOffset値はユーザーにより変更可能です。電源投入後の最初のリフレッシュ $t_{PREFR} \sim 66\text{ms}$ が終了した後、EEPROMバックアップ値はEEPROMから対応するRAMミラーにコピーされます。読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
37h	EEPROM バックアップ	R/WP	EEOffset [0]	BSIE	TCE	FEDE	BSM		TCR	
	工場設定値		工場 設定値	0	0	1	0	0	0	0
ビット	記号		値	説明						
7	EEOffset[0]		0~1	EEOffset値[8:0]の最下位ビット(LSB)です。 (3.15.5.EEPROMオフセットレジスタ参照)						
6	BSIE		バックアップ電源切り替え割り込み有効化ビット(4.2.自動バックアップ電源切り替え機能、4.12. 自動バックアップ電源切り替え割り込み機能参照)							
			0	自動バックアップ電源切り替えが実行された時にINT端子に割り込みを発生させない、またはINT端子上の信号がキャンセルされた。 －工場出荷時デフォルト						
			1	自動バックアップ電源切り替えが実行された時にINT端子に割り込みを発生。BSFフラグが0にクリアされるまで割り込みが継続。(自動的にキャンセルされない)						
5	TCE		トリクルチャージャー有効化ビット(4.3.トリクルチャージャー参照)							
			0	無効化 －工場出荷時デフォルト						
			1	有効化						
4	FEDE		ファストエッジディテクション有効化ビット(4.2.自動バックアップ電源切り替え機能、4.12. 自動バックアップ電源切り替え割り込み機能参照)							
			0	無効化						
			1	FEDEは常に1にセットしてください。 FEDEビットが1にセットされた場合、自動バックアップ電源切り替え機能用のファストエッジディテクションが有効化されます。7 V/ms(代表値)より大きなスルーレートの電圧増加又は立下りエッジを伴うV _{DD} 電源電圧端子上の電圧を正確に検出して、バックアップ電源への自動切り替えを行うことができます。－工場出荷時デフォルト						
3:2	BSM		バックアップ電源切り替えモード(4.2.自動バックアップ電源切り替え機能、4.12. 自動バックアップ電源切り替え割り込み機能参照) EEPROMからの読み出し又はEEPROMへの書き込みをする為、BSMフィールドに00又は10を設定し、バックアップ電源切り替え機能を無効化する必要があります。							
			00	バックアップ電源切り替え無効化。－工場出荷時デフォルト						
			01	ダイレクトスイッチモード(DSM)有効化。V _{DD} <V _{BACKUP} になった時に電源切り替え。						
			10	バックアップ電源切り替え無効化。						
			11	レベルスイッチモード(LSM)有効化。V _{DD} <V _{TH:LSM} (2.0V)かつV _{BACKUP} >V _{TH:LSM} (2.0V)の時電源切り替え。						
1:0	TCR		トリクルチャージャーの直列抵抗値(4.3.トリクルチャージャー参照)							
			00	TCR = 3kΩ－工場出荷時デフォルト						
			01	TCR = 5 kΩ						
			10	TCR = 9 kΩ						
			11	TCR = 15 kΩ						

3.16. ユーザーEEPROM

User EEPROM アドレス00h～2Ah

自由に使える43バイトのEEPROMです。

読み出し：常に読み出し可能。書き込み：パスワードにより書き込み保護が可能。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
00h～2Ah	User EEPROM	R/WP	43 バイトの不揮発ユーザーEEPROM							

3.17 予備 EEPROM

予備 EEPROMアドレス2Ch～2Fh及び38h～3Fh:

このレジスタは保護されています。このレジスタへの書き込みは効果なし。

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
2Ch～2Fh	Reserved EEPROM	Prot.	予備							
38h～3Fh	Reserved EEPROM	Prot.	予備							

3.18.レジスタリセット値一覧

リセット値: RAM, アドレス 00h ~ 3Fh:

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
00h	秒カウンタ	R/WP	0	0	0	0	0	0	0	0
01h	分カウンタ	R/WP	0	0	0	0	0	0	0	0
02h	時カウンタ(24h/12h)	R/WP	0	0	0	0	0	0	0	0
03h	曜日カウンタ	R/WP	0	0	0	0	0	0	0	0
04h	日カウンタ	R/WP	0	0	0	0	0	0	0	1
05h	月カウンタ	R/WP	0	0	0	0	0	0	0	1
06h	年カウンタ	R/WP	0	0	0	0	0	0	0	0
07h	分アラーム	R/WP	1	0	0	0	0	0	0	0
08h	時アラーム(24h/12h)	R/WP	1	0	0	0	0	0	0	0
09h	曜日/日アラーム	R/WP	1	0	0	0	0	0	0	0
0Ah	タイマ値 0	R/WP	0	0	0	0	0	0	0	0
0Bh	タイマ値 1	R/WP	0	0	0	0	0	0	0	0
0Ch	タイマステータス 0	R	0	0	0	0	0	0	0	0
0Dh	タイマステータス 1 シ ャドー	R	0	0	0	0	0	0	0	0
0Eh	ステータス	R/WP	1→0	0	0	0→1	0	0	0	1
0Fh	コントロール 1	R/WP	0	0	0	0	0	0	0	0
10h	コントロール 2	R/WP	0	0	0	0	0	0	0	0
11h	GP ビット	R/WP	0	0	0	0	0	0	0	0
12h	クロック割り込みマス ク	R/WP	0	0	0	0	0	0	0	0
13h	イベントコントロール	R/WP	0	0	0	0	0	0	0	0
14h	カウントタイムスタンプ	R	0	0	0	0	0	0	0	0
15h	秒タイムスタンプ	R	0	0	0	0	0	0	0	0
16h	分タイムスタンプ	R	0	0	0	0	0	0	0	0
17h	時タイムスタンプ	R	0	0	0	0	0	0	0	0
18h	日タイムスタンプ	R	0	0	0	0	0	0	0	0
19h	月タイムスタンプ	R	0	0	0	0	0	0	0	0
1Ah	年タイムスタンプ	R	0	0	0	0	0	0	0	0
1Bh	UNIX タイム 0	R/WP	0	0	0	0	0	0	0	0
1Ch	UNIX タイム 1	R/WP	0	0	0	0	0	0	0	0
1Dh	UNIX タイム 2	R/WP	0	0	0	0	0	0	0	0
1Eh	UNIX タイム 3	R/WP	0	0	0	0	0	0	0	0
1Fh	User RAM 1	R/WP	0	0	0	0	0	0	0	0
20h	User RAM 2	R/WP	0	0	0	0	0	0	0	0
21h	パスワード 0	W	0	0	0	0	0	0	0	0
22h	パスワード 1	W	0	0	0	0	0	0	0	0
23h	パスワード 2	W	0	0	0	0	0	0	0	0
24h	パスワード 3	W	0	0	0	0	0	0	0	0
25h	EE アドレス	R/WP	0	0	0	0	0	0	0	0
26h	EE データ	R/WP	X	X	X	X	X	X	X	X
27h	EE マンド	WP	0	0	0	0	0	0	0	0
28h	ID	R	工場設定値				工場設定値			
29h and 2Ah	RESERVED	Prot.	XXh							
2Ch ~ 2Fh	RESERVED	Prot.	XXh							
30h ~ 3Fh	RESERVED	Prot.	XXh							
X : 未定義										

X : 未定義

出荷時デフォルト値:RAMミラー付きコンフィギュレーションEEPROM, アドレス2Bh及び30h~37h:

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
2Bh	EEPROM Reserved	R/WP	工場設定値(工場校正) - 上書き禁止							
30h	EEPROM パスワード有効化	R/WP	0	0	0	0	0	0	0	0
31h	EEPROM パスワード0	WP	0	0	0	0	0	0	0	0
32h	EEPROM パスワード1	WP	0	0	0	0	0	0	0	0
33h	EEPROM パスワード2	WP	0	0	0	0	0	0	0	0
34h	EEPROM パスワード3	WP	0	0	0	0	0	0	0	0
35h	EEPROM 周波数出力	R/WP	1	1	0	0	0	0	0	0
36h	EEPROM オフセット	R/WP	工場設定値(工場校正)							
37h	EEPROM 1 バックアップ	R/WP	工場設定値(工場校正)	0	0	1	0	0	0	0

出荷時デフォルト値: User EEPROM, アドレス00h~2Ah:

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
00h~2Ah	ユーザーEPROM (43 バイト)	R/WP	00h							

出荷時デフォルト値: Reserved EEPROM, アドレス2Ch~2Fh及び38h~3Fh:

アドレス	機能	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
2Ch~2Fh	Reserved EEPROM	Prot.	XXh							
38h~3Fh	Reserved EEPROM	Prot.	XXh							
X：未定義										

RR-3028-C7 電源投入後リセット値 (RAM) 及び出荷時デフォルト値 (EEPROM):

RAM, リセット値:

Time (hh:mm:ss) = 00:00:00

Date (YY-MM-DD) = 00-01-01

Weekday = 0

Hour mode = 24 hour mode (0 to 23)

Count TS = 0 (read only)

Time TS (hh:mm:ss) = 00:00:00 (read only)

Date TS (YY-MM-DD) = 00-00-00 (read only)

UNIX Time = 00000000h

Alarm function = disabled, weekday is selected

Timer function = disabled, Timer Clock Frequency = 4096 Hz, Single Mode selected

Update function = Second update is selected

External Event function = Falling edge is regarded as External Event on pin EVI,
first event is recorded

Time Stamp function disabled, External Event selected, Time Stamp overwrite disabled,

Time Stamp Reset disabled

EEPROM Memory Refresh = enabled

Interrupts = disabled

EEbusy status bit = 1→0 (1 for the time t_{PREFR} = ~66 ms, then it is cleared to 0 automatically)

UF Flag = 0→1 (Second update is selected)

EVF Flag = 0

PORF Flag = 1 (can be cleared by writing 0 to the bit)

Int. Controlled Clock = disabled, no interrupt selected

Password = 00000000h (write only)

EE Address = 00h

EE Data = XXh

EE Command = 00h (first command) (write only)

ID = Preconfigured Value (read only)

General Purpose Bits = 0 (7 bits)

User RAM 1, 2 = 00h (2 bytes)

RAMミラー付きコンフィギュレーションEEPROM, 出荷時デフォルト値:

EEPROM Reserved (2Bh) = Preconfigured Value – Must not be overwritten

EEPROM Password Enable = disabled

EEPROM Password = 00000000h (write only)

CLKOUT = enabled, synchronization enabled, F = 32.768 kHz

Power On Reset Interrupt = disabled

EEOffset value = Preconfigured Value (9 bits) (may be changed by the user)

Backup Switchover = disabled, interrupt disabled, Fast Edge Detection enabled

Trickle charger = disabled, TCR 3 kΩ is selected

User EEPROM, 出荷時デフォルト値:

User EEPROM (43 Bytes) = 00h

Reserved EEPROM, Address 2Ch to 2Fh and 38h to 3Fh, 出荷時デフォルト値:

Reserved RESERVED = XXh (protected)

4. 機能詳細

4.1. パワーオンリセット(POR)

電源投入時、パワーオンリセット(POR)が実行されます(6.4.電源投入時の交流特性参照)。カウンタレジスタを含む全てのRAMレジスタがそれぞれのリセット値に初期化され、RAMミラー付きコンフィギュレーションEEPROMレジスタにプリセットされたデフォルト値がセットされます。電源投入時、コンフィギュレーションレジスタの値によってRAMミラーが自動的にリフレッシュされます。このリフレッシュの時間は $t_{PREFR} \sim 66\text{ms}$ 程度です、ステータスレジスタ(0Eh)のEEbusyビットをリフレッシュのモニターとして使用することができます。(3.18.レジスタリセット値一覧参照)

パワーオンリセットフラグPORFは、PORを実行するのに必要な内部電源電圧が閾値 V_{POR} より下がったことを示します。PORF値が1のとき、電圧が閾値 V_{POR} より下がり、時刻データが破壊されたことを示します。このビットはユーザーが0を書き込むまで1を保持します。電源投入時にこのビットが1にセットされるので、このフラグを使用する場合は0を書き込む必要があります。PORIEビット(EEPROM 35h)が1にセットされ前もってPORFフラグがクリアされている場合、パワーオンリセットイベントが発生した時にINT端子に割り込みを発生(4.13.パワーオンリセット割り込み機能参照)。

4.2. バックアップ電源自動切り替え機能

基本ハードウェア定義:

- RR-3028-C7には2つの電源入力端子があります:
 V_{DD} 主電源入力端子
 V_{BACKUP} バックアップ電源入力端子
- $V_{TH:LSM}$ (Typ.値2.0V)はレベルスイッチングモード時の電源切り替え閾値電圧です。
- デバウンス対策は $122\mu\text{s} \sim 183\mu\text{s}$ デバウンス時間 t_{DEB} を提供し、バックアップ電源切り替えが V_{BACKUP} から V_{DD} への切り替えが起こるとき V_{DD} の振動をフィルタリングします。I²Cアクセスはデバウンス時間 t_{DEB} 後、 V_{DD} 電源状態時にアクセスが可能となります。
- 高速エッジ($\geq 7\text{V/ms}$)を検出する為に、FEDEビット(EEPROM 37h)は常に1にセットしてください。

切り替えモード:

RR-3028-C7には3つのバックアップ電源切り替えモードがあります。所望のモードはコンフィギュレーションEEPROM内のBSMフィールドによって選択可能です。(3.15.6.EEPROMバックアップレジスタ参照)

- BSM=00 バックアップ電源切り替え無効化モード(出荷時デフォルト値)、4.2.1.電源切り替え無効化モード参照。
- BSM=01 ダイレクトスイッチングモード(DSM): $V_{DD} < V_{BACKUP}$ になったとき、 V_{DD} が $V_{TH:LSM}$ (2.0V)を下回らなくても電源がバックアップ電源に切り替わる。4.2.2ダイレクトスイッチングモード参照。
- BSM=10 電源切り替え無効、4.2.1.電源切り替え無効化モード参照。
- BSM=11 レベルスイッチングモード(LSM): $V_{DD} < V_{TH:LSM}$ (2.0V)かつ $V_{BACKUP} > V_{TH:LSM}$ (2.0V)の時 V_{DD} から V_{BACKUP} に電源が切り替わる、4.2.3レベルスイッチングモード参照(LSM)。

機能の概要:

有効な電源切り替え(ダイレクト、またはレベルスイッチングモード)が実行されて内部電源がバックアップ電源に切り替わった時(バックアップ電源モード)、下記のシーケンスが実行されます。

- バックアップ電源切り替えフラグBSFがセットされ、BSIEが1の場合(EEPROM 37h)、INT端子に割り込みが発生し、BSFフラグは0にクリアされない。BSIEが0の場合割り込みは発生しない。
- I²C-busインターフェースが自動的に無効化(ハイインピーダンス)され、リセットされる。
- EVI端子入力は、割り込みの発生、割り込み制御クロック出力、タイムスタンプ機能を維持するためにアクティブを維持。
- バックアップ電源での動作中CLKOUT端子出力はLOWレベル出力。
- バックアップ電源での動作中割り込み出力端子INTは、電源切り替え前に発生していた割り込みの設定を維持するためアクティブを維持。
- バックアップ電源モードに切り替わったタイミングでタイムスタンプを記録することができます。(4.14.タイムスタンプ機能参照)
- バックアップ電源切り替え条件は電源が V_{DD} に再度切り替わったとき自動的にCLKOUT端子のクロック出力を有効化させるために使用できます。

バックアップ電源切り替えフラグBSFはバックアップ電源モードから復帰して主電源に切り替わってからすぐにI²C-Busインターフェースでクリア可能です。

4.2.1.電源切り替え無効化モード

BSMフィールド(EEPROM 37h)の値を00(デフォルト)又は10にセットするとバックアップ電源切り替え機能が無効化されます。

- 1つの電源のみ使用する場合にこのモードが使われます(デバイスは常に主電源状態)。電源の供給はV_{DD}端子を用いV_{BACKUP}端子は10kΩに抵抗を介してGNDに接続してください。
- V_{DD}がOFFオフされV_{BACKUP}端子に全く電流を流さない場合に使用します(I_{BACKUP}=0nA)。V_{BACKUP}端子のバックアップソースはRTCモジュールが再度主電源V_{DD}から起動し電源切り替えモードが選択されるまでスタンバイモードとなります(6.2.1.代表的な特性参照)。また、RTCモジュールが最初に主電源V_{DD}からではなくバックアップ電源(V_{BACKUP})から起動する場合、電源切り替えは無効となりバックアップソースは自動的にスタンバイモードとなります(I_{BACKUP}=0nA)。

4.2.2.ダイレクトスイッチングモード(DSM)

このモードはBMS=01 (EEPROM 37h)を書き込むことで選択できます。

- V_{DD} > V_{BACKUP}の場合、内部電源はV_{DD}
- V_{DD} < V_{BACKUP}の場合、内部電源はV_{BACKUP}

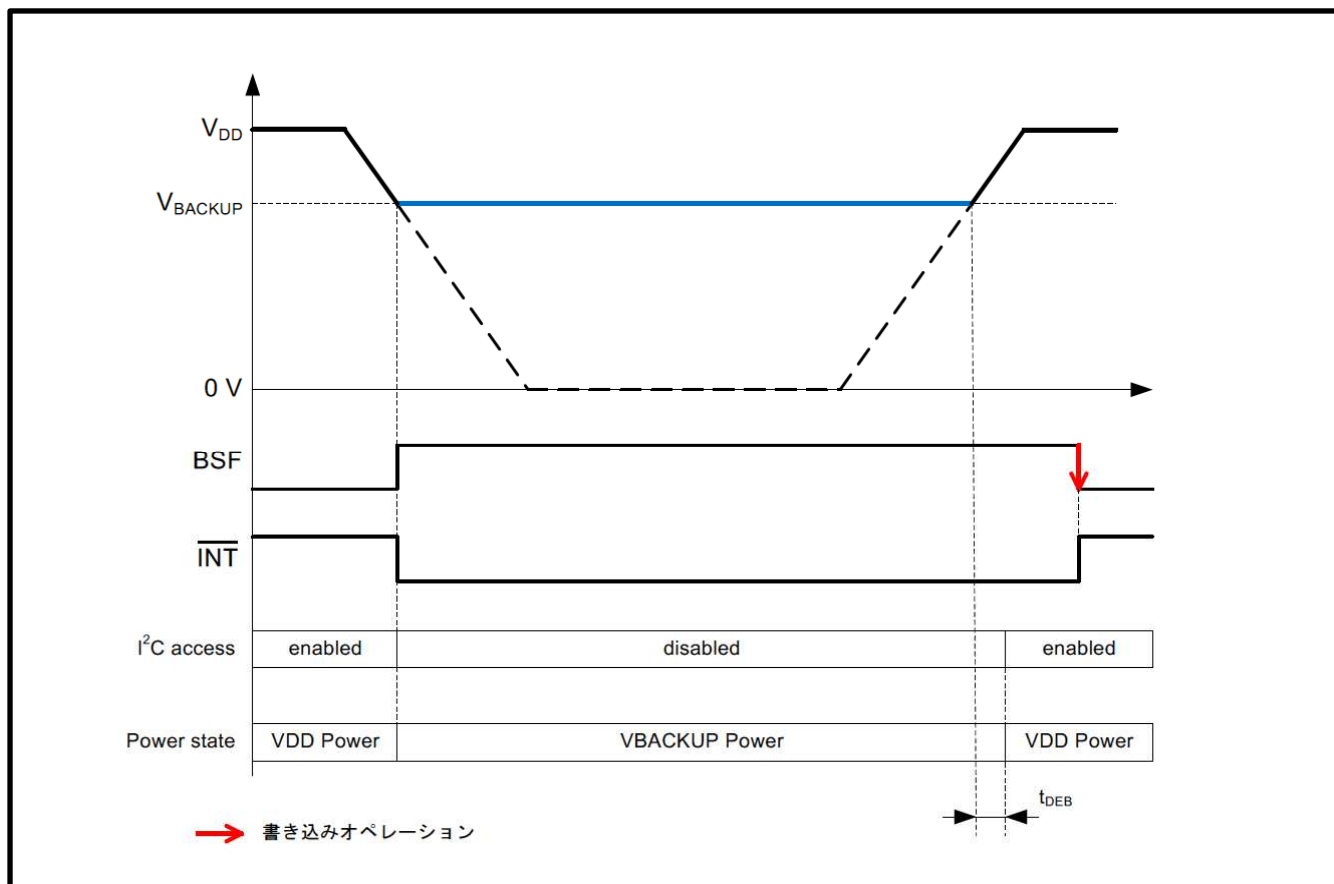
ダイレクトスイッチングモードは、V_{DD}の規格値がV_{BACKUP}規格値より常に高いシステム(例、V_{DD}=5.0 V, V_{BACKUP}=3.5 V)で役に立ちます。V_{DD}とV_{BACKUP}の値がほぼ同じ場合(例、V_{DD}=3.3 V, V_{BACKUP}=3.0 V)、ダイレクトスイッチングモードは、不必要な電源切り替えを引き起こす可能性があるため、使用することはあまり推奨しません。

ダイレクトスイッチングモードでは、閾値電圧V_{TH:LSM}=2.0Vをモニタリングや比較する必要がないため、レベルスイッチングモード(LSM)よりも消費電流を少なくすることができます(代表値I_{DD:DSM}=95nA)。また、6.2.オペレーティングパラメータと6.2.1代表特性を参照ください。

スタンバイモードまたは電源切り替え無効化モードからDSMモードに切り替わるのに最長2msかかることに留意してください。

注意：V_{DD} < V_{BACKUP}となるシステムでダイレクトスイッチングモードを使用した場合、V_{BACKUP}に電圧が印可されているときの内部電源は常にV_{BACKUP}より供給されます。この為、V_{DD}が印可された場合でもI²C-busインターフェースは無効化されます。V_{DD} < V_{BACKUP}となるシステムではレベルスイッチングモードを使用してください。

DSMでバックアップ電源切り替え割り込み有効化(BSIE=1)したときのバックアップ電源への切り替え:(EEPROM 37h)



4.2.3. レベルスイッチングモード (LSM)

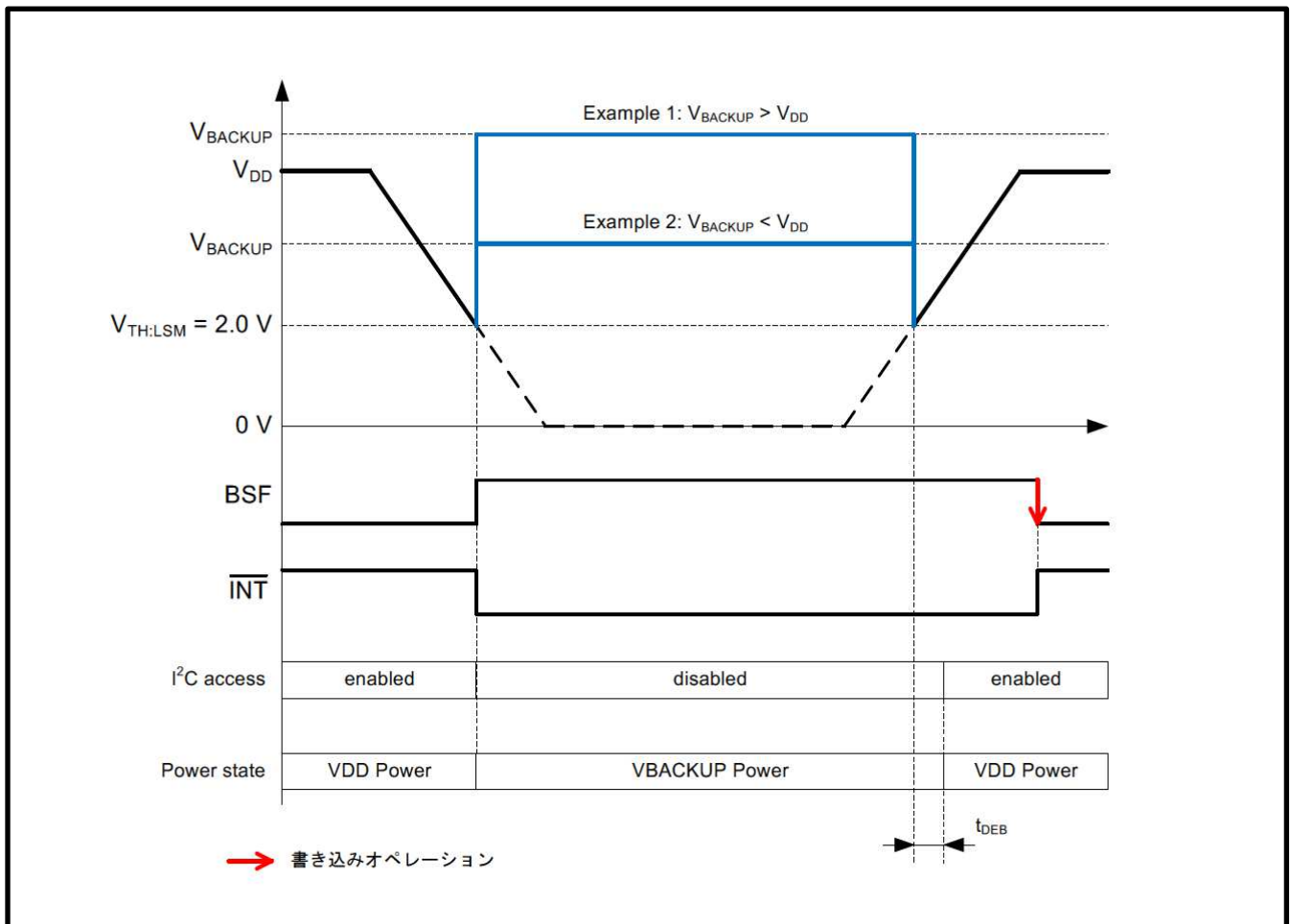
BSM=11(EEPROM 37h)をセットすることでレベルスイッチングモードに移行します。

- $V_{DD} > V_{TH:LSM}(2.0V)$ の場合、内部電源は V_{DD}
- $V_{DD} < V_{TH:LSM}(2.0V)$ かつ $V_{BACKUP} > V_{TH:LSM}(2.0V)$ の場合、内部電源は V_{BACKUP}

レベルスイッチングモードでは、閾値電圧 $V_{TH:LSM}=2.0V$ をモニタリングや比較するため、ダイレクトスイッチングモード(DSM)よりも消費電力が多くなります(代表値 $I_{DD:LSML}=115\text{ nA}$)。また、6.2.オペレーティングパラメータと6.2.1代表特性を参照ください。

電源切り替え無効化モードからLSMモードに切り替わるのに最長15.625msかかることに留意してください。

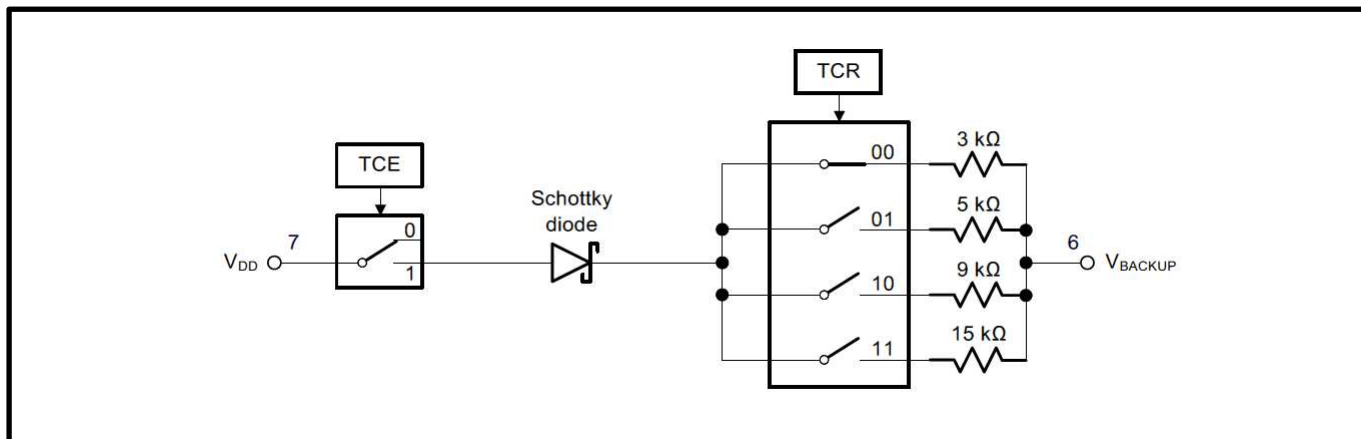
LSMでバックアップ電源切り替え割り込み有効化(BSIE=1)したときのバックアップ電源への切り替え:(EEPROM 37h):



4.3. トリクルチャージャー

本製品はV_{BACKUP}端子にバッテリーまたはスーパーキャパシタを接続したときに、V_{DD}端子から充電を行うことができるトリクルチャージャー回路を備えています。トリクルチャージャー回路を下図に示します。トリクルチャージャーはTCEビット(EEPROM 37h)で有効化することができます(工場設定のデフォルト値は無効化となっています)。下図に示したように、直列電流制限抵抗をTCRフィールド(EEPROM 37h)で選択することができます(デフォルト値は3kΩ)。充電経路に順電圧低下が0.25V(typ値)のショットキーダイオードを挿入しています。

トリクルチャージャー:



バックアップ電源状態の時にはトリクルチャージャーは無効化されます。

4.4. クロック出力の選択

FDフィールド(EEPROM 35h)値を設定することによって、6種類の異なる周波数または定周期タイマ割り込みの中からCLKOUT端子出力を選択することができます。

- ・水晶発振器から直接出力される32.768kHz出力はオフセット校正できません
- ・水晶発振器から分周される8192Hz、1024Hz、64Hz、32Hz、1Hz出力は発振器オフセット値EEOffset(EEPROM 36h,37h)の値に基づいてデジタルチューニングされます。
- ・定周期タイマ割り込みは定周期タイマコントロールレジスタ及びコントロール1レジスタで制御できます。

32.768kHz出力は、クロック自身の立ち下がりエッジをきっかけに出力が開始/停止されます。また、立ち下がりエッジはCLKFフラグ、CLKOEビット、FDフィールドの設定によって、クロック信号の制御に使われます。クロック信号がLOWレベルの時はいつもV_{SS}にプルダウンされます。

バックアップ電源モードのときはクロック出力の設定がどうであれCLKOUTはV_{SS}に繋がれます。

クロック信号を送信することによって外部システムをウェイクアップさせるために、クロック出力をI²Cインターフェースのコマンド(ノーマルオペレーション)または割り込み信号で制御することができます。

POR時、CLKSYビットが1にセット(デフォルト)されるのでクロック出力同期機能が有効化され、CLKOEビットが1にセット(デフォルト)されFDフィールドが000にセット(デフォルト)されるので32.768kHzがCLKOUT端子から出力されます。

参考: これらは出荷時のデフォルト値であり、RAMミラー付きのコンフィギュレーションEEPROMにストレージされています。これらのリセット値をカスタマイズするために、コンフィギュレーションEEPROMの値を書き換えることができます。

4.4.1.CLKOUT周波数の選択

設定可能な方形波をCLKOUT端子に出力できます。FDフィールド(EEPROM 35h)の値を設定することによって、CLKOUT端子から出力される周波数を選択できます。システムクロック、マイコン用クロック、チャージポンプへの入力、水晶発振器の校正用に、32.768kHz(出荷時デフォルト値)~1Hzの周波数及び、定周期タイマ割り込みを発生させることができます。

CLKOUT端子はプッシュプル出力で、電源投入時に有効化されます(出荷時デフォルト値)。CLKOEビットに0をセットするか(CLKfフラグが0の場合)、FDフィールド(EEPROM 35h)に111をセットすることで、CLKOUT端子を無効化できます。このとき、CLKOUT端子出力はLOWになります。

選択した周波数によって、RESETビット機能がCLKOUT端子出力に影響を与えます。RESETビットに1を書き込む又は秒レジスタに書き込みを行い、かつCLKOUT端子が有効化されている場合、8192~1Hzの周波数周期は影響を受けます(詳細は4.17.リセットビット機能を参照)。

CLKOUT周波数の選択:

FD値	CLKOUT周波数	RESETビットに1をセットしたときの影響
000	32.768kHz -工場出荷時デフォルト値	影響なし
001	8192Hz ⁽¹⁾	現在の周期に影響あり
010	1024Hz ⁽¹⁾	現在の周期に影響あり
011	64Hz ⁽¹⁾	現在の周期に影響あり
100	32Hz ⁽¹⁾	現在の周期に影響あり
101	1Hz ⁽¹⁾	現在の周期に影響あり
110	定周期タイマ割り込み ⁽¹⁾⁽²⁾	現在の周期に影響あり
111	CLKOUT=LOW	影響なし
(1)8192Hz~1Hzのクロックパルスと定周期タイマ割り込みパルスは補正パルスの影響を受けます。(4.15.周波数オフセット校正参照)		
(2)CLKSYビットの影響を受けません。		

4.4.2.通常のクロック出力

条件:CLKFフラグが0

CLKOEビットに1を書き込むと、CLKOUT端子に選択された周波数が出力され、CLKOEビットに0を書き込むと周波数の出力がクリアされます。(4.4.5.クロック出力スキーム参照)

4.4.3.割り込み制御クロック出力

条件:CLKOEビットが0

CLKIEビットに1を書き込むと選択された割り込みが発生したタイミングでCLKOUT端子に周波数が出力されます。この機能は、クロックを出力することによって外部システムをウェイクアップさせることができます。

CLKLIEビットに0を書き込むと、新たな割り込みが発生したタイミングでCLKOUT端子に周波数が出力されることを無効化できますが、すでにほかの割り込みをトリガーとしてクロック信号が出力されていた場合(CLKfフラグがセットされている場合)、現在出力中のクロック信号は停止されません。CLKFフラグに0を書き込むことでフラグがクリアされクロック出力を停止することができます。(4.4.5.クロック出力スキーム参照)

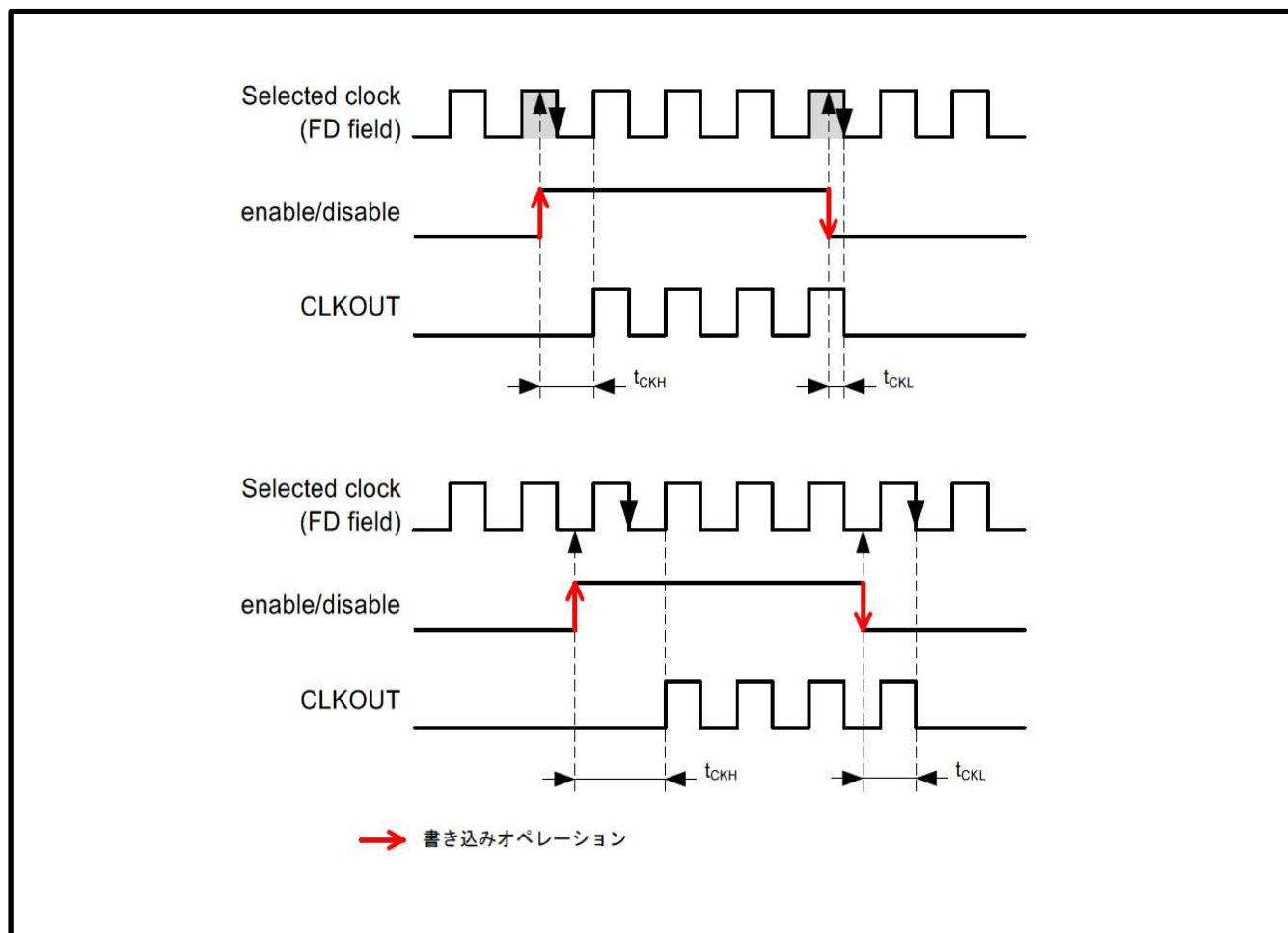
4.4.4. クロック出力有効化/無効化タイミングの同期機能

クロック出力有効化/無効化タイミングの同期機能を有効化(CLKSY=1)は以下の2つのサブファンクションから成ります。

- ・クロック出力有効化の同期(t_{CKH})。CLKOUT端子のクロック出力を有効化するために、CLKFまたはCLKOEがセットされた後に、(FDフィールドで)選択された内部クロックソースの最初の立ち下がりエッジを検出します。
- ・クロック出力無効化の同期(t_{CKL})。CLKFとCLKOEの両方がクリアされ、I²C-busインターフェースが停止状態になった後の(FDフィールドで)選択された内部クロックソースの立ち下がりエッジを検出し、CLKOUT端子出力を無効化します。無効化された時、CLKOUT端子出力はLOWになります。

(CLKF and CLKOE = 0 → disable condition → next negative clock edge → CLKOUT driven to V_{SS})

クロック出力有効化/無効化タイミングの同期 (CLKSY = 1):

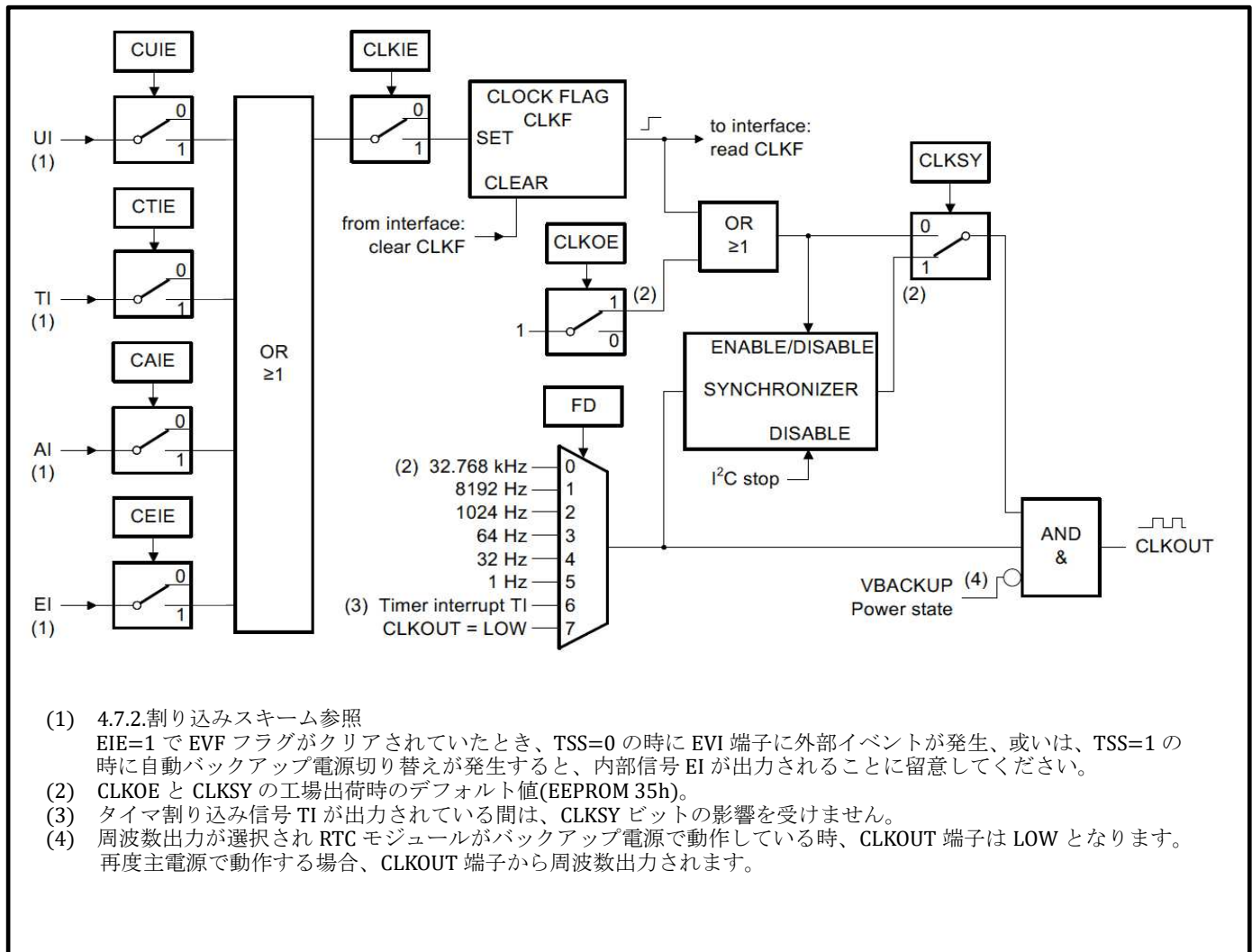


参考:FDフィールド値を変更する前にCLKFフラグとCLKOEビットをクリアすることでCLKOUT端子の周波数切り替えをグリッチフリーで行うことができます。

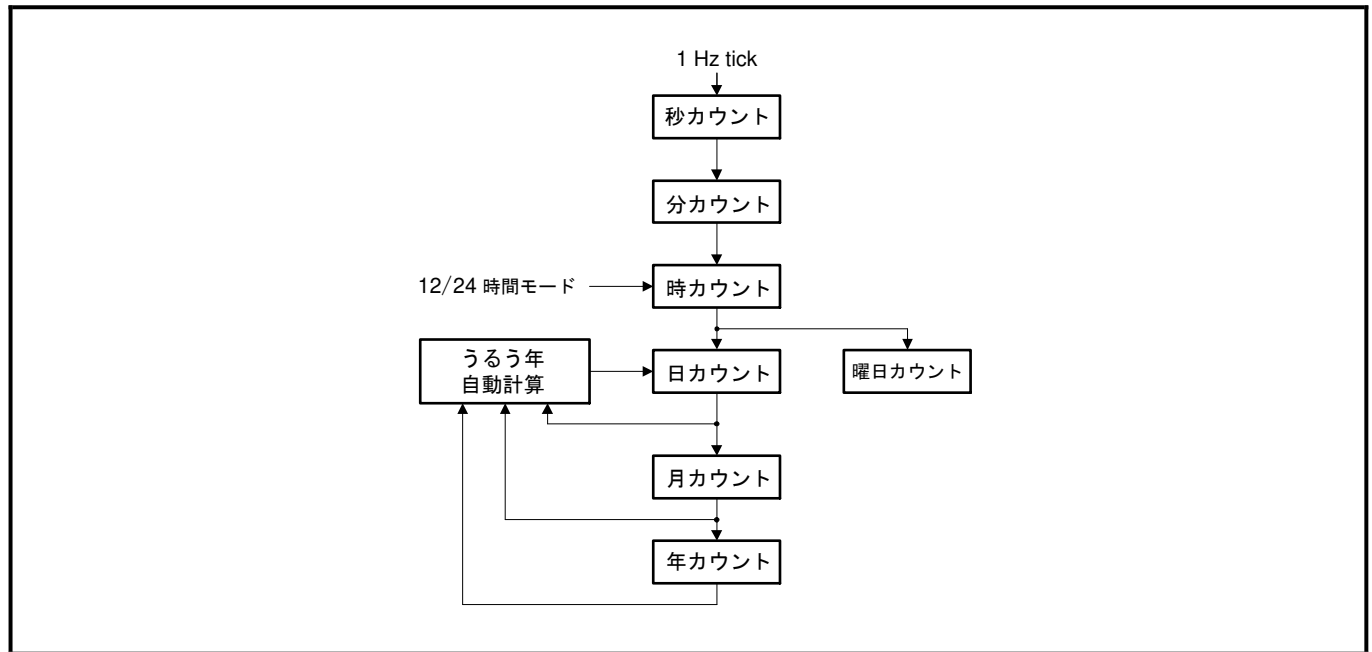
(CLKF and CLKOE = 0 → disable condition → next negative clock edge → CLKOUT driven to V_{SS} → FD field selection → CLKF and/or CLKOE = 1 → enable condition → next negative clock edge)

4.4.5. クロック出力スキーム

周波数出力スキーム



4.5. 時刻の設定及び読み出し



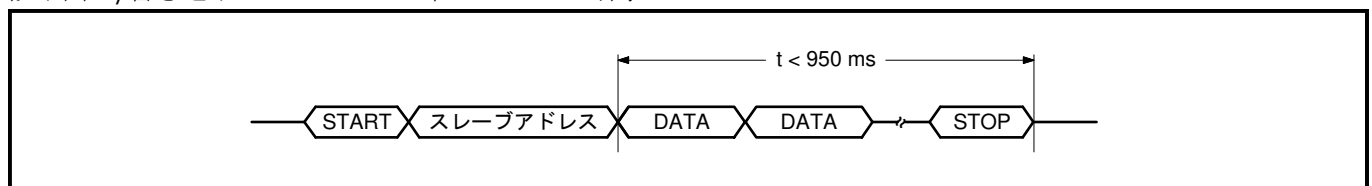
どんなRTCレジスタへのI²C読み出し/書き込みオペレーション中でも、全ての時刻に関するレジスタ(レジスタ00h~06h)が950ms未満の間フリーズされます。正しいデータの読み出し/書き込みができるよう、RR-3028-C7にI²Cでアクセスしている間、時刻カウンタのインクリメントが停止されます。インクリメント停止中に実行されるはずだったカウントは記録され、I²C停止条件の後に実行されます。

例外:

インクリメント停止中にリセットビットに1を書き込むか、秒カウンタレジスタに書き込みを行った場合、記録されたカウントはリセットされ8192~1Hzのプリスケアラはリセットされます。プリスケアラをリセットすることで、全てのサブシーケントペリフェラル(時刻・日付、クロック出力、定周期タイマ用ソースクロック、定周期タイムアップデート用ソースクロック、UNIXタイム用クロック、外部イベント用フィルタ)の現在のクロック周期の長さに影響を与えます。(4.17.リセットビット参照)。

読み出し/書き込みアクセスが950ms 未満で終了したとき、タイムカウンタのフリーズはI²C停止条件後すぐに解除され、読み出し/書き込みアクセス中に行われるはずだったカウントの増加が正しく挿入されます。最大1秒のカウントが挿入されます。(下図参照)。

読み出し/書き込みオペレーション中のアクセス時間:



上記の為、読み出し又は書き込みアクセスを1回で行うこと、つまり設定や秒~年カウンタへの読み出しを1回のアクセスで行うことがとても重要です。1回で終了しない場合時刻データがずれます。

参考:UNIX タイムカウンタについては 4.16.UNIX タイムカウンタ参照。

4.5.1. 時刻設定

950ms未満のどんなRTCレジスタへのI²C読み出し/書き込みオペレーション中でも、時刻カウンタはフリーズします。I²C停止条件後、書き込みアクセス中に行われるはずだったカウンタの増加が正しく挿入されます。

レジスタをフリーズさせることの利点:

- ・I²C書き込み中の時刻・日付データの誤った書き込みの防止(書き込みアクセス中時刻レジスタのインクリメントは停止)。
- ・書き込み後、記憶されていた時刻から計時が開始されます。時刻と日付は更新されます。
- ・読み出しデータは整合がとれております。

I²C書き込みアクセスが950ms以上掛かる場合、I²Cバスインターフェースは内部バスタイムアウト機能によりリセットされます。この場合、前の時刻カウンタ値は維持され、保留中の時刻から計時が通常どおり再開されます。開始条件を再送信することで通信が再開されます。I²C自動インクリメントアドレスポインタはI²C停止条件およびタイムアウト後の内部強制停止によってもリセットされません。

以下の2つの時刻設定の方法は扱いが異なります:

1. 秒レジスタを含む時刻レジスタを設定すること。秒レジスタに書き込みをすると現在記憶されていた最新の1Hzの更新はリセットされ、8192~1Hzの分周もリセットされます(同期)。
2. 秒レジスタ以外の時刻レジスタを設定すること。アクセス中に記憶されていた時刻から計時が開始。前の同期が維持されます。

参考: カウンタを同期する方法として、秒レジスタへ書き込みを行う代わりにリセットビットを使用することもできます。RESET ビットに 1 が書き込まれると、秒レジスタの増加が停止し、また、8192~1Hz の分周周波数がリセットされます(同期)。

4.5.2. 読み出し設定

950ms 未満のどんな RTC レジスタへの I²C 読み出し/書き込みオペレーション中でも、時刻カウンタはフリーズします。I²C 停止条件後、読み出しアクセス中に行われるはずだったカウンタの増加が正しく挿入されます。

レジスタをフリーズさせることの利点:

- ・I²Cによる読み出し中の時刻・日付データの誤読の防止(読み出しアクセス中時刻レジスタのインクリメントは停止)。
- ・読み出し後、記憶されていた時刻から計時が開始されます。時刻と日付は更新されます。
- ・2回の読み出しは必要ありません。読み出しデータは整合がとれております。

I²C読み出しアクセスが950ms以上掛かる場合、I²Cバスインターフェースは内部バスタイムアウト機能によりリセットされます。この場合、読み出すデータは全てFFhとなり、保留中の時刻から計時が通常どおり再開されます。開始条件を再送信することで通信が再開されます。I²C自動インクリメントアドレスポインタはI²C停止条件およびタイムアウト後の内部強制停止によってもリセットされません。

4.6.EERRPM 読み出し/書き込み

4.6.1. PORリフレッシュ(全てのコンフィギュレーションEEPROM→RAM)

電源投入時、全コンフィギュレーションEEPROMレジスタの自動読み出し:

- ・電源投入時、コンフィギュレーションRAMミラーレジスタの値がコンフィギュレーションEEPROMの値に自動的にリフレッシュされます。
- ・最初のリフレッシュに要する時間は $t_{PREFR} \sim 66\text{ms}$ 程度です。
- ・ステータスレジスタ(0Eh)内のEEbusyビットでリフレッシュメントの状態をモニタリングできます。

4.6.2. 自動リフレッシュ(全てのコンフィギュレーションEEPROM→RAM)

全コンフィギュレーションEEPROMレジスタの自動読み出し:

- ・コンフィギュレーションデータを正しくキープするために、全てのコンフィギュレーションRAM内のデータはコンフィギュレーションEEPROMの値に24時間ごと、日付が変わるタイミング(午前0時の1秒前)にリフレッシュされます。
- ・自動リフレッシュに要する時間は $t_{AREFR} \sim 3.5\text{ms}$ 程度です。
- ・RR-3028-C7がV_{BACKUP}モードではなく、EERD(EEPROMメモリリフレッシュ無効化)ビットによって無効化されていない場合のみリフレッシュは行われます。
- ・参考:EEPROMアクセス前に自動リフレッシュをオフすることは必ずしも必要/有用ではありません。例えば、現在のRTC時刻がAM1時であるときなど。

4.6.3.更新(全コンフィギュレーションRAM→EEPROM)

全コンフィギュレーションEEPROMレジスタへの書き込み(4.6.9. コンフィギュレーションレジスタの使用参照):

- EEPROMに記録されたコンフィギュレーション設定を変更する前に、コントロール1レジスタ中のEERDビットに1を書き込んでEEPROMからの自動リフレッシュを無効化する必要があります。
- その後、新しいコンフィギュレーションがコンフィギュレーションRAM内に存在する場合、新しいコンフィギュレーション設定をコンフィギュレーションRAMへ書き込み、EECMDレジスタにコマンド00hを書き込み、次にコマンド11hをEECMDレジスタに書き込むことによって、コンフィギュレーション設定がEEPROMにコピーされます。
- 更新の時間は $t_{UPDATE} \sim 63ms$ 程度です。
- データ転送終了後($EEbusy=0$)、コントロール1レジスタ中のEERDビットに0を書き込むことによってふたたび自動リフレッシュを有効化することができます。

4.6.4. リフレッシュ(全コンフィギュレーションEEPROM→RAM)

全コンフィギュレーションEEPROMレジスタの読み出し:

- EEPROMに記録されたコンフィギュレーション設定を読み出す前に、コントロール1レジスタ中のEERDビットに1を書き込んでEEPROMからの自動リフレッシュを無効化する必要があります。
- その後、実際のコンフィギュレーションはコンフィギュレーションEEPROMレジスタから読み出され、EECMDレジスタにコマンド00hを書き込み、次にコマンド12hをEECMDレジスタに書き込むことによって、コンフィギュレーション設定がRAMにコピーされます。
- このリフレッシュ時間は $t_{AREFR} \sim 3.5ms$ 程度です。
- 機能はRAMバイトに書き込まれると直ちに有効になります。
- データ転送終了後($EEbusy=0$)、コントロール1レジスタ中のEERDビットに0を書き込むことによってふたたび自動リフレッシュを有効化することができます。

4.6.5.単一EEPROMアドレスへの書き込み(EEDATA(RAM)→EEPROM)

コンフィギュレーションEEPROM又はユーザーEEPROMレジスタへの単一EEPROMバイトの書き込み

- EEPROMに記録されたデータを変更する前に、コントロール1レジスタ中のEERDビットに1を書き込んでEEPROMからの自動リフレッシュを無効化する必要があります。
- 単一EEPROMアドレスに書き込みを行うため、書き込みたいアドレスをEEADDRレジスタに書き込み書き込みたいデータをEEDATAレジスタに書き込み、それからEECMDレジスタにコマンド00hを書き込み、次にコマンド21hをEECMDレジスタに書き込むことで、EEPROMにデータを書き込むことができます。
- 単一EEPROMバイトへの書き込み時間は $t_{WRITE} \sim 16ms$ 程度です。
- データ転送終了後($EEbusy=0$)、コントロール1レジスタ中のEERDビットに0を書き込むことによってふたたび自動リフレッシュを有効化することができます。

4.6.6. 単一EEPROMバイトの読み出し(EEPROM→EEDATA(RAM))

コンフィギュレーションEEPROM又はユーザーEEPROMレジスタからの単一EEPROMバイトの読み出し:

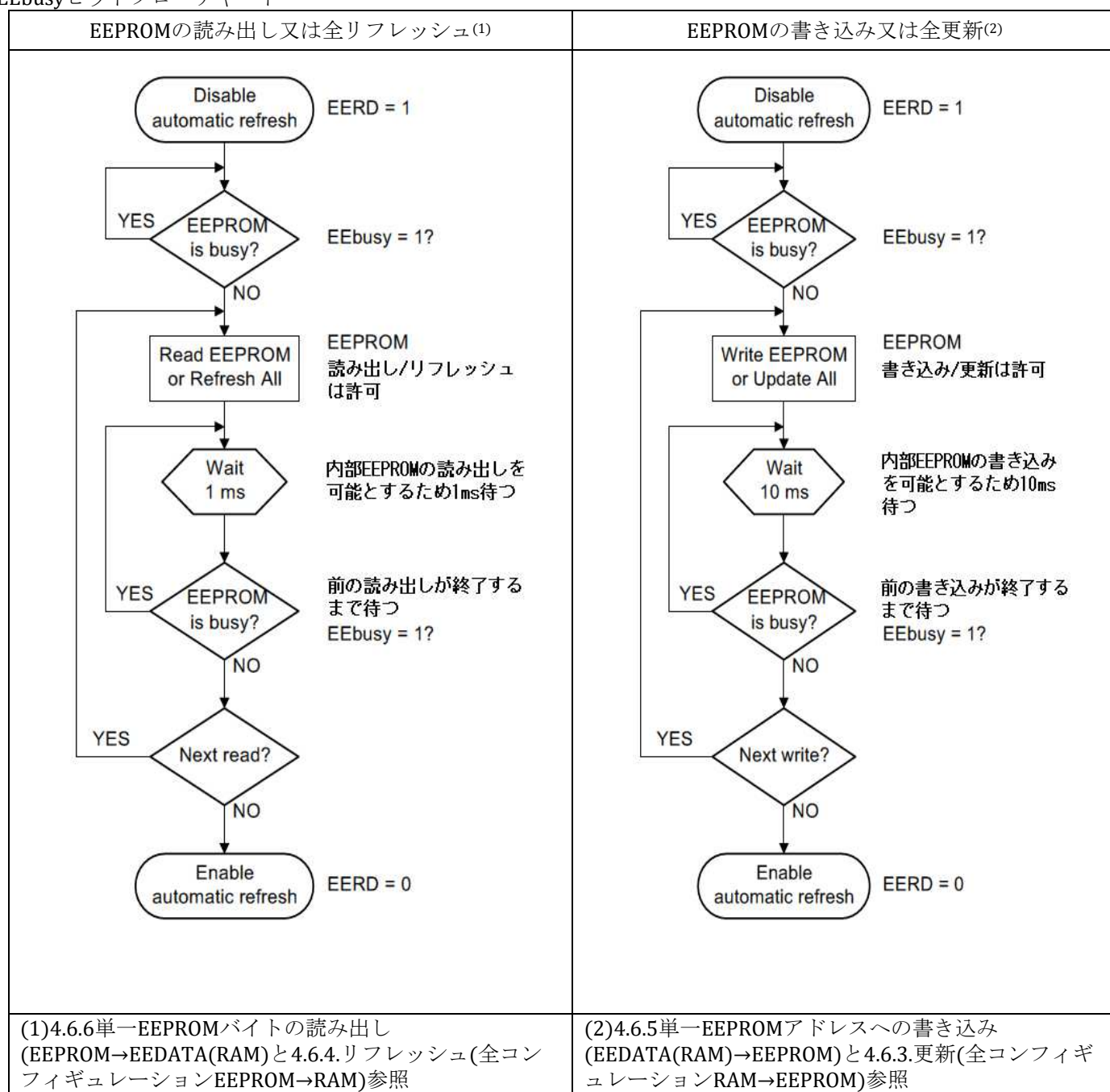
- EEPROMに記録されたデータを読み出す前に、コントロール1レジスタ中のEERDビットに1を書き込んでEEPROMからの自動リフレッシュを無効化する必要があります。
- EEPROMから単一バイトを読み出すために読み出したいアドレスをEEADDRレジスタから読み出し、それからEECMDレジスタにコマンド00hを書き込み、次にコマンド22hをEECMDレジスタに書き込むことによって、EEDATAのデータを読み出すことができます。
- 単一EEPROMバイトからの読み出し時間は $t_{READ} \sim 1.4ms$ 程度です。
- データ転送終了後($EEbusy=0$)、コントロール1レジスタ中のEERDビットに0を書き込むことによってふたたび自動リフレッシュを有効化することができます。

4.6.7.EEBUSYビット

EEbusyステータスビット(ステータスレジスタ0Ehのビット7)がセットされている場合、現在読み出しまたは書き込みを実施中で現在のコマンドが終了するまで他のコマンドを受け付けない状態を示します。電源投入時に自動的にリフレッシュされます。このリフレッシュにかかる時間は $t_{PREFR} \approx 66\text{ms}$ 程度です。リフレッシュ終了後、EEbusyビットが自動的に0にクリアされます。クリアされたEEbusyステータスビットにより、EEPROMの送信が終了したことが分かります。内部EEPROM自動リフレッシュサイクル(EERD=0)とインターフェースによる外部EEPROM読み出し/書き込みアクセスによるアクセスコリジョンを避ける為、以下の手続きを行う必要があります。

- EERD=1に設定
EEPROMにアクセスする前に自動EEPROMリフレッシュは無効にする必要があります。
- EEbusy=0であるかの確認
EEPROMにアクセスはbusyではない時のみ。
- EERD=0にクリア
読み出し/書き込みアクセスの終わりに、自動EEPROMリフレッシュを有効化することを推奨します。
- EEPROMの書き込み
内部データの送信を可能とする為に、EEbusy=0の確認をする前にEEPROMレジスタへの各書き込み後10msのウェイト時間を設けてください(EEPROMの読み出し時はウェイト時間1ms)。

EEbusyビットフローチャート



注意:V_{DD}電源動作時、全EEPROM書き込み手続き中V_{DD,WRITE}=1.5Vの最少電圧を下回らない様にする必要があります。

4.6.8. EEPROMの読み出し/書き込みコンディション

EEPROMからの読み出し/への書き込み中、主電源V_{DD}が落ちた場合でもオペレーションを続行し、主電源電圧V_{DD}がバックアップ電源電圧V_{BACKUP}に到達するまで通信を続けます(DSMまたはLSMモード中)。ただし、この時のオペレーションを保証するものではなく、電源の切り替えを検出し次第すぐに全てのI²C通信を停止する必要があります。

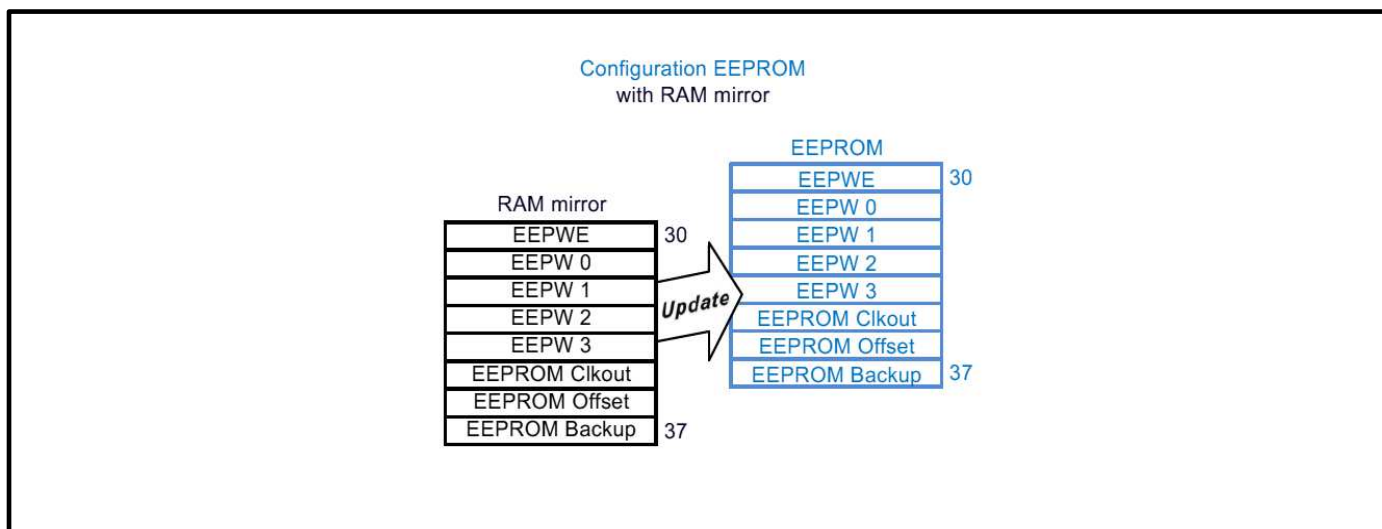
EEPROMからデータがやりとりされている間、主電源電圧V_{DD}は最小書き込み電圧V_{DD:WRITE}=1.5Vより高くなければいけません。この電圧よりも主電源電圧が低い場合はいつでも、データは破壊されます。

EEPROMに書き込みをする場合は、バックアップ電源切り替え回路は主電源V_{DD}に切り替わっていなければなりません(4.2.自動バックアップ電源切り替え機能参照)。

4.6.9. コンフィギュレーションレジスタの使用

RAMミラーのすべてのコンフィギュレーションを設定し、それからEEPROMの更新コマンドにより、すべてのコンフィギュレーションEEPROMをアップデートすることが、アドレス30h~37hのコンフィギュレーションを設定する最も良い方法です。

全コンフィギュレーションEEPROMの更新:



書き込み保護の有効化/無効化の方法と参照パスワードの変更方法は4.18.ユーザプログラムパスワードの箇所でご確認ください(コンフィギュレーションレジスタ30h~34h)。

コンフィギュレーションレジスタ35h~37h:

- EEPROM周波数出力レジスタ、EEPROM Clkout
- EEPROMオフセットレジスタ、EEPROM Offset
- EEPROMバックアップレジスタ、EEPROM Backup

コンフィギュレーション設定の編集(例 書き込み保護の時(EEPWE=255))

- 1.書き込み保護のロックをはずすために、正しいパスワードPW(PW = EEPW)を入力
- 2.自動リフレッシュの無効化(EERD=1)
- 3.レジスタ35h~37hのコンフィギュレーション設定の編集(RAM)
- 4.EECMD =00h後の、EECMD=11hによりEEPROMの更新(全コンフィギュレーションRAM→EEPROM)
- 5.自動リフレッシュの有効化(EERD=0)
- 6.デバイスをロックするために、間違ったパスワードPW(PW≠EEPW)を入力

補足:本製品は コンフィギュレーションレジスタのRAMミラーの値がアクティブ、つまり、現在のRAMミラーの設定で動作しております。EEPROMの書き込みを行っただけでは、設定は反映されません。EEPROMへ書き込みを行った場合、リフレッシュ(PORリフレッシュ、自動リフレッシュ又はソフトウェアによるリフレッシュ)を行いRAMミラーに値がコピーされることで設定が反映されます。

補足: RAMミラーへのみ書き込みを行うと、一時的なテストとして設定を反映することができますがリフレッシュ(PORリフレッシュ、自動リフレッシュ又はソフトウェアによるリフレッシュ)が行われると、EEPROMに書き込まれた、以前の設定がRAMミラーに上書きされてしまいます。リフレッシュによる上書きを避けたい場合は、EEPROM更新コマンドを実行してください。

4.7.割り込み出力

割り込み出力端子 $\overline{\text{INT}}$ は6つの異なる機能でトリガーされます:

- ・定周期タイマ割り込み機能
- ・定周期タイムアップデート割り込み機能
- ・アラーム割り込み機能
- ・外部イベント機能
- ・自動バックアップ電源切り替え割り込み機能
- ・パワーオンリセット割り込み機能

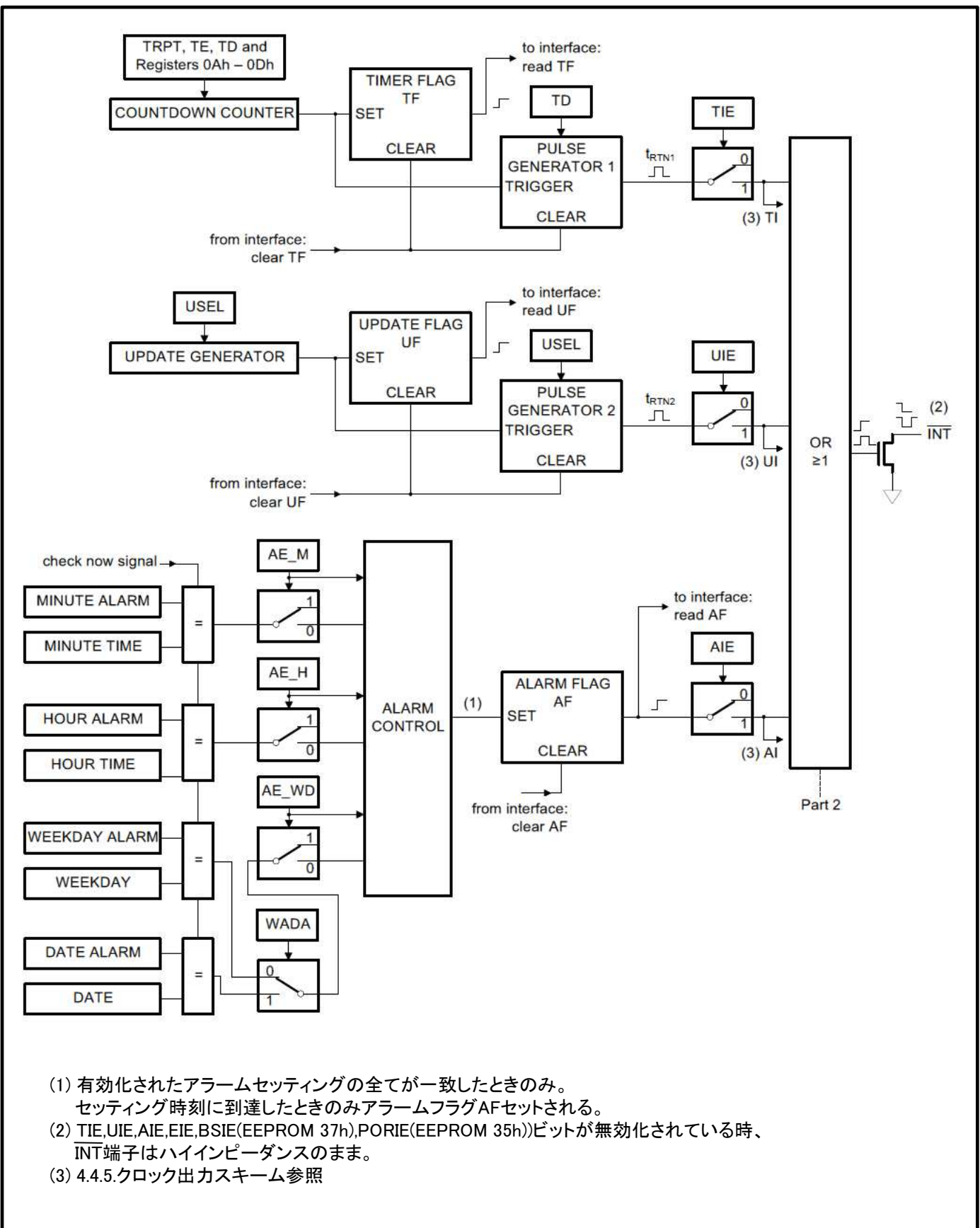
4.7.1.割り込みのサービシング

$\overline{\text{INT}}$ 端子は6種類の割り込みを出力します。出力信号はこれらの割り込みの論理和ORが出力されます。1つの割り込みが検出された時($\overline{\text{INT}}$ 端子がネガティブパルスまたはLOWレベル出力を発生)、どの割り込みが発生したかを確認するためTF,UF,AF,EVF,BSF,PORFフラグを読み出すことができます。割り込み出力を無効化したい場合は、TIE,UIE,AIE,EIE,BSIE(EEPROM 37h),PORIE(EEPROM 35h)ビットをクリアしてください。 $\overline{\text{INT}}$ 端子への出力なしで割り込みイベントが発生したかどうかを確認するために、TF,UF,AF,EVF,BSF,PORF割り込みフラグをソフトウェアで読み出すことができます。(ポーリング)

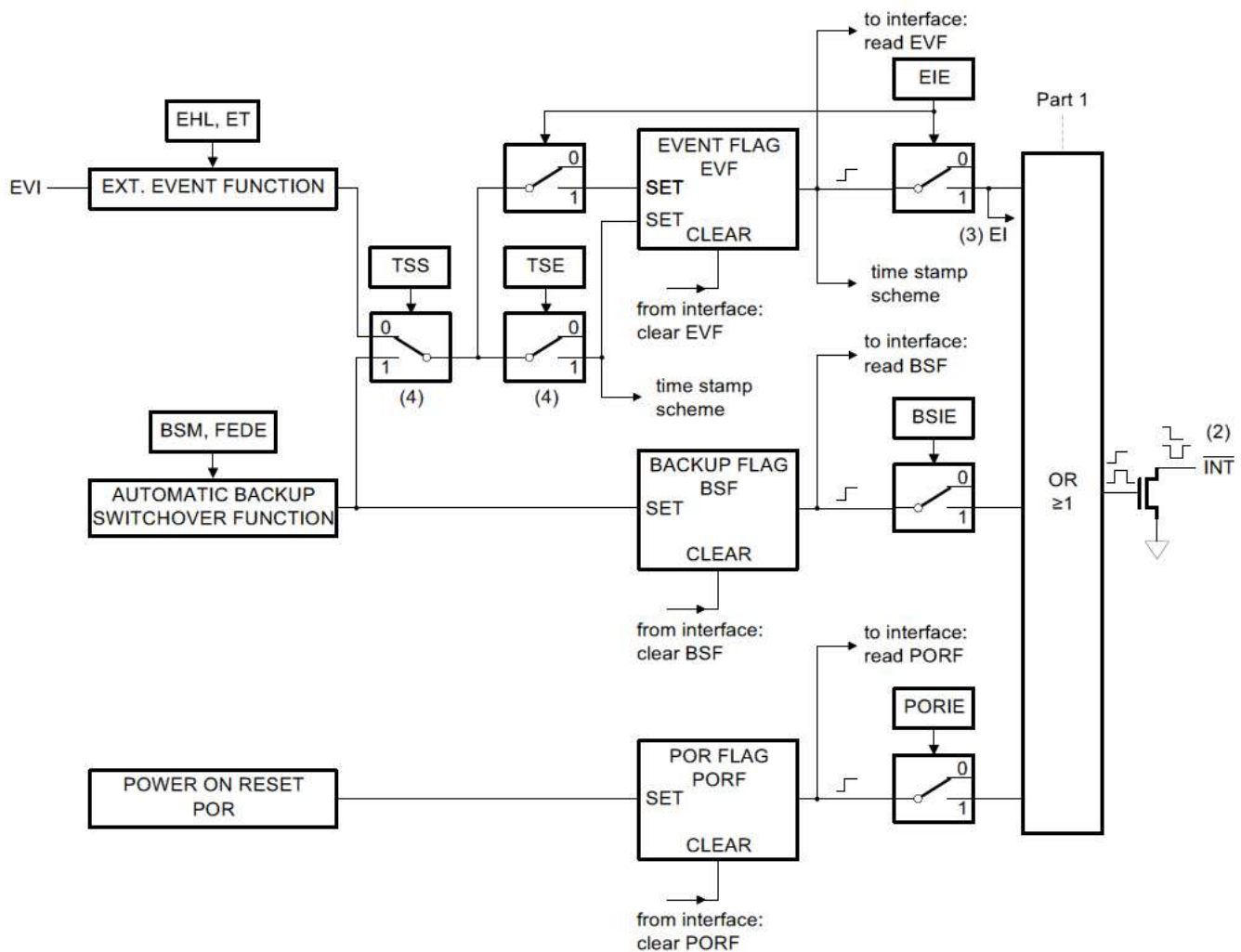
注意:EVFフラグは、TSSビットとTSEビットが1に設定されていた場合、バックアップ電源切り替え機能のイベントによってもセットされます。

4.7.2. 割り込みスキーム

割り込みスキーム(パート1)



割り込みスキーム(パート2)



(2) TIE,UIE,AIE,EIE,BSIE(EEPROM 37h),PORIE(EEPROM 35h)ビットが無効化されていると、 $\overline{\text{INT}}$ 端子はハイインピーダンス

(3) 4.4.5.クロック出力スキーム参照

EIE=1でEVFフラグがクリアされており、TSS=0でEVI端子に外部イベントが起こる、またはTSS=1で自動バックアップ電源切り替えが起こると内部信号EIが生成されることに留意してください。

(4) 注:EVFフラグは、TSS=1で(EIE=1又はTSE=1)の場合、自動電源切り替え機能のイベントによってもセットされます。

4.14.タイムスタンプ機能のタイムスタンプスキーム参照。

4.8.定周期タイマ割り込み機能

定周期タイマ割り込み機能は割り込みイベントを1回あるいは244.14 μ s ～4095分までの周期で定期的に発生させます。TRPTが0にセットされている場合(デフォルト)、シングルモードが選択されています。シングルモードではカウンタが0に到達した後停止されTEビットがリセットされます。定周期タイマ(リピートモード)が必要な場合TRPTビットを1にセットします。リピートモードではタイマ値0及びタイマ値1レジスタに書き込まれた値がリロードされます。TEビットがクリアされるかTRPTビットが0にセットされるまでこれが繰り返されます。TRPTビットを0にセットすると、次にカウンタが0に到達したときに停止されTEビットがクリアされます。タイマ値に0をロードするとタイマが停止し、割り込みがクリアされTFフラグがリセットされます。

定周期タイマが初めて開始されたとき、最初の1周期だけは不正確になります。最初の1周期がずれる量は選択されたソースクロックに依存します。

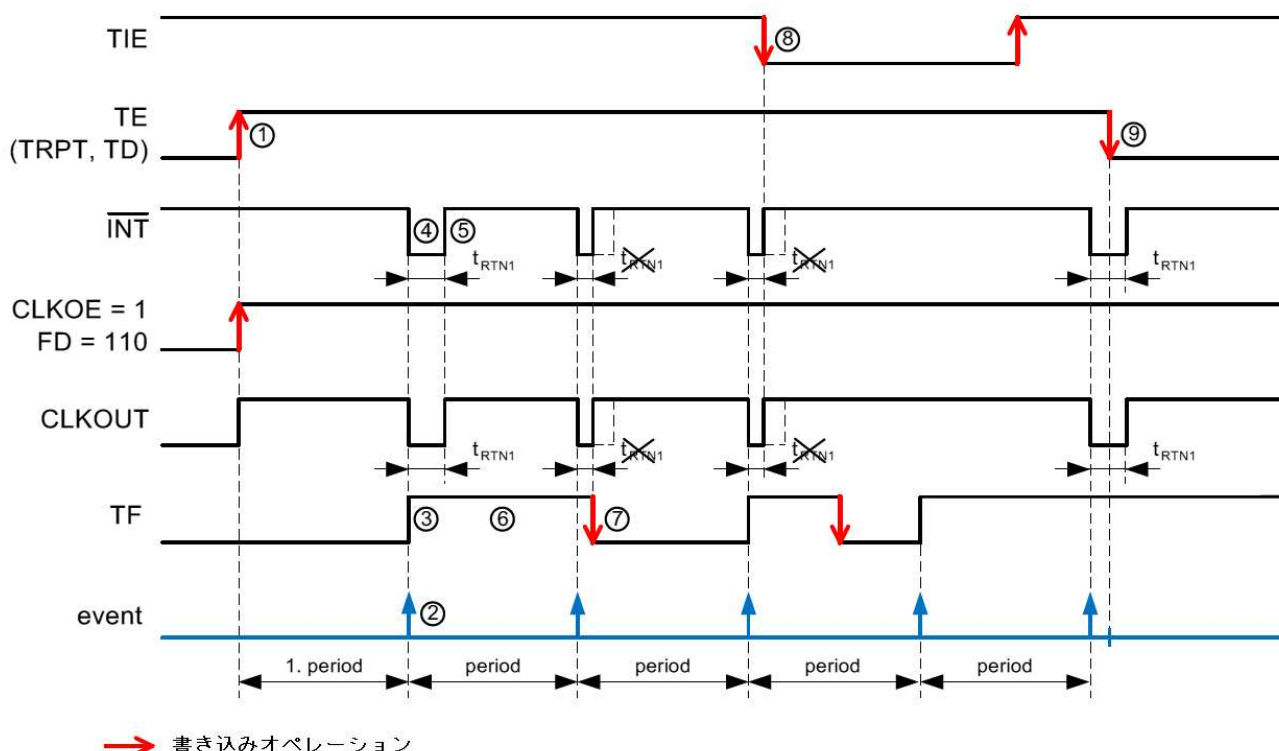
割り込みイベントが発生したとき、 $\overline{\text{INT}}$ 端子がLOWレベル出力になり、割り込みイベントが発生したことを示すためTFフラグが1にセットされます。コントロールレジスタ2のTIEビットが1にセットされた時だけ $\overline{\text{INT}}$ 端子出力が有効化されます。 $\overline{\text{INT}}$ 端子(また、TI信号で動作している時CLKOUT端子)のLOWレベル出力は自動リセット時間 t_{RTN1} が経過する、又はTFフラグが0にクリアされてキャンセルされたとき自動的にクリアされます。

- $t_{\text{RTN1}} = 122 \mu\text{s}$ (TD = 00)
- $t_{\text{RTN1}} = 7.813 \text{ ms}$ (TD = 01, 10, 11)

CTIEとCLKIEが1にセットされていてCLKOEビットが0にクリアされており、周波数がFDフィールドにより選択されている場合、TIEビットが1にセットされると内部カウントダウンタイマ割り込みパルス(TI)は、CLKOUT端子のクロック出力を自動的に行う為に使用できます。割り込みパルス(TI)は、FDフィールドで110を選ぶと、CLKOUT周波数としても使用できます(4.4.5クロック出力スキーム参照)。

4.8.1.定周期タイマダイアグラム

定周期カウントダウンタイマ機能のダイアグラム:例 リピートモード($TRPT = 1$)、 $\overline{INT}$ 端子上的の割り込み($TIE=1$)とCLKOUT端子上的のカウントダウンタイマ信号 ($CLKOE = 1$ 、 $FD = 110$)。



- ① TEビットに1を書き込むと、あらかじめ設定したレジスタ(0Ah,0Bh)内のタイマ値から定周期タイマがカウントダウンを開始します。同じ様に、リピートモードを選択するためにTRPTビットを1にセットし、TDフィールドで希望のタイマクロック周波数を選択できます。
- ② タイマカウント値が000hに到達すると、割り込みイベントが発生します。割り込み発生後、 $TRPT=1$ の場合、あらかじめ設定したタイマ値がタイマカウンタにリロードされ、カウントダウンが再開されます。
- ③ 定周期カウントダウンタイマ割り込みが発生すると、TFビットが1にセットされます。
- ④ TIE,CLKOEビットが1でFDが110にセットされているとき定周期タイマ割り込みが発生した場合、 $\overline{INT}$ 端子出力とCLKOUT端子出力がLOWになります。
- ⑤ 自動リセット時間 t_{RTN1} の間 $\overline{INT}$ 端子出力とCLKOUT端子がLOWになり、 t_{RTN1} 経過後自動的にHIGHにクリアされます。TDフィールドでタイマクロックソース周波数と t_{RTN1} の時間が定義されています。
 $t_{RTN1} = 122 \mu s$ (TD = 00) または $t_{RTN1} = 7.813 ms$ (TD = 01, 10, 11)。
- ⑥ TFビットはソフトウェアで0にクリアされるまで1を維持します。
- ⑦ $\overline{INT}$ 端子とCLKOUT端子出力がLOWの場合、TFフラグがクリアされた瞬間に割り込み信号がクリアされます。
- ⑧ $\overline{INT}$ 端子とCLKOUT端子出力がLOWの場合、TIEビットがクリアされた瞬間に割り込み信号がクリアされます。
- ⑨ TEに0を書き込むと、定周期割り込み機能は停止し $\overline{INT}$ 端子出力とCLKOUT端子出力が自動リセット時間 t_{RTN1} 後クリアされます。

4.8.2.定周期タイマ割り込み機能の使用

下記のレジスタ、フィールド、ビットは定周期タイマ機能と自動クロック出力機能に使用します:

- ・タイマ値0レジスタ(0Ah)(3.6.定周期タイマコントロールレジスタ参照)
- ・タイマ値1レジスタ(0Bh)(3.6.定周期タイマコントロールレジスタ参照)
- ・タイマステータス0レジスタ (0Ch) (3.6.定周期タイマコントロールレジスタ参照)
- ・タイマステータス1シャドウレジスタ (0Dh) (3.6.定周期タイマコントロールレジスタ参照)
- ・TFフラグ(3.7.ステータスとコントロールレジスタ,0Eh-ステータス参照)
- ・TRPTビット、TEビット、TDフィールド(3.7. ステータスとコントロールレジスタ,0Fh-コントロール1参照)
- ・TIEビット(3.7. ステータスとコントロールレジスタ,10h-コントロール2参照)
- ・CTIEビット(3.7. ステータスとコントロールレジスタ,12h-クロック割り込みマスク参照)

CLKOUT端子に定周期タイマ割り込みを出力させるため(CLKOE=1,FD=110)には以下のビットを使用します:

- ・CLKOEビット、FDフィールド(3.15.4.EEPROMクロック出力レジスタ,35h-EEPROMクロック出力参照)

INT端子への意図しない割り込みの発生を避けるため、他のどのタイマ設定よりも前にTIEビットおよびTEビットに0を書き込むことを推奨します。RESETビットに1を書き込むか又は秒レジスタに値を書き込むと、定周期タイマ割り込み機能が遅れます(4.17.リセットビット機能参照)。定周期タイマ割り込み機能を使わない場合、タイマ値レジスタ(0Ah)をユーザーRAMとして使用することができます。タイマクロックソース選択フィールドTDは定周期タイマ割り込み機能用のカウントダウン周期(ソースクロック)を選択するために使用されます(4種類の設定が可能です)。

定周期タイマ割り込み機能と自動クロック出力機能の開始手順:

1. TE,TIE,TFビットを0に初期化。こうすることで、INT端子への意図しない割り込みの発生を避ける。
2. 定周期タイマ(リピートモード)が必要な場合、TRPTビットに1をセット。
3. TDフィールドに対応する値を書き込んでタイマクロックソース周波数を選択。
4. タイマクロックソース周波数に基づいたカウントダウン周期を選択し、タイマ値レジスタ(0Ah及び0Bh)にタイマ値を書き込む。下表参照。
5. INT端子へハードウェア割り込み信号を出力したい場合は、TIEビットに1をセット。
6. タイマ割り込みが発生時、クロック出力を可能とする為にCTIEビットは1にセット。4.4.5.クロック出力スキーム参照。
7. CLKOUT端子に割り込み信号を出力したい場合はTIEビットとCLKOEビットに1をセットしFDフィールドに110をセット。
8. 定周期タイマを開始させるためにTEビットを0から1にセット。アドレス0Fhのビット0が送信された後のSCL信号の立ち上がりエッジをトリガーにカウントダウンがスタート。次頁のスタートタイミング図参照。

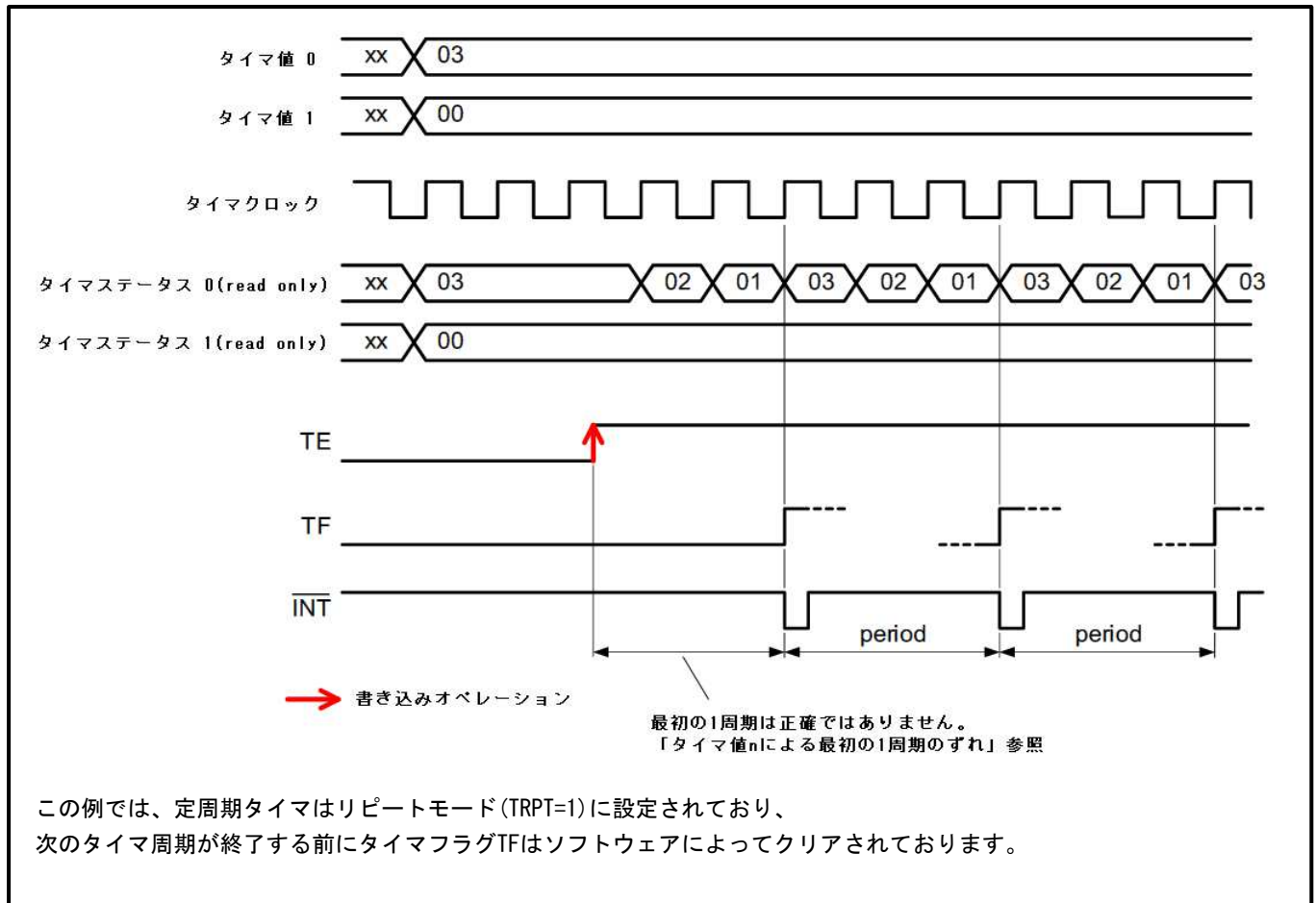
カウントダウン周期(秒換算):

$$\text{カウントダウン周期[s]} = \frac{\text{タイマ値}}{\text{タイマクロック周波数[Hz]}}$$

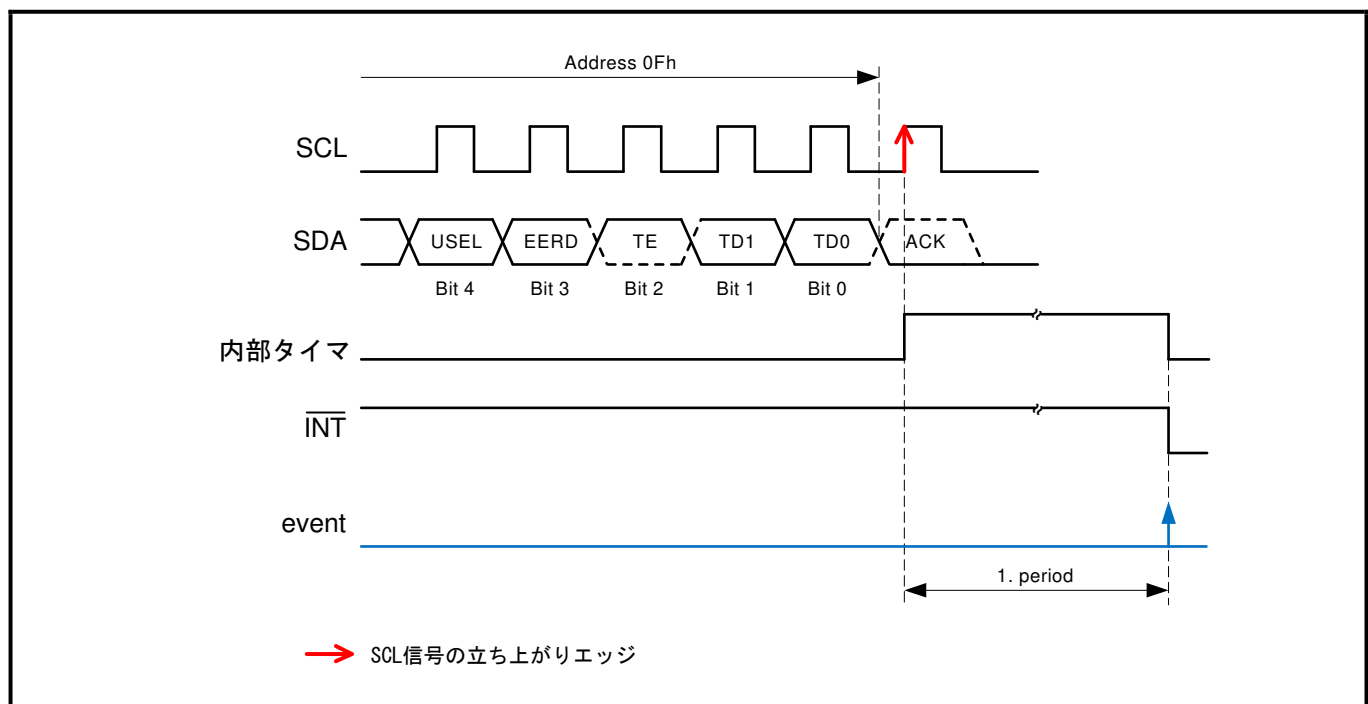
カウントダウン周期:

タイマ値 (0Ah及び0Bh)	カウントダウン周期			
	TD=00(4096Hz)	TD=01(64Hz)	TD=10(1Hz)	TD=11(1/60Hz)
0	-	-	-	-
1	244.14 μ s	15.625 ms	1 s	1 min
2	488.28 μ s	31.25 ms	2 s	2 min
:	:	:	:	:
41	10.010 ms	640.63 ms	41 s	41 min
205	50.049 ms	3.203 s	205 s	205 min
410	100.10 ms	6.406 s	410 s	410 min
2048	500.00 ms	32.000 s	2048 s	2048 min
:	:	:	:	:
4095(FFFh)	0.9998 s	63.984 s	4095 s	4095 min

カウントダウンタイマの一般的な挙動:



定周期タイマのスタートタイミング:



4.8.3.最初の1周期のずれ

定周期タイマ割り込みが有効化されている場合にTFフラグがセットされると、割り込み信号が1つINT端子に出力されます。割り込みの制御の仕方の詳細は4.7.割り込み出力を御参照ください。

タイマを初めてスタートさせたとき、最初の1周期は不正確になります。この不正確さは、タイマクロックソースと同期していないインターフェースクロックがタイマ有効化の指示を出していることによります。2回目以降のタイマ周期はこのようなずれは発生しません。最初のタイマ周期がずれる量は選択したタイマクロックソース周波数に依存します。下表を参照してください。

タイマ値n⁽¹⁾による最初の1周期のずれ:

TD	タイマクロック周波数	最初の1周期の長さ		2周期目以降の長さ
		最短	最長	
00	4096 Hz	n*244 μs	(n+1)*244 μs	n*244 μs
01	64 Hz	n*15.625 ms	(n+1)*15.625 ms	n*15.625 ms
10	1 Hz	n*1 s	n*1 s+15.625ms	n*1 s
11	1/60 Hz	n*60 s	n*60 s+15.625ms	n*60 s

(1)1~4095までの値がタイマ値nとして有効です。タイマ値nに0を書き込むと定周期タイマ開始しません。

カウントダウンが終了する度、定周期タイマフラグ(ステータスレジスタのTFビット)がセットされます。TFビットはコマンドによってのみクリアできます。割り込みを有効化している場合、INT端子に割り込みパルスが発生します。

タイマ値(タイマ値0及びタイマ値1レジスタ)を読み込むと、定周期タイマの現在のカウント値ではなく設定値が読み出されます。定周期タイマの現在のカウント値はタイマステータス0及びタイマステータス1レジスタで読み出すことができます。

4.8.4.シングルモード(TRPT=0)

TRPTビットが0(デフォルト)にセットされているとき、シングルモードが選択されます。シングルモードではカウントダウンタイマはカウント値が0になった後停止しTEビットは自動的にクリアされます。TFフラグはソフトウェアにより0にクリアされるまで1を維持します。

参考:進行中のカウントダウンはTEビットに0を書き込むことによって停止できます。割り込みは実行されません。タイマステータス0とタイマステータス1レジスタは最後に更新された値を保持します。

4.8.5.リピートモード(TRPT=1)

TRPTビットが1にセットされているとき、リピートモードが選択されます。リピートモードでは定周期カウントダウンモードでタイマ値が0になるとタイマ値0及びタイマ値1レジスタに書き込まれた値が自動的にリロードされます。このリピートはTEが0にクリアされるまで続きます。TEビットに0が書き込まれるとタイマステータス0とタイマステータス1レジスタは最後に更新された値を保持します。TFフラグはソフトウェアにより0にクリアされるまで1を維持します。

注: 同レジスタ内のTEビットが1のままなので、機能を停止させるためカウントダウン中TRPTビットだけ1から0に変えると直ぐに設定済みのタイマ値がカウントダウンタイマに自動的にリロードされます。最後のカウントダウン周期は意図したものより長くなりますが、0に達したのち正確に停止しTEビットは自動的にクリアされます。

注RR-3028-C7はカウントダウン値が0に達すると64Hzを出力するため動作中のカウントダウンはタイマ値に0を書き込むことによって停止させないでください。

通常通りTEビットに0を書き込むことによって機能を停止してください。

4.9. 定周期タイムアップデート割り込み機能

定周期タイムアップデート割り込み機能は、USELビットで設定したタイマソースに従って、秒アップデートまたは分アップデート割り込みを定期的に発生します。

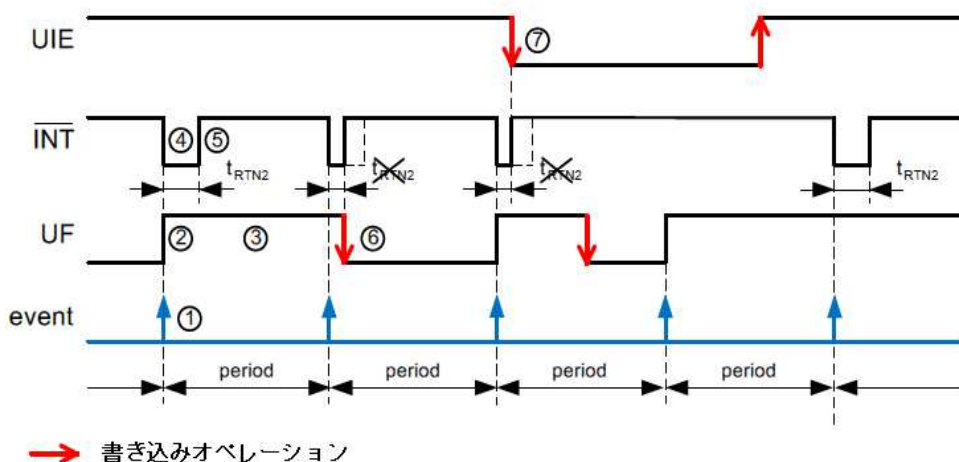
イベントが発生すると、INT端子出力がLOWになりイベントが発生したことを示すためにUFフラグが1にセットされます。INT端子出力はコントロール2レジスタのUIEビットが1にセットされているときにのみ有効化されます。INT端子に出力されるLOWレベル信号は自動リセット時間 t_{RTN2} が経過するか又はUFフラグが0にクリアされてキャンセルされたとき自動的にクリアされます。

- USEL=0のとき $t_{RTN2} = 500\text{ ms}$ (秒アップデート)
- USEL=1のとき $t_{RTN2} = 7.813\text{ ms}$ (分アップデート)。

CUIEとCLKIEが1にセットされていてCLKOEビットが0にクリアされており、周波数がFDフィールドにより選択されている場合、UIEビットが1にセットされると内部カウントダウンタイマ割り込みパルス(UI)は、CLKOUT端子のクロック出力を自動的行う為に使用できます。(4.4.5.クロック出力スキーム参照)。

4.9.1. 定周期タイムアップデートダイアグラム

定周期タイムアップデート割り込み機能のダイアグラム:



- ① 内部クロックの値が秒アップデートまたは分アップデートと一致した時に定周期タイムアップデート割り込みイベントが発生します。USELビットで、秒アップデート、分アップデートの選択及びそれに対応する自動リセット時間 t_{RTN2} を決定しています。 $t_{RTN2} = 500\text{ ms}$ (秒アップデート) または $t_{RTN2} = 7.813\text{ ms}$ (分アップデート)。
- ② 前もってUFフラグがクリアされていた場合、定周期タイムアップデートが発生したとき、UFビットが1にセットされます。
- ③ UFビットはソフトウェアで0にクリアされるまで1を維持します。
- ④ UIEビットが1のときに定周期タイムアップデート割り込みが発生した場合、INT端子出力がLOWになります。
- ⑤ 自動リセット時間 t_{RTN2} の間INT端子出力がLOWになり、 t_{RTN2} 経過後自動的にHIGHにクリアされます。
- ⑥ INT端子出力がLOWの場合、UFフラグがクリアされた瞬間に割り込み信号がクリアされます。
- ⑦ INT端子出力がLOWの場合、UIEビットがクリアされた瞬間に割り込み信号がクリアされます。

4.9.2.定周期タイムアップデート割り込み機能の使用

下記のビットは定周期タイムアップデート割り込み機能と自動クロック出力機能に使用します:

- UFビット(3.7. ステータスとコントロールレジスタ,0Eh-ステータス参照)
- USELビット(3.7. ステータスとコントロールレジスタ,0Fh-コントロール1参照)
- UIEビット(3.7. ステータスとコントロールレジスタ,10h-コントロール2参照)
- CUIEビット(3.7. ステータスとコントロールレジスタ,12h-クロック出力割り込みマスク参照)

$\overline{\text{INT}}$ 端子への意図しない割り込みの発生を避けるため、他のどのタイムアップデート設定よりも前にUIEビットに0を書き込むことを推奨します。定周期タイムアップデート割り込みを完全に止めることはできませんが、UIEビットに0を書き込むことで、 $\overline{\text{INT}}$ 端子に発生するハードウェア割り込み信号を止めることができます。

RESETビット(3.7. ステータスとコントロールレジスタ,10h-コントロール2参照)に1を書き込むか又は秒レジスタに書き込みを行うと、アップデート周期に影響があります。

定周期タイムアップデート割り込み機能と自動クロック出力機能の使用手順:

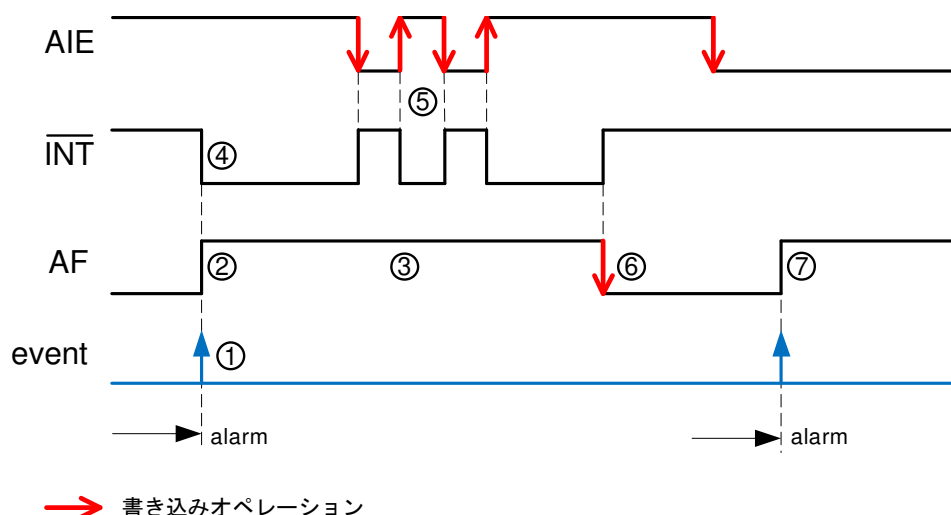
1. UIE、UFビットを0に初期化。
2. タイマソースクロックを選択し対応する値をUSELビットに書き込み。
3. $\overline{\text{INT}}$ 端子にハードウェア割り込みを発生させたい場合UIEビットに1セット。
4. タイムアップデート割り込みが発生時、クロック出力を可能とする為にCUIEビットは1にセット。
4.4.5.クロック出力スキーム参照。
5. 最初の割り込み信号は、秒アップデート、分アップデート共に、セットした次のイベントタイミングで発生。

4.10. アラーム割り込み機能

アラーム割り込み機能は、曜日/日、時、分のようなアラーム設定のタイミングで割り込みを発生させます。割り込みが発生したとき、 $\overline{\text{INT}}$ 端子出力がLOWになりイベントが発生したことを示すためにAFフラグが1にセットされます。 $\overline{\text{INT}}$ 端子出力はコントロール2レジスタのAIEビットが1にセットされているときにのみ有効化されます。

CAIEとCLKIEが1にセットされていてCLKOEビットが0にクリアされており、周波数がFDフィールドにより選択されている場合、AIEビットが1にセットされると内部カウントダウンタイマ割り込みパルス(AI)は、CLKOUT端子のクロック出力を自動的に行う為に使用できます。(4.4.5.クロック出力スキーム参照)。

4.10.1. アラームダイアグラム



- ① 全ての選択したアラームレジスタ(AE_xビット)が現在時刻と一致したときに、曜日/日、時、分アラーム割り込みが発生します。WADAビットで曜日アラームと日アラームの切り替えを行います。
- ② アラーム割り込みイベントが発生したとき、AFビットが1にセットされます。
- ③ AFビットはソフトウェアで0にクリアされるまで1を維持します。
- ④ AIEビットが1でアラーム割り込みが発生した場合、 $\overline{\text{INT}}$ 端子出力がLOWになります。
- ⑤ $\overline{\text{INT}}$ 端子出力がLOWの間にAIEビットが1から0に切り替わった場合、 $\overline{\text{INT}}$ 端子出力は即座にHIGHになります。AFビットが1の間、 $\overline{\text{INT}}$ 端子出力はAIEビットで制御することができます。
- ⑥ $\overline{\text{INT}}$ 端子出力がLOWの場合、AFビットを1から0に切り替えた瞬間に $\overline{\text{INT}}$ 端子出力がHIGHになります。
- ⑦ アラーム割り込みが発生したときにAIEビットが0だった場合、 $\overline{\text{INT}}$ 端子出力はHIGHのままです。

4.10.2.アラーム割り込み機能の使用

下記のレジスタ及びビットはアラーム割り込み機能に使用します:

- ・分カウンタ(01h) (3.3.時刻レジスタ参照)
- ・時カウンタ(02h) (3.3.時刻レジスタ参照)
- ・曜日カウンタ(03h) (3.4.日付レジスタ参照)
- ・日カウンタ(04h) (3.4.日付レジスタ参照)
- ・分アラームレジスタ及びAE_Mビット(07h)(3.5.アラームレジスタ参照)
- ・時アラームレジスタ及びAE_Hビット(08h)(3.5.アラームレジスタ参照)
- ・曜日/日アラームレジスタ及びAE_WDビット(09h)(3.5.アラームレジスタ参照)
- ・AFフラグ(3.7. ステータスとコントロールレジスタ,0Eh-ステータス参照)
- ・WADAビット(3.7. ステータスとコントロールレジスタ,0Fh-コントロール1参照)
- ・AIEビット(3.7. ステータスとコントロールレジスタ,10h-コントロール2参照)
- ・CAIEビット(3.7. ステータスとコントロールレジスタ,12h-クロック出力割り込みマスク参照)

INT端子への意図しない割り込みの発生を避けるため、他のどのアラーム設定よりも前にAIEビットに0を書き込むことを推奨します。RESETビットに1を書き込むか又は秒レジスタに書き込みを行うと、次のアラーム割り込み時間に影響があります(4.17.リセットビット機能参照)。アラーム割り込み機能を使わない場合、アラームレジスタのうちの1バイト(07h)をユーザーRAMとして使用することができます。

この場合、AIEビットに確実に0を書き込んでください(AIEビットに1を書き込んでアラームレジスタをユーザーRAMとして使用すると、INT端子への意図しない割り込みが発生する可能性があります)。

アラーム割り込み機能の使用手順:

1. AIEビット、AFビットを0に初期化。
2. WADAビットを設定して曜日アラームか日アラームかを選択。WADA=0のとき曜日アラーム、WADA=1のとき日アラーム。
3. レジスタ07h~09hにアラーム設定を書き込み。3つのアラーム有効化ビットAE_M、AE_H、AE=WDは、対応するレジスタをマッチングに使用するか否かを選択するために使用します。下表を参照してください。
4. アラームが発生時、クロック出力を可能とする為にCAIEビットを1にセット。4.4.5.クロック出力スキーム参照。
5. INT端子にハードウェア割り込みを発生させたい場合AIEビットに1セット。

アラーム割り込み:

アラーム有効化ビット			アラームイベント
AE_WD	AE_H	AE_M	
0	0	0	曜日/日、時、分カウントが一致(1週間ごと/1月ごと)
0	0	1	曜日/日、時カウントが一致(1週間ごと/1月ごと)
0	1	0	曜日/日、分カウントが一致(指定した曜日/日の1時間ごと)
0	1	1	曜日/日カウントが一致(1週間ごと/1月ごと)
1	0	0	時、分カウントが一致(1日ごと)
1	0	1	時カウントが一致(1日ごと)
1	1	0	分カウントが一致(1時間ごと)
1	1	1	全て無効化 - デフォルト値

AE_x bits (where x is WD, H or M)
 AE_x = 0: Alarm is enabled
 AE_x = 1: Alarm is disabled - Default value

4.11.外部イベント割り込み機能

外部イベント割り込み及びタイムスタンプ機能はTSS、TSE、EIEビットで有効化できます。ETフィールドのイベント入力EVIはエッジまたはフィルタ機能を備えたレベル検出かを設定でき、EHLビットによりアクティブエッジかレベルかを設定できます。

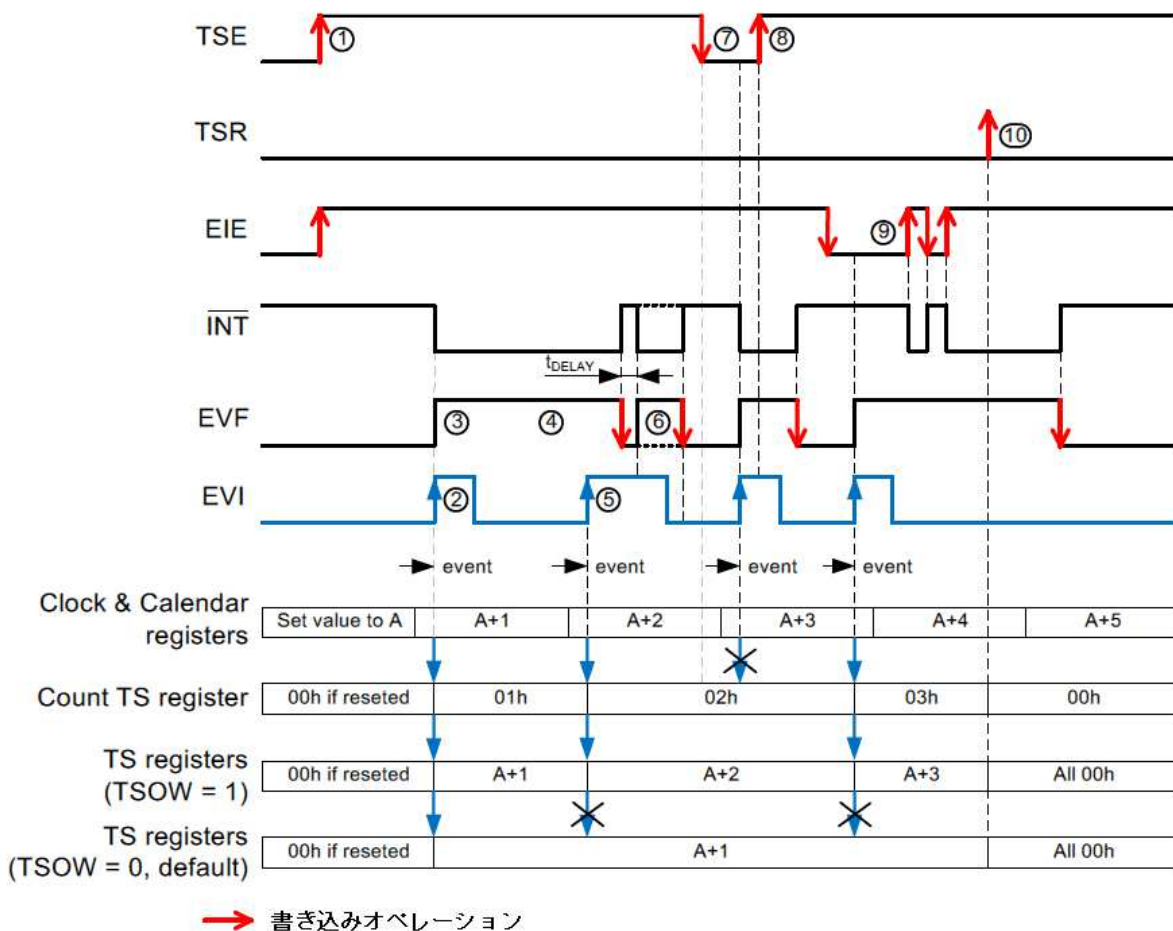
有効化(TSS=0, TSE=1, EIE=1でEVFフラグが0にクリア)されていて、EVI端子で外部イベントを検出した場合、時刻、日付レジスタのデータがキャプチャされタイムスタンプレジスタにコピーされ、 $\overline{\text{INT}}$ 端子に割り込み信号が出力され、外部イベントが発生したことを示すためEVFフラグが1にセットされます。

CEIEとCLKIEが1にセットされていてCLKOEビットが0にクリアされており、周波数がFDフィールドにより選択されている場合、ビットTSS=0且つビットEIE=1のとき内部カウントダウンタイマ割り込みパルス(EI)は、CLKOUT端子のクロック出力を自動的に行う為に使用できます。(4.4.5.クロック出力スキーム参照)。

注意:EVFフラグは、TSSビットとTSEビットが1に設定されていた場合、バックアップ電源切り替え機能のイベントによってもセットされます。

4.11.1. 外部イベントダイアグラム

外部イベント割り込み機能のダイアグラム。例 EHL=1 HIGHレベル/立ち上がりエッジ検出:



- ① 外部イベント割り込み機能からのタイムスタンプが必要な場合、クロックとカレンダーを初期化し TSS=0、TSE=1に設定しTSOWを0又は1に選択してください。割り込みをINT端子に発生させたい場合EIEビットを1にセットしてください。INT端子出力をリセットしてイベントの発生に備えるためEVFフラグをクリアする必要があります。この例では、EHL=1としてHIGHレベル/立ち上がりエッジ検出となっています。エッジ検出(ET=00)又はフィルタ機能を備えたレベル検出(ET≠00)を選択してください。
- ② EVI端子上で外部イベントを検出。ETフィールドの設定でフィルタリング(ET≠00)を使用するときはデバウンス時間に注意してください。タイムスタンプレジスタに値(A+1)がキャプチャ/コピーされ、カウントタイムスタンプレジスタの値が1ずつ増加します。タイムスタンプレジスタは上書きビットTSOWの値に関係なく常に動作しています。
- ③ 外部イベント割り込みが発生したとき、EVFフラグが1にセットされ、EIE=1のときINT端子出力はLOWとなります。
- ④ EVFフラグはソフトウェアで0にクリアされるまで1を維持します。
- ⑤ EVFフラグが0にリセットされていないのでINT端子に割り込み信号が発生していません。しかし、タイムスタンプ上書きビットTSOWが1にセットされている場合、新しい値(A+2)がタイムスタンプレジスタにキャプチャされます。
- ⑥ エッジ検出が有効化されている場合(ET=00)、EVI端子入力がHIGHレベルであっても、EVFフラグは0にクリアされます。フィルタを備えたレベル検出が有効化されている場合(ET≠00)、 $t_{DELAY}(t_{SP} < t_{DELAY} < 2t_{SP})$ 後EVFフラグは再度セットされます。EVI端子入力がLOWレベルの場合、EVFもクリアされます。
- ⑦ TSEビットが0にセットされた場合、タイムスタンプはキャプチャされません。
- ⑧ EVI端子入力がHIGHでTSEビットが0から1にセットされた場合、イベントは検出されません。
- ⑨ EVFビットが1の間、INT端子出力はEIEビットで制御することができます。
- ⑩ TSRビットを1にセットしたとき、7つ全てのタイムスタンプレジスタ(カウントタイムスタンプ~年タイムスタンプ)が00hにリセットされます。TSRビットは読み出し時常に0を返します。

4.11.2.外部イベント割り込み機能の使用

下記のレジスタ及びビットは自動バックアップ電源切り替え機能、タイムスタンプ機能及び自動クロック出力機能に使用します:

- ・秒カウンタ(00h)(3.3.時刻レジスタ参照)
- ・分カウンタ(01h)(3.3.時刻レジスタ参照)
- ・時カウンタ(02h)(3.3.時刻レジスタ参照)
- ・日カウンタ(04h)(3.4.日付レジスタ参照)
- ・月カウンタ(05h)(3.4.日付レジスタ参照)
- ・年カウンタ(06h)(3.4.日付レジスタ参照)
- ・カウントタイムスタンプレジスタ(14h)(3.9.タイムスタンプレジスタ参照)
- ・秒タイムスタンプレジスタ(15h)(3.9.タイムスタンプレジスタ参照)
- ・分タイムスタンプレジスタ(16h)(3.9.タイムスタンプレジスタ参照)
- ・時タイムスタンプレジスタ(17h)(3.9.タイムスタンプレジスタ参照)
- ・日タイムスタンプレジスタ(18h)(3.9.タイムスタンプレジスタ参照)
- ・月タイムスタンプレジスタ(19h)(3.9.タイムスタンプレジスタ参照)
- ・年タイムスタンプレジスタ(1Ah)(3.9.タイムスタンプレジスタ参照)
- ・EVFビット(3.7.ステータスとコントロールレジスタ、0Eh-ステータス参照)
- ・TSEビット、EIEビットと12_24ビット(3.7.ステータスとコントロールレジスタ、10h-コントロール2参照)
- ・CEIEビット(3.7.ステータスとコントロールレジスタ、12h-クロック割り込みマスク参照)
- ・EHLビット、ETフィールド、TSRビット、TSOWビット、TSSビット(3.8.イベントコントロールレジスタ、13h-イベントコントロール参照)

$\overline{\text{INT}}$ 端子への意図しない割り込みの発生を避けるため、他のどの外部イベント設定よりも前にTSEビットとEIEビットに0を書き込むことを推奨します。

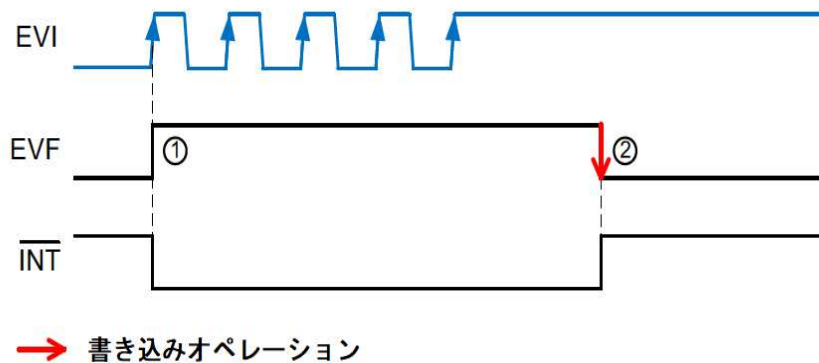
TSEとEIEをクリアする前にTSSビットの値を1から0に変更すると望まない割り込みの発生が可能であることに留意してください(EHLの設定によりETフィールドのステータスに依らない)。

外部イベント機能、タイムスタンプ機能及び自動クロック出力機能の使用手順:

1. TSE、EIEを0に初期化。
2. EVFフラグを0にクリア。
3. EVI端子への外部イベント入力をタイムスタンプと割り込みソースとするためTSSビットに0をセット。
4. 全てのタイムスタンプレジスタを00hにリセットするためにTSRビットに1をセット。TSRビットは自動的にクリアされます。
5. EVI端子の検出をHIGHレベルかLOWレベルか(又は立ち上がりエッジか立ち下りエッジ)選択するために、EHLビットに0か1をセット。
6. タイムスタンプレジスタを上書き最新のイベント発生時を記録したい場合TSOWビットに1をセット。
参考:カウントタイムスタンプTSは上書きTSOWビットの設定に依らず常に動作しております。
7. 全てのタイムスタンプレジスタを00hにリセットするためTSRビットに1を書き込む。TSRビットは読み出し時常に0を返す。
8. 外部イベントが発生したとき、クロック出力を有効化したい場合はCEIEビットに1をセット。
9. タイムスタンプ機能を有効化したい場合かTSEビットに1をセット。
10. $\overline{\text{INT}}$ 端子にハードウェア割り込みを発生させたい場合EIEビットに1セット。

4.11.3.エッジ検出(ET=00)

立ち上がりエッジ検出と割り込み出力の例:

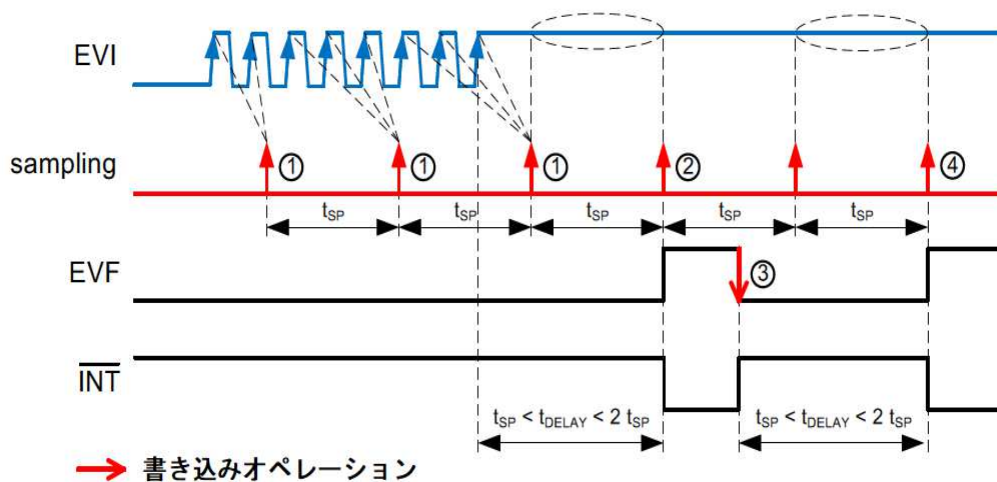


設定: EHL=1, ET=00, TSS=0, EIE=0

- ① 立ち上がりエッジがEVI端子で検出されたとき、EVFフラグは1にセットされ $\overline{\text{INT}}$ 端子出力がLOWになります。
- ② $\overline{\text{INT}}$ 端子出力がLOWとき、EVFフラグが0にクリアされると、EVI端子出力がHIGHレベルのときでも直ちに $\overline{\text{INT}}$ 端子出力はHIGHとなります。

4.11.4.フィルタを備えたレベル検出(ET≠00)

HIGHレベル検出と割り込み出力の例:



設定: EHL=1, ET≠00, TSS=0, EIE=1

デジタルデバウンスフィルタリングサンプリング周期の利用:

ET=01, $t_{SP} = 3.9\text{ms}$

ET=10, $t_{SP} = 15.6\text{ms}$

ET=11, $t_{SP} = 125.0\text{ms}$

- ① 前のサンプリングパルスから次のサンプリングパルス、安定したHIGHレベルは未検出。
- ② 1つのサンプリング期安定したHIGHレベル信号を検出した場合、EVFフラグは1にセットされ $\overline{\text{INT}}$ 端子出力がLOWになります。遅延時間 t_{DELAY} は $t_{SP} \sim 2t_{SP}$ です。
- ③ $\overline{\text{INT}}$ 端子出力がLOWの場合、EVFフラグが0にクリアされると直ちに $\overline{\text{INT}}$ 端子出力はHIGHとなります。
- ④ EVI端子出力が安定したHIGHレベルのとき、再度EVFフラグは1にセットされ $\overline{\text{INT}}$ 端子出力がLOWになります。再度遅延時間 t_{DELAY} は t_{SP} から $2t_{SP}$ です。

4.12.自動バックアップ電源切り替え割り込み機能

BSMフィールド(EEPROM 37h)が01(DSM)または11(LSM)にセットされ主電源状態からバックアップ電源状態に切り替えられた時、自動バックアップ電源切り替え割り込み機能が割り込みイベントを発生させます。

TSS=1、TSE=1、BSIE=1で前もってBSFフラグが0にクリアされていて電源切り替えが検出されたとき、時刻とカレンダーレジスタはキャプチャされタイムスタンプレジスタにコピーされ、割り込みが発生しバックアップ電源切り替えが発生したことを示すためBSFフラグが1にセットされます。

外部イベント割り込み機能と同様、CLKOUT端子上のクロック出力は自動バックアップ電源切り替え割り込み機能によって制御されます。TSSとEIEビットが1にセットされ、自動バックアップ電源切り替え機能により生成された内部イベント割り込み信号(EI)は、CLKOUT端子のクロック出力を自動的に行う為に使用されます。

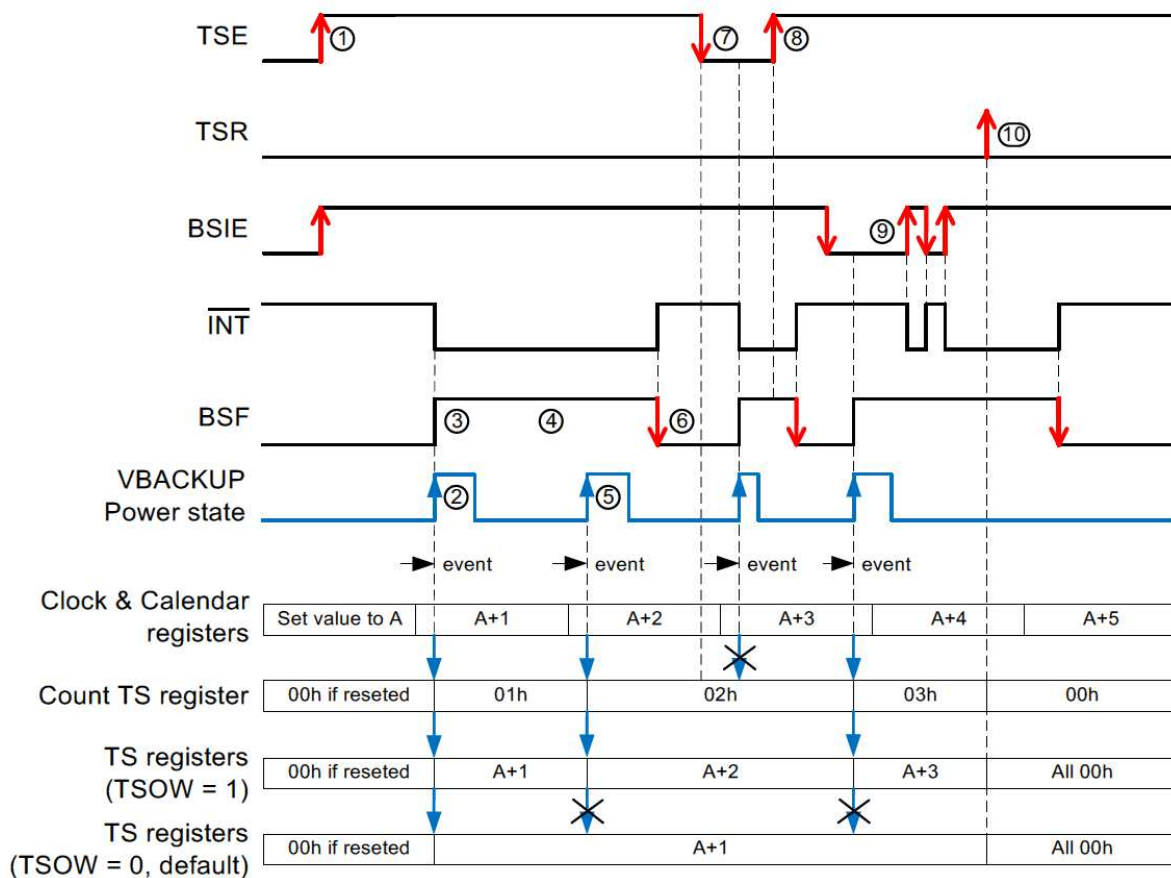
TSS、EIE、CEIE、CLKIEが1にセットされ、CLKOEが0クリアされ、FDフィールドで周波数が選択されている場合、再度V_{DD}電源状態のときCLKOUT端子は周波数を出力します(4.7.2.割り込みスキームと4.4.5.クロック出力スキーム参照)。

補足: デバウンスロジックは122μ~183μsデバウンス時間t_{DEB}を提供し、バックアップ電源切り替えがV_{BACKUP}からV_{DD}への切り替えが起こるときV_{DD}の振動をフィルタリングします(4.2.自動バックアップ電源切り替え機能参照)。I²Cアクセスはバウンス時間t_{DEB}後、V_{DD}電源状態のとき可能です。

補足: FEDE(EEPROM 37h)は、ファーストエッジ検出(≧7 V/m)を有効化するために常に1としてください(3.15.6.EEPROMバックアップレジスタ参照)。FEDE=1が工場出荷時のデフォルト値です。

4.12.1. 自動バックアップ電源切り替えダイアグラム

自動バックアップ電源切り替え割り込み機能のダイアグラム



→ 書き込みオペレーション(VDD電源状態時のみI²Cアクセス可能)

- ① バックアップ切り替え機能からのタイムスタンプが必要な場合、時刻・日付を初期化し、TSSとTSEビットを1にセットしTSOWを(0又は1)選択し、割り込みをINT端子に発生させたい場合BSIEビット(EEPROM 37h)を1にセットしてください。INT端子出力をリセットしてイベントの発生に備えるためBSFフラグをクリアする必要があります。電源切り替え機能を有効化するためにBSMフィールド(EEPROM 37h)を01(DSM)または11(LSM)にセットしてください。電源切り替え機能を選択するためにタイムスタンプソース選択ビットTSSを1にセットしてください。
- ② 主電源状態からバックアップ電源状態へのバックアップ電源切り替えが実行されます。タイムスタンプレジスタに値(A+1)がキャプチャ/コピーされ、カウントタイムスタンプレジスタの値が1ずつ増加します。
カウントタイムスタンプTSは上書きTSOWビットの設定に依らず常に動作しております。
- ③ 自動バックアップ電源切り替え割り込みイベントが発生したとき、BSFビットに1がセットされBSIE=1のときINT端子出力はLOWになります。
- ④ BSFフラグはソフトウェアで0を書き込むまで1を維持します。
- ⑤ BSFフラグが0にクリアされているためINT端子に割り込みは発生しません、しかし、タイムスタンプ上書きビットTSOWが1にセットされている場合、新しい値(A+2)がタイムスタンプレジスタにキャプチャされます。
- ⑥ INT端子出力がLOWの場合、BSFフラグを0にクリアした瞬間にINT端子出力がHIGHになります。
- ⑦ TSEが0にセットされている場合、タイムスタンプはキャプチャされません。
- ⑧ BSFが1でTSEビットが0から1にセットされた場合、イベントは検出されません。
- ⑨ BSIEビットの値が1の間、INT端子の状態はBSIEビットで制御されます。
- ⑩ TSRビットに1を書き込むと、7つ全てのタイムスタンプレジスタ(カウントタイムスタンプ~年タイムスタンプ)が00hにリセットされます。TSRビットは読み出し時常に0を返します。

4.12.2.自動バックアップ電源切り替え機能の使用

下記のレジスタ及びビットは自動バックアップ電源切り替え機能、タイムスタンプ機能及び自動クロック出力機能に使用します:

- ・秒カウンタ(00h)(3.3.時刻レジスタ参照)
- ・分カウンタ(01h)(3.3.時刻レジスタ参照)
- ・時カウンタ(02h)(3.3.時刻レジスタ参照)
- ・日カウンタ(04h)(3.4.日付レジスタ参照)
- ・月カウンタ(05h)(3.4.日付レジスタ参照)
- ・年カウンタ(06h)(3.4.日付レジスタ参照)
- ・カウントタイムスタンプレジスタ(14h)(3.9.タイムスタンプレジスタ参照)
- ・秒タイムスタンプレジスタ(15h)(3.9.タイムスタンプレジスタ参照)
- ・分タイムスタンプレジスタ(16h)(3.9.タイムスタンプレジスタ参照)
- ・時タイムスタンプレジスタ(17h)(3.9.タイムスタンプレジスタ参照)
- ・日タイムスタンプレジスタ(18h)(3.9.タイムスタンプレジスタ参照)
- ・月タイムスタンプレジスタ(19h)(3.9.タイムスタンプレジスタ参照)
- ・年タイムスタンプレジスタ(1Ah)(3.9.タイムスタンプレジスタ参照)
- ・BSFフラグ(3.7.ステータスとコントロールレジスタ、0Eh-ステータス参照)
- ・TSE,ビット、EIE,ビット、12,24ビット(3.7.ステータスとコントロールレジスタレジスタ、10h-コントロール2参照)
- ・CEIEビット(3.7.ステータスとコントロールレジスタレジスタ、12h-クロック割り込みマスク参照)
- ・TSRビット、TSOWビット、TSSビット(3.8.イベントコントロールレジスタ、13h-イベントコントロール参照)
- ・BSIEビット、FEDEビット、BSMフィールド(3.15.6.EEPROMバックアップレジスタ、37hEEPROMバックアップ参照)

INT端子への意図しない割り込みの発生を避けるため、他のどの設定よりも前にTSEビットとBSIEビットに0を書き込むことを推奨します。

自動バックアップ電源切り替え機能、タイムスタンプ機能及び自動クロック出力機能の使用手順:

1. TSE、BSIEビットを0に初期化。
2. BSFフラグを0にクリア。
3. バックアップ電源切り替えをタイムスタンプのソースとするためにTSSビットに1をセット。
4. 最新のイベントが発生したタイムスタンプを記録してタイムスタンプレジスタを上書きする場合TSOWビットを1にセット。
参考:カウントタイムスタンプTSは上書きTSOWビットの設定に依らず常に動作しております。
5. 全てのタイムスタンプレジスタを00hにリセットするために、TSRビットに1をセット。TSRビットは読み出し時常に0を返します。
6. バックアップ電源切り替えの発生時、クロック出力を有効化するためCEIEビットを1にセット
注意:この機能はTSSビットとTSEビットが1にセットされている時、自動バックアップ電源切り替え機能で動作しているだけです。4.4.5.クロック出力スキーム参照。
7. タイムスタンプ機能を有効化したい場合TSEビットに1をセット。
8. FEDEビット(EEPROM 37h)は常に1をセット。ファーストエッジ検出($\geq 7V/ms$)は常に有効化される。
9. INT端子にハードウェアへの割り込み信号を発生させたい場合BSIEビット(EEPROM 37h)に1をセット。
10. 切り替えモード(DSM又はLSM)を選択し、BSMフィールドに対応した値を書込む。

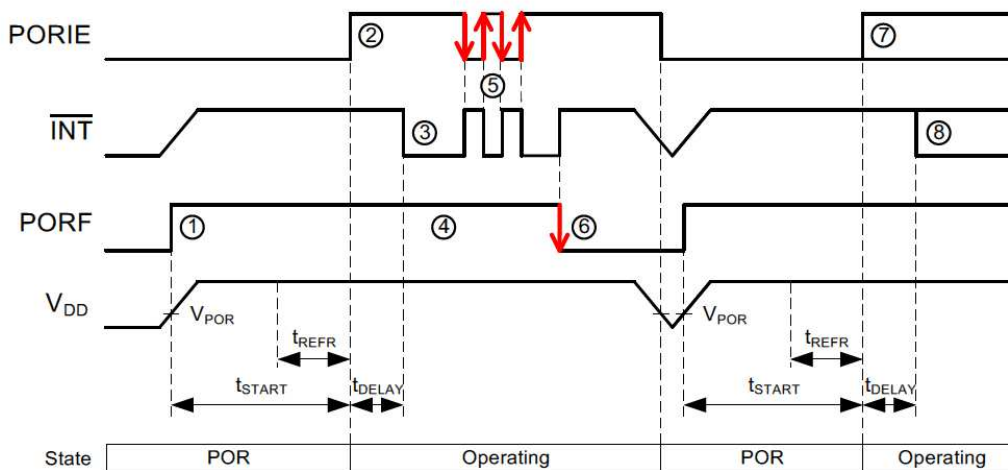
4.6.8.EEPROM 読み出し/書き込みコンディションも参照

4.13. パワーオンリセット割り込み機能

パワーオンリセット割り込み機能はPORIEビット(EEPROM 35h)によって有効化されます。PORIEビットは前もってRAMではなくEEPROMに設定されている必要があります(4.6.EEPROM読み出し/書き込み参照)。電源電圧が V_{POR} を下回り($V_{DD} < V_{POR}$)とパワーオンリセットが発生したことを示す為にPORFフラグに1がセットされ、PORIEビットに1がセットされている場合 $\overline{INT}$ 端子はLOWレベルとなります。PORFが1のとき時刻情報が壊れていることも示しています。この値はユーザーにより0が書かれるまで1を保持します。

4.13.1. パワーオンリセットダイアグラム

パワーオンリセット割り込み機能のダイアグラム



→ 書き込みオペレーション

- ① V_{DD} が V_{POR} 以下になるとPORFフラグがセットされる。
- ② 前もってPORIEビット(EEPROM 35h)がセットされていたとき(EEPROM内)、RAM内のPORIEビットはスタートアップタイム $t_{START}=0.2s$ 後の最初のリフレッシュ時間 $t_{PREFR} \sim 66ms$ 後に1にセットされます。
- ③ PORIEビットが1でパワーオンリセットが発生した場合、 $\overline{INT}$ 端子はディレイ時間 $t_{DELAY} \sim 1ms$ 後にLOWとなります。
- ④ PORFフラグはソフトウェアにより0にクリアされるまで1を保持します。
- ⑤ PORFフラグが1の間、 $\overline{INT}$ ステータスはPORIEビットで制御できます。
- ⑥ $\overline{INT}$ 端子がLOWのとき、PORFフラグを0にクリアすると $\overline{INT}$ 端子は即座にHIGHとなります。
- ⑦ 前もってPORIEビット(EEPROM 35h)が1にセットされていたとき(EEPROM内)、RAM内のPORIEビットはスタートアップタイム $t_{START}=0.2s$ 後の最初のリフレッシュ時間 $t_{PREFR} \sim 66ms$ 後に1にセットされます。又、前もってPORIEビット(EEPROM 35h)が0にセットされていたとき(EEPROM内)、RAM内のPORIEビットはスタートアップタイム $t_{START}=0.2s$ 後の最初のリフレッシュ時間 $t_{PREFR} \sim 66ms$ 後に0にセットされます。
- ⑧ PORIEビットが1でパワーオンリセットが発生した場合、 $\overline{INT}$ 端子はディレイ時間 $t_{DELAY} \sim 1ms$ 後にLOWとなります。又、PROIEビットが0でパワーオンリセットが発生した場合、 $\overline{INT}$ 端子はHIGHのままとなります。

4.13.2. パワーオンリセット割り込みの使用

下記のレジスタ及びビットはパワーオンリセット割り込み機能に使用します(EEPROMの処理を含む):

- PORFフラグ、EEBusyビット (3.7. ステータスとコントロールレジスタレジスタ、0Eh-ステータス参照)
- EERDビット(3.7. ステータスとコントロールレジスタレジスタ、0Fh-コントロール1参照)
- EEアドレスレジスタ(3.13.EEPROMメモリコントロールレジスタ,25h-EEPROMアドレス参照)
- EEデータレジスタ(3.13.EEPROMメモリコントロールレジスタ,26h-EEPROMデータ参照)
- EEコマンドレジスタ(3.13.EEPROMメモリコントロールレジスタ,27h-EEPROMコマンド参照)
- PORIEビット(3.15.4.EEPROMクロックレジスタ,35h-EEPROMクロック出力参照)

PORIEビットは前もってRAMではなくEEPROMに設定されている必要があります(4.6.EEPROM読み出し/書き込み参照)。

パワーオンリセット割り込み機能の使用手順:

1. 次のパワーオンリセットでINT端子にハードウェア割り込みを発生させたい場合、EEPROM内のPORIEビットを1にセット。EEPROM読み出し/書き込みに従う手順。
2. 最初の割り込みは次のPORイベント後に発生。

4.14. タイムスタンプ機能

TSEビットでタイムスタンプ機能を有効化することができます。タイムスタンプのソースは外部イベント機能(TSS=0)または自動バックアップ電源切り替え機能(TSS=1)を選択できます。

ソースが有効化されてイベントを検出した場合、タイムスタンプ(TS)レジスタに記録されます。TSOWビットが0にセットされEVFフラグが前もって0にクリアされていた場合、1回目のイベントが起こった時刻のみを記録します。TSOWビットが1にセットされた場合、最新のイベントが発生した時刻を記録します(EVFフラグはクリアされている必要はありません)。カウントタイムスタンプTSは上書きTSOWビットの設定に依らず常に動作しております

- TSRビットを1にセットしたとき、7つ全て(Count TS~Year TS)のタイムスタンプレジスタは00hにリセットされます。TSRビットは読み出し時常に0を返します。
- タイムスタンプを開始する前に、TSEビットに0を、TSRビットに1を書き込むことを推奨します。
- RESETビットに1を書き込む又は秒レジスタに書き込みを行うと、タイムスタンプのキャプチャ/コピーは行われません。RESTビットは読み出し時常に0を返します。
- TSEをクリアする前にTSSビットの値を1から0に変更すると、外部イベント割り込み機能からの望まないタイムスタンプのキャプチャ/コピーの発生が可能であることに留意してください(EHLの設定により、ETフィールドのステータスに依らない)。

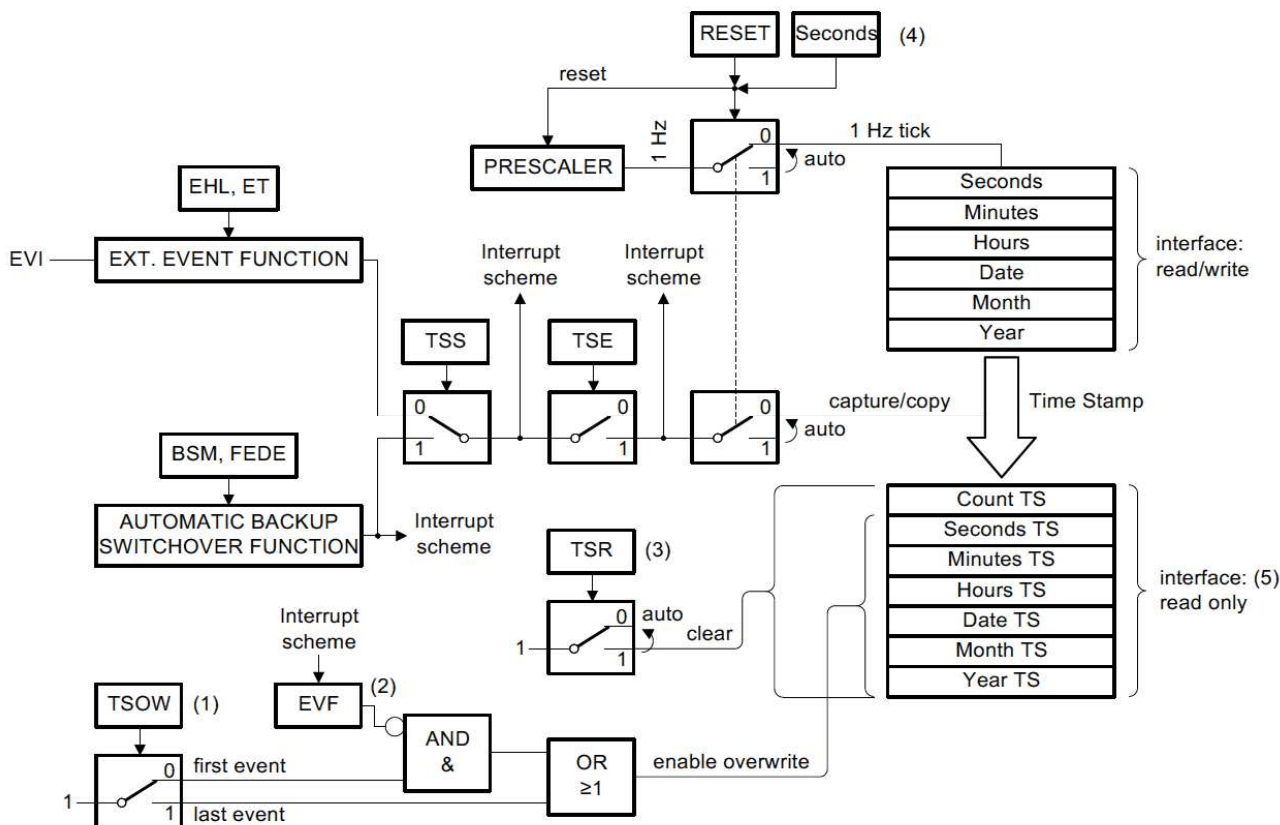
タイムスタンプ機能を使用する手順:

1. TSS、TSEに0を書き込み初期化する。
2. TSOW(0又は1)を選択し、EVFとBSFをクリアする。
3. TSRに1を書き込み、全てのタイムスタンプレジスタを00hにリセットする。TSRビットは読み出し時常に0を返す。
4. タイムスタンプのソースとして外部イベント機能(TSS=0)または自動バックアップ電源切り替え機能(TSS=1)を選択し、必要な機能を初期化する(4.11.外部イベントを割り込み機能又は4.12.自動バックアップ電源切り替え機能参照)。
5. タイムスタンプ機能を有効化するためにTSEビットに1をセット。

参考: INT信号はEIE(RAM)ビット又はBSIE(EEPROM 37h)ビットが1に設定されているとき発生します。EVFフラグ又はBSFフラグは対応したイベントが発生したことを示します。

注意: 最初のイベント検出の識別のために、EVFフラグが内部で使われるので、EVFフラグは外部イベント機能(TSS=0,TSE=1)からのイベントまたはバックアップ電源切り替え機能(TSS=1,TSE=1)のイベントにより設定されます。以下のスキーム参照。

タイムスタンプスキーム全体図:



- (1) **TSOW**ビットが**1**にセットされると、タイムスタンプレジスタ**TS**(秒**TS**～年**TS**)は上書きされます。最新のイベント発生時刻が記録されます。**TSOW**ビットが**0**にセットされると、タイムスタンプレジスタ**TS**は**1**回のみ上書きされます。初めのイベント機能を初期化又は再初期化する為に、**EVF**はクリアしてください(**TS**レジスタは**TSR**ビットに**1**を書込むことでクリアできます)。カウントタイムスタンプ**TS**は、上書きビット**TSOW**の設定に依らず常に動作しています。
- (2) 前もって**0**がセットされていた場合、**EVF**フラグは外部イベント又はバックアップ電源切り替えの発生を示します。**1**の値はユーザーにより**0**が書き込まれるまで維持されます。
EVFフラグが**1**にセットされるとき:
 - ・ **TSS=0**、(**EIE=1**又は**TSE=1**)で外部イベントが発生
 - ・ **TSS=1**、(**EIE=1**又は**TSE=1**)でバックアップ電源切り替えが発生
- (3) **TSR**ビットを**1**にセットしたとき、7つ全て(**Count TS**～**Year TS**)のタイムスタンプレジスタは**00h**にリセットされます。**TSR**ビットは読み出し時常に**0**を返します。
- (4) **RESET**ビットに**1**が書き込まれるか又は秒レジスタに書き込みをすると、秒レジスタの増加が停止しタイムスタンプのキャプチャ/コピーが実行されません。**RESET**ビットは読み出し時常に**0**を返します。
- (5) **I²C**でタイムスタンプレジスタへの読み出しアクセス中、タイムスタンプキャプチャ機能はフリーズされます。

4.7.2 割り込みスキーム箇所の割り込みスキーム(パート2)参照

4.15.周波数オフセット校正

EEOffset値を設定することによってエージングによる周波数ずれや周波数を正確にチューニングすることが出来ます。この校正は完全にデジタルで行われ、周波数温度特性を単純に上下にアップダウンさせる効果のみです。周波数温度特性を温度補償する効果はありません。EEOffset値は+255～-256の校正ステップをもった2の補数です。最小校正ステップ(1LSB)は $\pm 1/(16384 \times 64) = \pm 0.9537 \text{ ppm}$ でまた最大校正範囲は+243.2 ppm～-244.1 ppmです。校正周期は64秒です。

オフセット値EEOffsetの符号(+,-)は測定した周波数(公称32.768kHz)の偏差の符号と一致することに留意してください。非揮発性ユーザーEEPROM EEOffset値(工場校正時刻精度は $\pm 1 \text{ ppm}@25^\circ\text{C}$)はユーザーにより変更が可能です。以下の章を参照してください。

注意: EEOffset値の8～1ビットはレジスタ36h-EEPROMオフセット内にあります(3.15.5.EEPROMオフセットレジスタ参照)。EEOffset値の最下位ビット(LSB)はEEPROMバックアップレジスタ37h-EEPROMバックアップ内にあります(3.15.6.EEPROMバックアップレジスタ参照)。

4.15.1. オフセットEEOFFSET値の決定

EEOffset値は下記の手順で決定されます：

1. CLKOUT端子出力を32.768kHzに設定(32.768kHz以外が選択されると、校正されない周波数が測定されてしまう為、EEOffset値は0にセットしてください。そして以下の計算式を適用してください。)
2. CLKOUT端子の出力周波数FmeasをHz単位で測定。
3. オフセット値をppm単位に換算: $\text{POffset} = (\text{Fmeas} - 32768) / 32768 \times 1,000,000$
4. オフセット値をステップ単位に換算: $\text{Offset} = \text{POffset} / (1 / (16384 \times 64) \text{ in ppm}) = \text{POffset} / (0.9537 \text{ ppm})$
5. $\text{Offset} > 256$ の場合、周波数が高すぎて校正できません。
6. $1 \leq \text{Offset} \leq 256$ ($-1 \geq \text{OffsetCorr.} \geq -256$ ステップ校正したい)場合、 $\rightarrow \text{set EEOffset} = 512 - \text{Offset}$
7. $-255 \leq \text{Offset} \leq 0$ ($+255 \leq \text{OffsetCorr.} \leq 0$ ステップ校正したい)場合、 $\rightarrow \text{set EEOffset} = -\text{Offset}$
8. $\text{Offset} < -256$ の場合、周波数が低すぎて校正できません。

例:

- ・ 32.768kHz出力が選択されていてその測定値が32768.48Hzであった場合、ずれは+0.48Hzで、ppm換算で $+0.48 \text{ Hz} / 32768 \text{ Hz} \times 1,000,000 = +14.648 \text{ ppm}$ となります。オフセット値をステップ単位に換算すると $+14.648 \text{ ppm} / 0.9537 \text{ ppm} = +15.36$ となり、四捨五入すると+15(実際にオフセット校正されるステップ数は-15)になります。符号なし表記でのEEOffset値は $512 - 15 = 497$ となります。二進数で表すと、EEOffset = 111110001 となります。
- ・ 32.768kHz出力が選択されていてその測定値が32767.52Hzであった場合、ずれは-0.48Hzで、ppm換算で $-0.48 \text{ Hz} / 32768 \text{ Hz} \times 1,000,000 = -14.648 \text{ ppm}$ となります。オフセット値をステップ単位に換算すると $-14.648 \text{ ppm} / 0.9537 \text{ ppm} = -15.36$ となり、四捨五入すると-15(実際にオフセット校正されるステップ数は+15)になります。符号なし表記でのEEOffset値は $-(-15) = +15$ となります。二進数で表すと、EEOffset = 000001111 となります。

4.15.2. 校正された時刻精度の確認

オフセット校正は以下の手順で確認できます：

1. 計算したEEOffset値を入力(4.15.1.オフセットEEOFFSET値の決定参照)。
2. CLKOUT端子の出力周波数は1Hzを選択(別の周波数が選択されるならば、以下の計算式を適用させてください)。
3. CLKOUT端子において64秒周期毎に校正された値を測定してください。
4. 平均周波数Fmeas_averを1Hz単位で計算してください。
5. 得られた1Hzで新しいオフセット値を計算してください: $\text{POffset} = (\text{Fmeas_aver} - 1) / 1 \times 1,000,000$

4.16. UNIXタイムカウンタ

UNIXタイムカウンタは32ビットの符号なし整数値カウンタで、FFFFFFFFhからオーバーフローすると00000000hにロールオーバーします。UNIXタイムカウンタ用の4バイトのレジスタは全て読み出し、書き込みが可能です。カウンタのクロックソースはデジタル校正された1Hzクロックが使用されています。

4.16.1. UNIXタイムの設定

950ms未満のI²C書き込みアクセス中UNIXレジスタ (UNIXタイム0~UNIXタイム3)はフリーズします。時刻とカレンダーレジスタの設定とは異なりI²C停止条件後記録されている1秒クロックは失われます。

レジスタをフリーズさせることの利点:

- I²Cによる書き込みアクセス中のUNIXタイムへの誤った書き込みの防止(書き込みアクセス中UNIXタイムのインクリメントは停止)。
- 2回の読み出しは必要ありません。書き込みデータは整合がとれております。

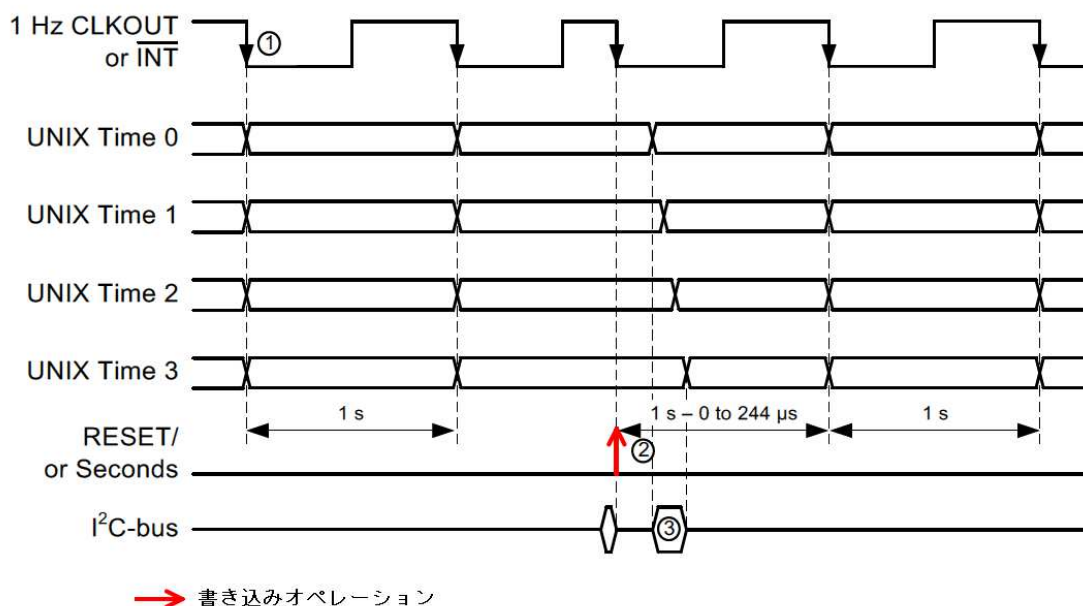
I²C書き込みアクセスが950ms以上掛かる場合、I²Cバスインターフェースは内部バスタイムアウト機能によりリセットされます。この場合、前のUNIX値は維持され、通常通りUNIXタイムがインクリメントを続けます(保留中の1秒クロックは失われます)。開始条件を再送信することで通信が再開されます。

直接4つのUNIXレジスタへの書き込みをするとき、記憶されていた1秒クロックは失われるので、UNIXタイムの設定を行う前にプリスケアラのリセットを行うことを推奨します(4.17.リセットビット機能参照)。32ビットのカウンタ値自身はリセット中変化しません。リセットからUNIXタイム書き込み後のI²C停止条件までの時間は950ms未満とする必要があります。

この方法の利点:

- 4つのUNIXレジスタへの書き込みアクセス中1秒クロックが失われることがない。
- 秒レジスタとUNIXタイム間の不必要な1秒の差異を防ぎます。

RESETビットの使用によるUNIXタイムの設定例:



- ① 1Hzクロックと外部クロックソースの同期状態をモニターするため、CLKOUT端子またはINT端子からの1Hzクロック出力を有効化します。どちらの端子も使用できるようにするため、内部1Hzクロックと立ち下りエッジが一致しています(リセットからの立ち下りエッジは除く)。
- ② 非常に正確な時間調整のため(同期)リセットビットに1を書き込む又は秒レジスタに書き込みを行うことにより、記録されていた1秒クロックを失うことなく4つのUNIXレジスタに書き込みアクセスを行う準備。
この瞬間にはUNIXタイム値は直ぐには変更されません。最初の1Hz周期は1秒より0~244 μs短くなります。
リセットビットは読み出し時常に0を返します(4.17.リセットビット機能参照)。
- ③ UNIXタイムカウンタレジスタ (UNIX Time 0~UNIX Time 3)に新しい値が書き込まれます。UNIXレジスタへの書き込み後のI²C停止条件では、1Hz-クロックの同期を引き起こさないことに留意してください。

4.16.2. UNIXタイムの読み出し

950ms未満のI²C読み出しアクセス中UNIXレジスタ (UNIXタイム0~UNIXタイム3)は保護されていないため全て読み出し可能です。時刻とカレンダーレジスタの読み出し同様、I²C停止条件後記憶されていた時刻から計時が開始されます。

1秒クロックの記憶の利点

- ・読み出し後、記憶されていた時刻から計時が開始されます。時刻と日付は更新されます。

I²C書き込みアクセスが950ms以上掛かる場合、I²Cバスインターフェースは内部バスタイムアウト機能によりリセットされます。この場合、読み出される全てのUNIXデータはFFhとなり、保留中のUNIXインクリメント(1秒クロック)は通常どおり再開されます。開始条件を再送信することで通信が再開されます。

推奨するUNIXタイムの2つの読み出し方法:

1. 4つのUNIXレジスタ (UNIXタイム0~UNIXタイム3)を2回読み出し値が同じかをチェックしてください。
2. 読み出し可能時、定周期タイムアップデート割り込み機能によりINT端子上に1Hz割り込みを発生させてください。割り込みイベントからUNIX時間読み出し後のI²C停止条件間は950ms未満とする必要があります。2回の読み出しは必要ありません。

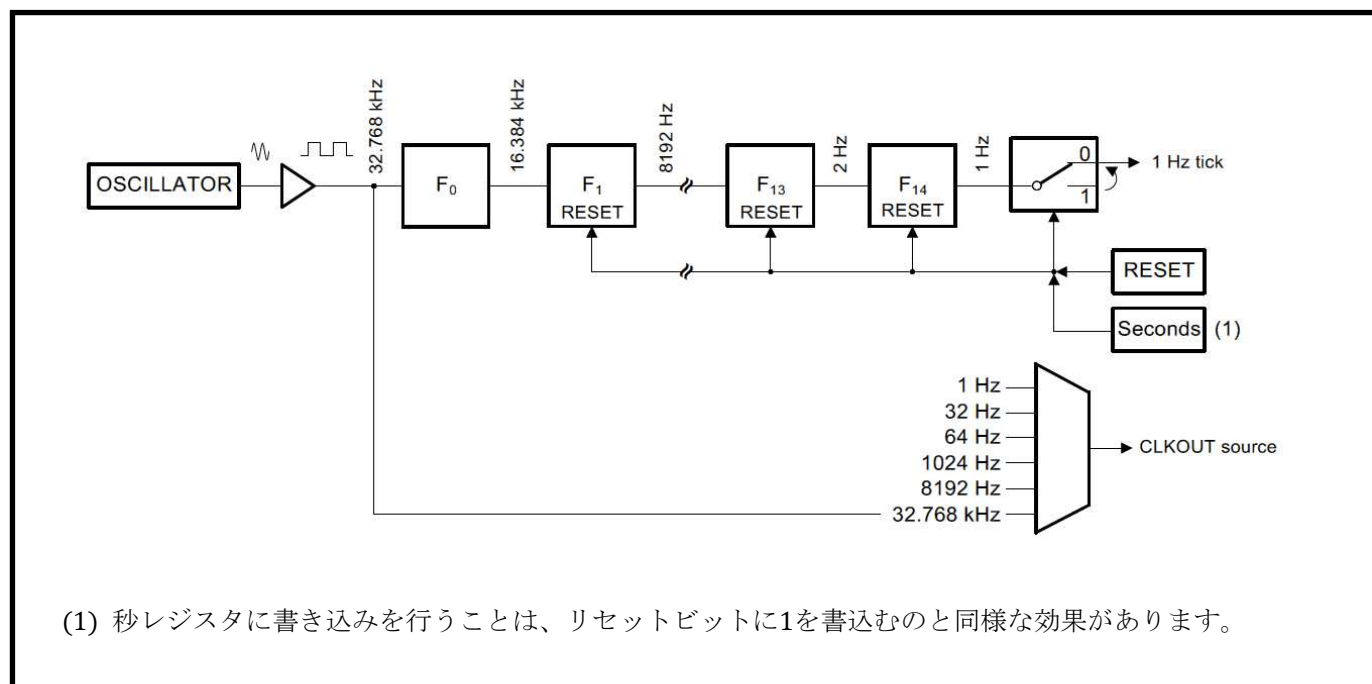
4.17. RESETビット機能

RESETビットはソフトウェアからの時刻合わせ及び時刻の同期に使用されます。秒レジスタに書き込みを行うと同様の効果があります。

RESETビットに1が書き込まれるか又は秒レジスタに書き込みを行うと、8192Hz~1Hzのプリスケアラがリセットされ、時刻合わせ中にあらかじめ記録されていた1Hzカウントもリセットされます。RESETは読み出し時常に0を返します。上位プリスケアラ(16.384kHz)はリセットされず、I²Cインターフェースが同期されていないため、同期後の最初の1Hz周期は1秒より0 ~ 244 μ s短くなります。プリスケアラをリセットすることで、クロックを使用している全ての機能に影響を与えます(時刻・日付レジスタ、クロック出力、定周期タイマソースクロック、定周期タイムアップデートソースクロック、UNIXタイム用クロック、EVI端子入力用フィルタ)。

RESETビットに1が書き込まれるか又は秒レジスタに書き込みを行うことは、32.768kHzのCLKOUT出力には影響を与えません(4.4.1.CLKOUT周波数の選択参照)。

リセット機能のダイアグラム:



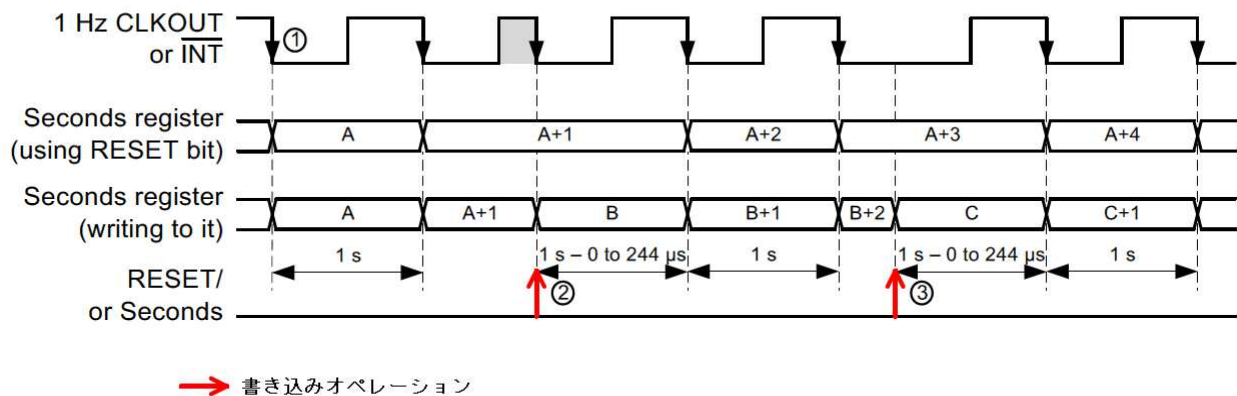
時刻・日付が(950ms未満)セット可能で、その後RESETビットに1を書き込むことで同期されます。

RESETビット機能を使用した時刻・日付の設定:

1. 950ms未満に所望の時刻・日付の値をレジスタ(秒カウンタ、分カウンタ、時カウンタ、曜日カウンタ、日カウンタ、月カウンタ、年カウンタ)に書き込み。
2. 時間回路(1Hzクロック)を同期スタートさせるため、RESETビットに1を書き込むか又は秒レジスタに書き込みを行う。RESETビットは読み出し時常に0を返します。

4.5.1時刻設定と4.16.1.UNIXタイム設定参照。

RESET機能のタイミング



- ① 外部クロックソースで 1Hz クロックの同期をモニターするために、1Hz クロックは CLKOUT 端子上又は割り込み入力 $\overline{\text{INT}}$ 端子上で有効化されます。両方ともネガティブエッジはクロックカウンタインクリメント用の 1Hz クロックに一致しています(リセットによるネガティブエッジは除く)。
- ② RESET ビットに 1 が書き込まれるか又は秒レジスタに書き込みを行うと即座に CLKOUT 端子又は $\overline{\text{INT}}$ 端子上に HIGH 信号のネガティブエッジが発生します。RESET ビットに 1 が書き込まれると秒レジスタの値はこの瞬間と同時に変化しません。RESET ビットは読み出し時常に 0 を返します。最初の 1Hz 周期は 1 秒より 0 ~ 244 μs 短くなります。
- ③ RESET ビットに 1 が書き込まれるか又は秒レジスタに書き込みを行うと CLKOUT 端子又は $\overline{\text{INT}}$ 端子上の LOW 信号は変化しません。最初の 1Hz 周期は 1 秒より 0 ~ 244 μs 短くなります。

4.18. ユーザー設定可能なパスワード

電源起動後の最初のリフレッシュ $t_{\text{PREFR}} \sim 66\text{ms}$ 後、PW レジスタ(RAM 21h～24h)は 00h にリセットされ、EEPWE(EEPROM 30h)と EEPROM パスワード EEPW レジスタ(EEPROM 31h～34h)の値は EEPROM から対応する RAM ミラーへコピーされます。初めの 4 つのパスワードレジスタ(PW)は、機能を使用する場合(EEPROM パスワード有効化レジスタ EEPWE に 255 を書き込むことで有効化される)、標記 WP を持った全ての書き込み可能レジスタ(時刻、コントロール、ユーザ RAM、コンフィギュレーション EEPROM、ユーザ EEPROM レジスタ)に書き込むのに必要な 32 ビットパスワードを書き込む為に使用されます。32 ビットパスワード PW は RAM ミラーに保存された EEPROM パスワード EEPW と照合されます(3.12.パスワードレジスタ、3.15.2.EEPROM パスワード有効化レジスタ、及び 3.15.3.EEPROM パスワードレジスタ参照)。

注意:可能なパスワードの値は $2^{32} \approx 4.3 \times 10^9 = 43$ 億

4.18.1. 書き込み保護の有効化/無効化

EEPWE レジスタ(EEPROM 30h)に 255 を書き込んで保護機能が有効化されている場合、EEPROM レジスタを除くすべてのレジスタは読み出し可能のままです。EE アドレスレジスタと EE コマンドレジスタへの書き込みが不可のため EEPROM レジスタの読み出しはできません。保護機能が有効化されていない場合、全てのレジスタの読み出しと書き込みが可能です。

書き込み保護機能が有効化されている場合、いかなる RAM レジスタ(アンロック)への書き込みや、EEPROM レジスタの読み出しと書き込みを行う前に、まず 32 ビットパスワードを書き込む必要があります。ユーザーが書き込みアクセスを 1 回終了すると、再度書き込み保護を有効にできます(EEPROM レジスタ EEPWE に 255 を書き込みことによる)。そして、書き込み保護(ロック)する為に PW0～PW3 までのレジスタに誤ったパスワード(PW≠EEPW)を書き込む必要があります。以下の全プログラム手順とフローチャート参照してください。

書き込み保護の有効化:

1. 初期状態:WP-レジスタは書き込み保護されていない(EEPWE≠255)。(参照パスワードがEEPROMパスワードEEPWに記載されている。)
2. EERD=1にセットすることで自動リフレッシュを無効化。
3. EEPWE=255(RAM)を入力することでパスワード機能を有効化。
4. 書き込み保護を解除する為、正しいパスワードPW(PW=EEPW)を入力。
5. EECMD =00h後の、EECMD=11hとすることでEEPROMの更新(全てのコンフィギュレーション RAM→EEPROM)。
6. EERD=0にセットすることで自動リフレッシュの有効化。
7. 装置をロックする為に、誤ったパスワードPW(PW≠EEPW)を入力。
8. 最終状態:WP-レジスタはパスワードにより書き込み保護される(EEPWE=255)。

書き込み保護の無効化:

1. 初期状態:WP-レジスタはパスワードにより書き込み保護されている(EEPWE=255)。(参照パスワードがEEPROMパスワードEEPWに記載されている。)
2. 装置のロックを解く為に、正しいパスワードPW(PW=EEPW)を入力。
3. EERD=1にセットすることで自動リフレッシュを無効化。
4. EEPWE≠255(RAM)を入力することでパスワード機能を無効化。
5. EECMD =00h後の、EECMD=11hとすることでEEPROMの更新(全てのコンフィギュレーション RAM→EEPROM)。
6. EERD=0にセットすることで自動リフレッシュの有効化。
7. 最終状態:WP-レジスタは書き込み保護されない(EEPWE≠255)。

参考: EEPROMパスワードEEPWレジスタの参照パスワードのEEPROM値は、ロックされていないとき1つのEEPROM読み出しコマンド(EECMD =00h後の、EECMD=22hとする)で読み出し可能です。このオプションは書き込み保護機能が有効化される前にEEPWにパスワードが書かれているか確かではないとき役立ちます。EEPWレジスタからRAMミラーは決して読み出しできません。

4.18.2. パスワードの変更

新しいパスワードを記入する為に、レジスタが書き込み保護されている場合、ユーザーはまず現在の(正しい)パスワード PW(PW=EEPW)をレジスタ 21h~24h に入力する必要があります。そして、書き込み保護を解くために EEPWE レジスタ (EEPROM 30h) に全てが 1(値≠255)ではない値を書き込み、それから、新しい参照パスワード EEPW を EEPROM レジスタ 31h~34h に書き込み、そして、パスワード機能を有効化するために、EEPWE レジスタのすべてに 1(値=255)を書き込んでください。

以下の全プログラム手順とフローチャート参照してください。

パスワード機能が有効化(EEPWE=255)されている時のパスワードの変更:

1. 初期状態:WP-レジスタは古い参照EEPROMパスワードEEPWで書き込み保護されている。
2. 書き込み保護を解くために、古い正しいパスワード(PW=EEPW)を入力。
3. EEDR=1に設定することにより自動リフレッシュを無効化。
4. EEPWE≠255に設定することによりパスワード機能を無効化。
5. 新しい参照パスワードEEPW(RAMレジスタ内)を定義する。
6. EEPWE=255(RAM)を入力することによりパスワード機能を有効化。
7. 書き込み保護を解くために、正しいパスワードPW(PW=EEPW)を入力。
8. EECMD=00h後の、EECMD=11hに設定することによってEEPROMの更新(全てのコンフィギュレーションRAM→EEPROM)。
9. EERD=0に設定することにより自動リフレッシュの有効化。
10. 装置をロックする為に、誤ったパスワードPW(PW≠EEPW)を入力。
11. 最終状態:WP-レジスタは新しい参照EEPROMパスワードEEPWにより保護される。

パスワード機能が無効化(EEPWE≠255)されている時のパスワードの変更:

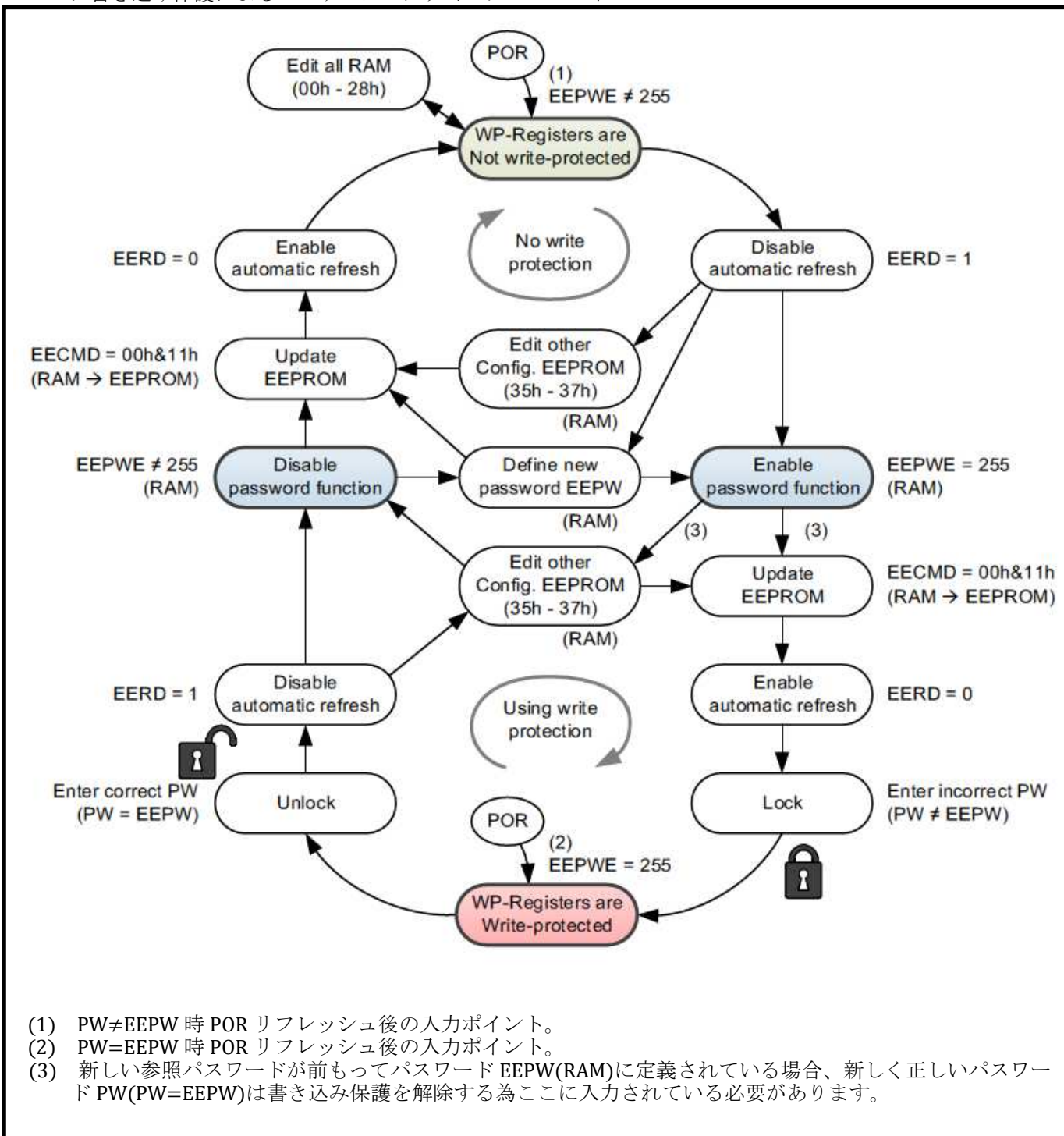
1. 初期状態:古い参照パスワードがEEPROMパスワードEEPWに保存されている。
2. EERD=1に設定することにより自動リフレッシュを無効化。
3. 新しい参照パスワードをEEPW(RAM)に定義する。
4. EECMD=00h後の、EECMD=11hに設定することによってEEPROMの更新(全てのコンフィギュレーションRAM→EEPROM)。
5. EERD=0に設定することにより自動リフレッシュの有効化。
6. 最終状態:新しい参照パスワードがEEPROMパスワードEEPWに保存される。

EEPROM パスワード EEPW=00000000h は、パワーオンリセット(POR)後パスワード PW も 00000000h(PW=EEPW)となるため本当のパスワードではなく、POR リフレッシュ後パスワード機能が有効化されても(EEPW=255)、PW-レジスタはロックが解除されていることに留意してください。

4.18.3. フローチャート

以下のフローチャートはユーザーパスワードによる書き込み保護の有効化と無効化のプログラミングと、書き込みが有効化又は無効化されている場合のユーザーパスワードと他のコンフィギュレーション EEPROM レジスタ (35h-37h) の変更について記載しています。この例では更新 EEPROM コマンド (EECMD = 00h 後の、EECMD = 11h に設定することによる) は、全コンフィギュレーション RAM ミラーバイト (アドレス 30h ~ 37h) から対応するコンフィギュレーション EEPROM バイトヘータを書き込む (保存) ために適応されています。4.6.6. コンフィギュレーションレジスタの使用参照。

レジスタ書き込み保護によるユーザープログラミングパスワード:



5. I²C インターフェースの特性

I²Cインターフェースは双方向、つまり、異なるICまたはモジュールと2ライン通信します。RR-3028-C7のスレーブアドレスはA4h又はA5hで、ファーストモード（上限400kHz）をサポートします。

I²Cインターフェースは双方向通信に使われるシリアルデータライン（SDA）とシリアルクロックライン（SCL）の2ラインです。

どちらのラインも、プルアップ抵抗を介して主電源の+極に接続してください。
データ転送はインターフェースが**busy**状態でないときにのみ行われます。

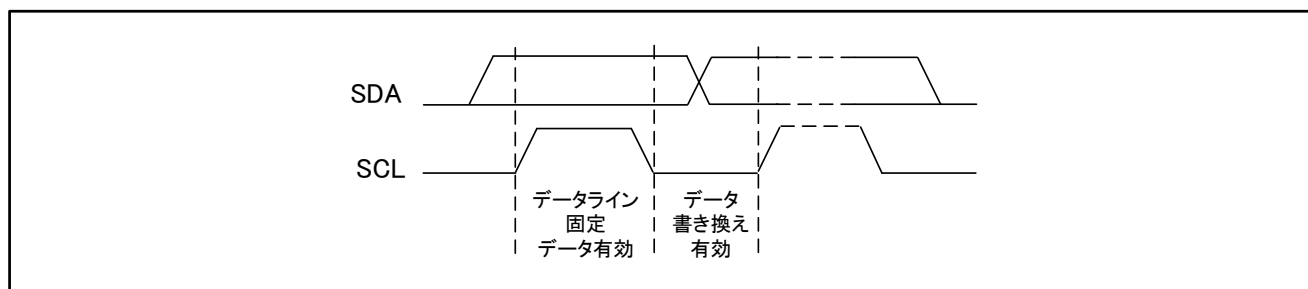
5.1. ビット転送

各クロックパルスにつき1つのデータビットが転送されます。

SDAラインのデータは、クロックパルスがHIGH状態の間は固定で、このときのデータライン内の変化は制御信号として認識されます。

クロックパルスがLOW状態の間にデータ変更が行われます(下図参照)。

ビット転送：



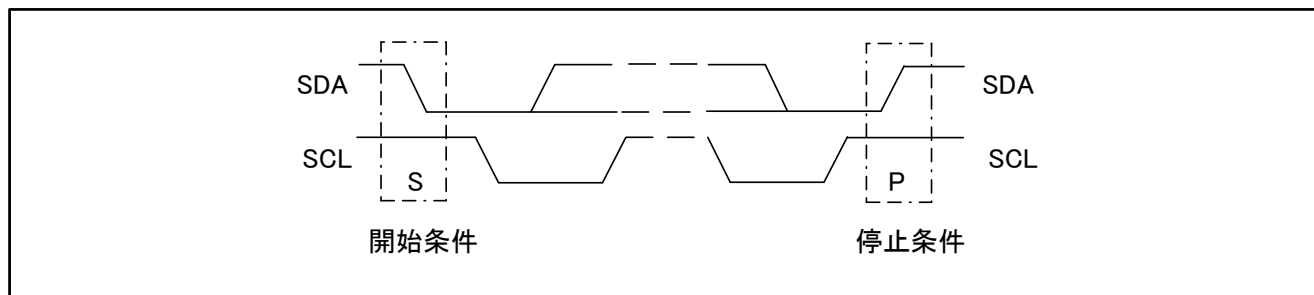
5.2. 開始・停止条件

バスが **busy** 状態でなければ、データラインとクロックラインは **HIGH** の状態を保ちます。

クロックラインが **HIGH** のままで、データラインが **HIGH** から **LOW** に切り替わる時を、開始条件(S)と定義します。

クロックラインが **HIGH** のままで、データラインが **LOW** から **HIGH** に切り替わる時を、停止条件(P)と定義します(下図参照)。

開始・停止条件：



前の開始状態の後で、停止条件の前に実行される開始条件を、再開始条件と呼び、通常停止条件の後に、通常開始条件となるのと同じように機能します。

注意:RR-3028-C7にアクセスするときには、開始条件送信から停止条件送信までの時間を**950ms未満**で終了させてください。**950ms以上かかった場合**、I²C-Busインターフェースが自動的にクリアされ、RR-3028-C7のバスタイムアウト機能によってスタンバイモードに突入します。注記:書き込みと読み出しの両操作は、この自動クリア操作の間、もしくはその後に起こる通信に対しては、無効となります。書き込み時:アクノリッジなしが発生。読み出し時:FFhが読み出される。

通信は、開始条件を再度送信すると再開します。

I²C 自動インクリメントアドレスポインタは I²C 停止条件又はタイムアウト後の強制内部ストップのどちらによってもリセットされません。

5.3. 有効データ

開始条件の後、SCL 信号が HIGH の状態の間は、SDA 信号は変化しません。SCL 信号が LOW の間に、SDA 信号のデータを変化させることができます。データ 1 ビットあたり 1 クロックパルスを使用します。データ転送は開始条件により開始され、停止条件により終了します。開始条件と停止条件の間に転送されるデータ量は無制限です(但し、転送時間は 950ms 未満)。

情報はバイト長(8ビット)で転送され、各受信機は9ビット目をアクノリッジとします。

5.4. システムコンフィギュレーション

複数のデバイスをI²Cバスに接続できるので、全てのI²C仕様のデバイスは各デバイスを識別するため固有の番号を持っています。

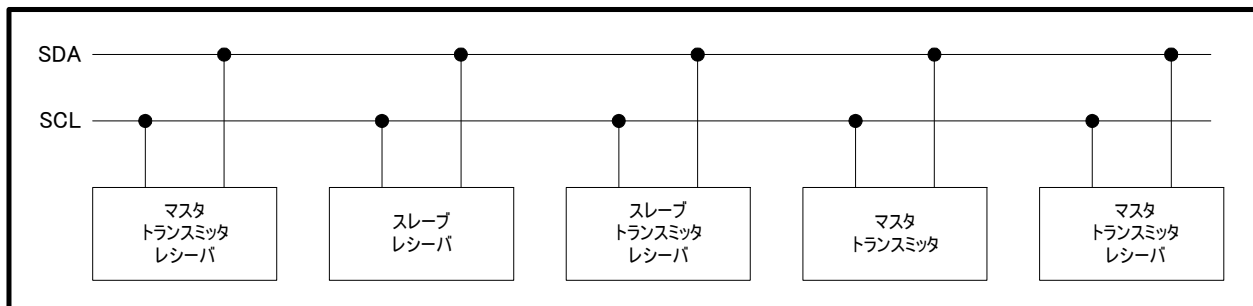
I²Cバスを制御するデバイスをマスタと呼び、マスタに制御されるデバイスはスレーブと呼びます。命令を発信するデバイスをトランスミッタと呼び、命令を受け取るデバイスをレシーバと呼びます。

RR-3028-C7は、スレーブレシーバもしくはスレーブトランスミッタとして機能します。(マスタがあれば、レシーバとしてもトランスミッタとしても使える。)

I²Cバスにデータが送信される前に、応答側のデバイスが呼び出されます。アドレスは常に、開始条件の直後に転送されるバイトで指定されます。

クロック信号SCLは入力専用ですが、データ信号SDAは双方向信号です。

システム構成

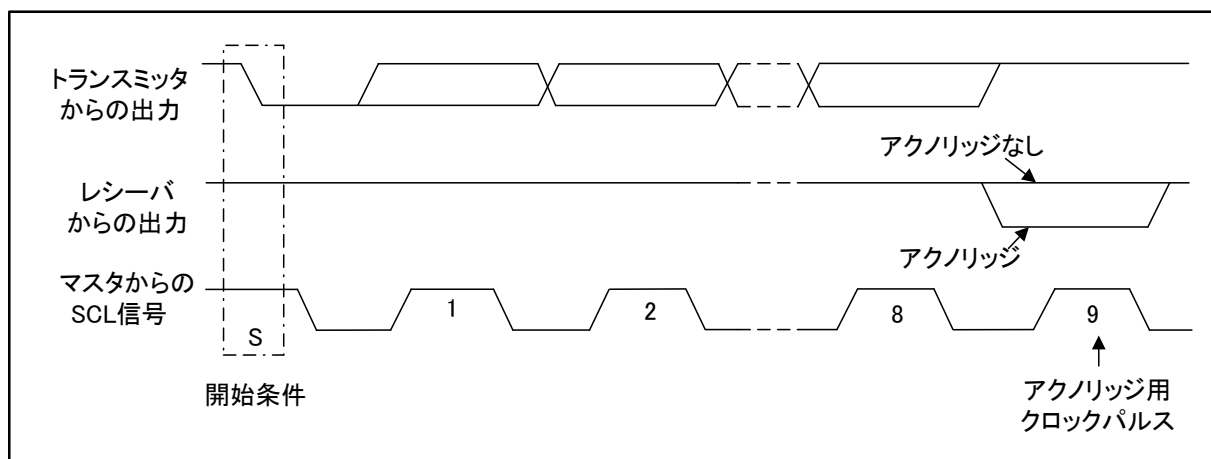


5.5. アクノリッジ

開始条件と停止条件の間にトランスミッタからレシーバに転送されるデータ長は無制限です(但し、転送時間は950ms未満)。1バイト(8ビット)ごとにアクノリッジが1個つきます。

- 呼び出されたスレーブレシーバは各バイトを受信した後に1つのアクノリッジを発生します。
- マスタレシーバも同様に、スレーブトランスミッタがクロック出力した各バイトを受信した後、1つのアクノリッジを発生します。
- レシーバは、クロックパルスを認識する間SDAラインをプルダウンするので、関連するアクノリッジクロックパルスがHIGHの間、SDAラインはLOWになります(セットアップ時間とホールド時間を含む)。
- スレーブからクロック出力された最終バイトにアクノリッジを追加しないことによって、マスタレシーバはトランスミッタにデータの終わりを知らせます。
この動作の中で、マスタが停止条件を発生させることができるように、トランスミッタはデータラインをHIGHのまま保持します。

I²C バスのデータ送信とアクノリッジ：



5.6. スレーブアドレス

I²C バス上で使用する7ビットのスレーブアドレス1010010bがRR-3028-C7用に割り当てられています。正確なI²Cバスのスレーブアドレスバイトは下表を参照してください。

I²C スレーブアドレスバイト

スレーブアドレス							R/ $\bar{W}$	転送データ
Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	
1	0	1	0	0	1	0	1(R)	A5h(読み出し)
							0($\bar{W}$)	A4h(書き込み)

開始条件の後、I²CスレーブアドレスがRR-3028-C7に送信されます。R/ $\bar{W}$ ビットが、送信データバイトの読み出し、書き込みを定義します。はじめに、スレーブアドレスの最上位ビットMSBが送信されます。このアドレスが1010010bの場合、RR-3028-C7が選択され、8ビット目で書き込み(R/ $\bar{W}$ =0)か読み出し(R/ $\bar{W}$ =1)いずれかが指示され(A4h又はA5h)、RR-3028-C7はアクノリッジを発生します。他のスレーブアドレスを指定された場合はアクノリッジを発生しません。

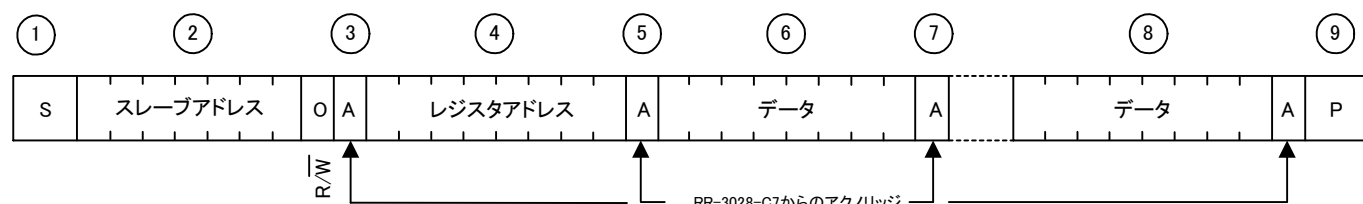
書き込みにおいて、データ転送は、停止条件が送られるか、次のデータ転送の開始条件が転送されると終了します。

5.7. 書き込みオペレーション

マスタは特定のアドレスのスレーブレシーバにデータを転送します。
レジスタアドレスは、次にアクセスするレジスタを決める 8 ビットのデータです。
1 バイト書き込みされた後、レジスタアドレスは 1 ずつ増加(インクリメント)されます。

マスタがスレーブ RR-3028-C7 の特定のアドレスに書き込み:

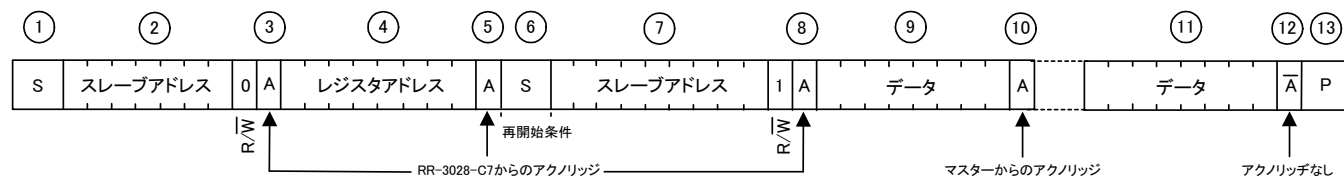
- ① マスタが開始条件を送信。
- ② マスタがスレーブアドレス A4h(RR-3028-C7 用) : R/Wビットは 0(書き込みオペレーション)を送信。
- ③ RR-3028-C7 からアクノリッジ。
- ④ マスタが RR-3028-C7 にレジスタアドレスを送信。
- ⑤ RR-3028-C7 からアクノリッジ。
- ⑥ マスタがステップ④で指定したアドレスに書き込みデータを送信。
- ⑦ RR-3028-C7 からアクノリッジ。
- ⑧ 必要ならステップ⑥と⑦を繰り返す。RR-3028-C7 のアドレスは自動的に 1 ずつ増加(インクリメント)される。
- ⑨ マスタが停止条件を送信。



5.8. 特定アドレスからの読み出しオペレーション

マスタで指定したレジスタアドレスからデータを読み出し:

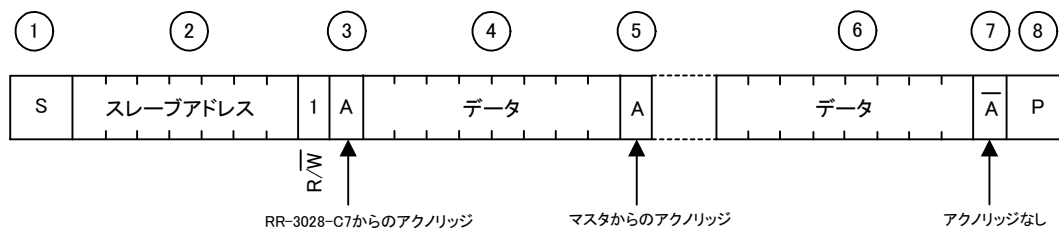
- ① マスタが開始条件を送信。
- ② マスタがスレーブアドレス A4h(RR-3028-C7 用) : R/Wビットは 0(書き込みオペレーション)を送信。
- ③ RR-3028-C7 からアクノリッジ。
- ④ マスタが RR-3028-C7 にレジスタアドレスを送信。
- ⑤ RR-3028-C7 からアクノリッジ。
- ⑥ マスタが再開条件を送信 (又は、停止条件後の開始条件)。
- ⑦ マスタがスレーブアドレス A5h(RR-3028-C7 用) : R/Wビットは 1(読み出しオペレーション)を送信。
- ⑧ RR-3028-C7 からアクノリッジ。
- ⑨ ここで、マスタがレシーバ、スレーブがトランスミッタとなる。
- ⑩ スレーブがステップ④で指定したレジスタアドレスからデータを送信。
- ⑪ マスタからアクノリッジ。
- ⑫ 必要ならばステップ⑨と⑩を繰り返す。
RR-3028-C7 のアドレスは自動的に 1 ずつ増加される(自動インクリメント)。
- ⑬ レシーバとしてアドレス指定されたマスタはスレーブトランスミッタから送信された最終バイトのアクノリッジが発生されないことによって、データ送信を終了できる。
この動作の中で、マスタが停止条件を発生させることができるように、スレーブトランスミッタはデータラインを HIGH のまま保持する。
- ⑭ マスタが停止条件を送信。



5.9. 読み出しオペレーション

最初の読み出しバイト設定直後のRR-3028-C7からデータを読み出し:

- ① マスタが開始条件を送信。
- ② マスタがスレーブアドレスA5h(RR-3028-C7用) : R/ $\bar{W}$ ビットは1(読み出しオペレーション)を送信。
- ③ RR-3028-C7からアクリッジ。
ここで、マスタがレシーバ、スレーブがトランスミッタとなる。
- ④ RR-3028-C7が最後にアクセスしたアドレスの次のアドレスからデータを送信。
- ⑤ マスタからアクリッジ。
- ⑥ 必要ならステップ④と⑤を繰り返す。
RR-3028-C7 のアドレスは自動的に 1 ずつ増加される(自動インクリメント)。
- ⑦ レシーバとしてアドレス指定されたマスタはスレーブトランスミッタから送信された最終バイトのアクリッジが発生されないことによって、データ送信を終了できる。
この動作の中で、マスタが停止条件を発生させることができるように、スレーブトランスミッタはデータラインをHIGHのまま保持する。
- ⑧ マスタが停止条件を送信。

5.10. バックアップ電源モードのときのI²C-bus

バックアップ電源状態時の消費電流を抑えるため、I²C-busインターフェースが自動的に無効化(ハイインピーダンス)され、リセットされます。従って、電源が主電源からバックアップ電源に切り替わる前にI²Cインターフェースを介した通信を終了させる必要があります。適切にI²C通信を終了出来なかった場合、I²C読み出し/書き込みデータの整合性は保証されません。

I²Cインターフェース通信が制御できなくなるような終わり方をした場合、電源がバックアップ電源から主電源に切り替わった後、停止条件の後に開始条件を送信してインターフェースを再初期化してください。

6. 電気的特性

6.1. 絶対最大規格

下表は絶対最大規格を示しています。この表はIEC60134に準拠しています。

記号	パラメータ	条件	最小値	Typ.	最大値	単位
V _{DD}	主電源電圧		-0.3		6.0	V
V _I	入力電圧	入力端子	-0.3		V _{DD} +0.3	V
V _O	出力電圧	出力端子	-0.3		V _{DD} +0.3	V
I _I	入力電流		-10		10	mA
I _O	出力電流		-10		10	mA
V _{ESD}	静電耐圧	HBM ⁽¹⁾			±2000	V
		CDM ⁽²⁾			±200	V
I _{LU}	ラッチアップ電流	Jedec ⁽³⁾			±100	mA
T _{OPR}	駆動温度		-40		85	°C
T _{STO}	保存温度	製品単体で保存	-55		125	°C
T _{PEAK}	最大リフロー条件	JEDEC J-STD-020C			265	°C

(1) HBM: 人体モデル, JS-001に準拠

(2) CDM: デバイス帯電モデル、JEDEC JS-002-201Xに準拠

(3) ラッチアップ試験、JESD78 に準拠、クラス I (室温)、レベル A(100mA)

6.2.オペレーティングパラメータ

特に断りがない限り、V_{DD}=1.2~5.5V, T_A=-40~+85°C, 代表値は25°C, 3.0V

記号	パラメータ	条件	最小値	代表値	最大値	単位
供給						
V _{DD}	主電源供給電圧	タイムキーピングモード ⁽¹⁾	1.1		5.5	V
		最小タイムキープ電圧 ⁽¹⁾		0.9	1.1	
		I ² C-bus(100kHz)	1.2		5.5	
		I ² C-bus(400kHz)	2.0		5.5	
V _{BACKUP}	バックアップ電源電圧		1.1		5.5	
I _{DD}	タイムキープ消費電流 インターフェース非動作 CLKOUT 無効, 平均電流	V _{DD} =1.1V ⁽²⁾ , T _A =25°C		45	60	nA
		V _{DD} =3.0V ⁽²⁾ , T _A =25°C		45	60	
		V _{DD} =5.0V ⁽²⁾ , T _A =25°C		45	66	
		V _{DD} =1.1V ⁽²⁾ , T _{OPR} =-40~85°C			300	
		V _{DD} =3.0V ⁽²⁾ , T _{OPR} =-40~85°C			330	
		V _{DD} =5.0V ⁽²⁾ , T _{OPR} =-40~85°C			400	
I _{DD:12C}	主電源供給電流 I ² C バースト読み出し/書き込み CLKOUT 無効	V _{DD} =1.2V, SCL=100kHz ⁽³⁾		2	15	μA
		V _{DD} =3.0V, SCL=400kHz ⁽³⁾		5	40	
		V _{DD} =5.0V, SCL=400kHz ⁽³⁾		7	60	
I _{DD:DSM}	ダイレクトスイッチングモード時主電源供給電流 インターフェース非動作 CLKOUT 無効:	V _{DD} =3.0V, T _A =25°C		95	150	nA
I _{DD:LSM}	レベルスイッチングモード時主電源供給電流 インターフェース非動作 CLKOUT 無効:	V _{DD} =3.0V, T _A =25°C		115	180	
I _{BACKUP:DSM}	ダイレクトスイッチングモード時バックアップ電源供給電流	V _{BACKUP} =3.0V, T _A =25°C V _{DD} < V _{BACKUP}		95	150	
I _{BACKUP:LSM}	レベルスイッチングモード時バックアップ電源供給電流	V _{BACKUP} =3.0V, T _A =25°C V _{DD} < V _{TH:LSM} (2.0V)		115	180	
ΔI _{VDD:CLK32}	追加電流 ⁽⁴⁾	V _{DD} =3.0V, F _{CLKOUT} =32.768kHz C _L =10pF		1		μA
ΔI _{VDD:CLK1024}		V _{DD} =3.0V, F _{CLKOUT} =1024Hz C _L =10pF		30		nA
ΔI _{VDD:CLK1}		V _{DD} =3.0V, F _{CLKOUT} =1Hz C _L =10pF		0.03		

(1) クロック稼働+RAM レジスタ値保持。

(2) 全ての入出力端子電圧は 0V または V_{DD}。(3) SCL/CDA ラインに 2.2kΩ のプルアップ抵抗を接続。外部機器とプルアップ抵抗の電流を除く。他の全ての入出力端子電圧は 0V または V_{DD}。試験条件: 連続バースト読み出し/書き込み, 55h テストパターン、各バイトのデータ間隔 25・s、各 bus 端子に 20pF の負荷容量を接続。(4) CLKOUT が有効化されている時、追加電流 ΔI_{VDD} は以下の式で算出: ΔI_{VDD}= C_L × V_{DD} × f_{OUT}, 例 ΔI_{VDD}= 10pF × 3.0V × 32,768Hz=980nA≈ 1 μA

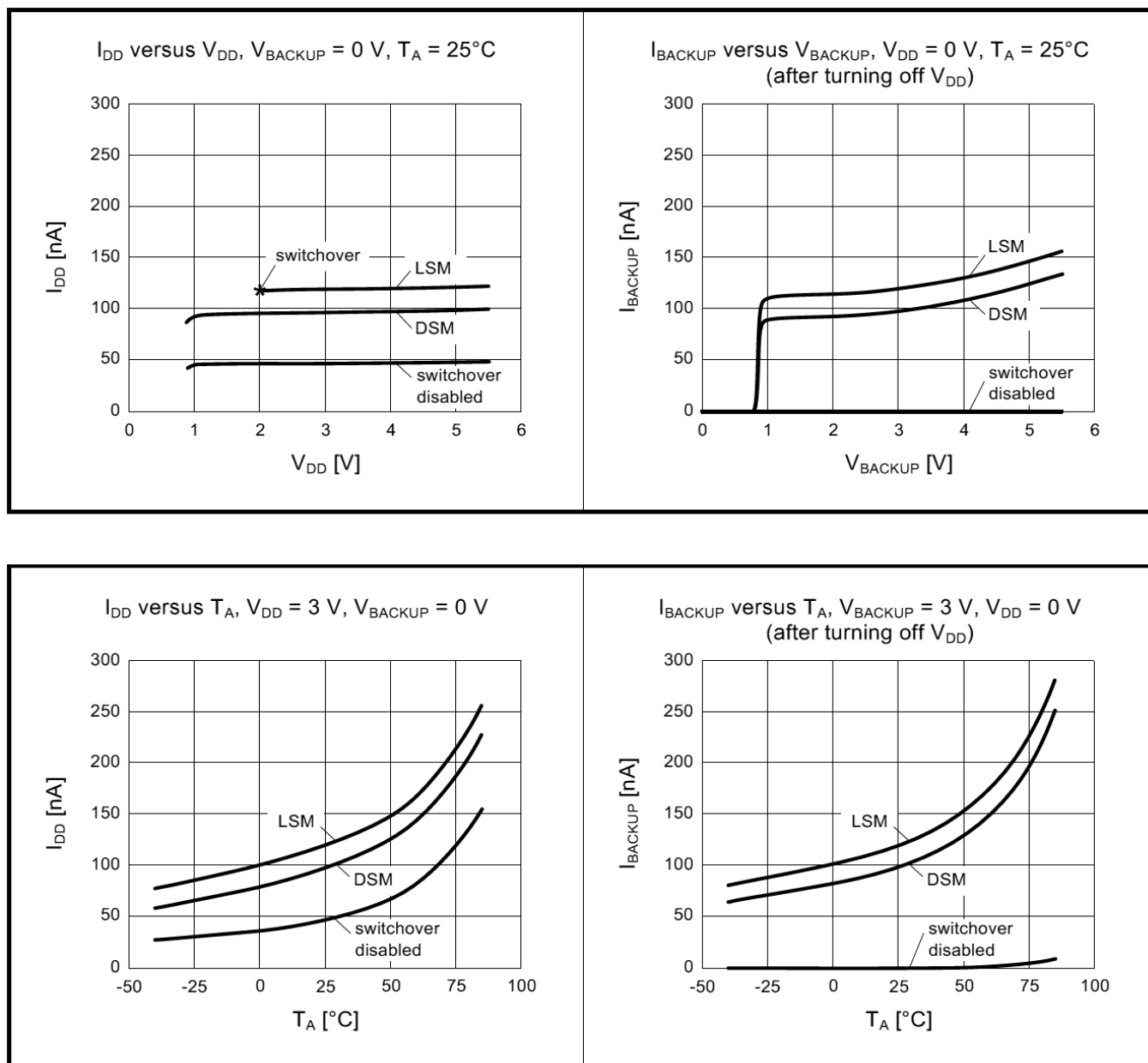
特に断りがない限り、V_{DD}=1.2~5.5V, T_A=-40~+85°C, 代表値は 25°C, 3.0V

オペレーティングパラメータ(続き)

記号	パラメータ	条件	最小値	代表値	最大値	単位
入力						
V _{IL}	LOW レベル入力電圧	V _{DD} =1.1~5.5V			0.2V _{DD}	V
V _{IH}	HIGH レベル入力電圧	SCL, SDA, EVI 端子	0.8V _{DD}			V
I _{I LEAK}	入力時漏えい電流	V _{SS} ≤ V _I ≤ V _{DD}	-0.5		0.5	μA
C _I	入力容量	V _{DD} =3.0V, T _A =25°C f=1MHz			7	pF
出力						
V _{OL:CLK}	CLKOUT 端子の LOW レベル出力電圧	V _{DD} =1.1V, I _{OL} =0.1mA			0.1	V
		V _{DD} =3.0V, I _{OL} =1.0mA			0.3	
		V _{DD} =5.0V, I _{OL} =1.0mA			0.5	
V _{OH:CLK}	CLKOUT 端子の HIGH レベル出力電圧	V _{DD} =1.1V, I _{OH} =-0.1mA	1.0			V
		V _{DD} =3.0V, I _{OH} =-1.0mA	2.7			
		V _{DD} =5.0V, I _{OH} =-1.0mA	4.5			
V _{OL}	SDA, INT 端子の LOW レベル出力電圧	V _{DD} =1.2V, I _{OL} =0.5mA			0.4	V
		V _{DD} =3.0V, I _{OL} =3.0mA			0.4	
		V _{DD} =5.0V, I _{OL} =3.0mA			0.3	
I _{OL LEAK}	出力リーク電流	V _O = V _{DD} または V _{SS}	-0.5		0.5	μA
C _{OUT}	出力容量	V _{DD} =3.0V, T _A =25°C, f=1MHz			7	pF
パワーオンリセット						
V _{POR}	パワーオンリセット検出閾値		0.75	0.8	0.85	V
トリクルチャージャー						
TCR 3kΩ	電流制限抵抗	V _{DD} =5.0V, V _{BACKUP} =3.0V 内部ショットキーダイオードを含む。	2	3	4	kΩ
TCR 5kΩ			4.5	5.5	6.25	
TCR 9kΩ			7.5	9.3	11.6	
TCR 15kΩ			12.5	15.5	17.4	
VF		ショットキーダイオード電圧低下		0.25		V
電源切り替え						
V _{HYST:DSM}	ダイレクトスイッチングモード電源切り替えヒステリシス	V _{BACKUP} =3.0V を考慮した V _{DD} V _{DD} スルーレート=±1V/ms T _{OPR} =-40~85°C		60		mV
V _{TH:LSM}	レベルスイッチングモードバックアップ電源切り替え閾値	V _{DD} が V _{TH:LSM} 以下に低下	1.8	2.0	2.2	V
V _{HYST:LSM}	レベルスイッチングモード電源切り替えヒステリシス	V _{BACKUP} =3.0V を考慮した V _{DD} V _{DD} スルーレート=±1V/ms T _{OPR} =-40~85°C		100		mV
EEPROM の特性						
V _{DD:READ}	V _{DD} 読み出し電圧	V _{DD} 電源状態	1.1			V
V _{DD:WRITE}	V _{DD} 書き込み電圧		1.5			
t _{PREFR}	POR リフレッシュ時間	電源起動時		66		ms
t _{AREFR}	自動リフレッシュ時間	各 24 時、EERD=0		3.5		
t _{UPDATE}	更新時間	EECMD=11h		63		
t _{REFR}	シフレッシュ時間	EECMD=12h		3.5		
t _{WRITE}	単一 EEPROM バイトへの書き込み時間	EECMD=21h	4	16	30	
t _{READ}	単一 EEPROM バイトからの読み出し時間	EECMD=22h		1.4		
n _{CYCLE}	書き込みサイクル耐久性 ⁽¹⁾	V _{DD} =3.0V, T _A =25°C	10,000			cycle
		V _{DD} =5.5V, T _A =85°C	100			
t _{RET}	データ保持時間 ⁽¹⁾	T _A =55°C	10			year
(1) 間接試験による保証						

6.2.1. 代表的な特性

ダイレクトスイッチングモード(DSM)、レベルスイッチングモード(LSM)と電源切り替え無効の代表的な特性:
以下の図はI²Cバス非動作、CLKOUT無効時

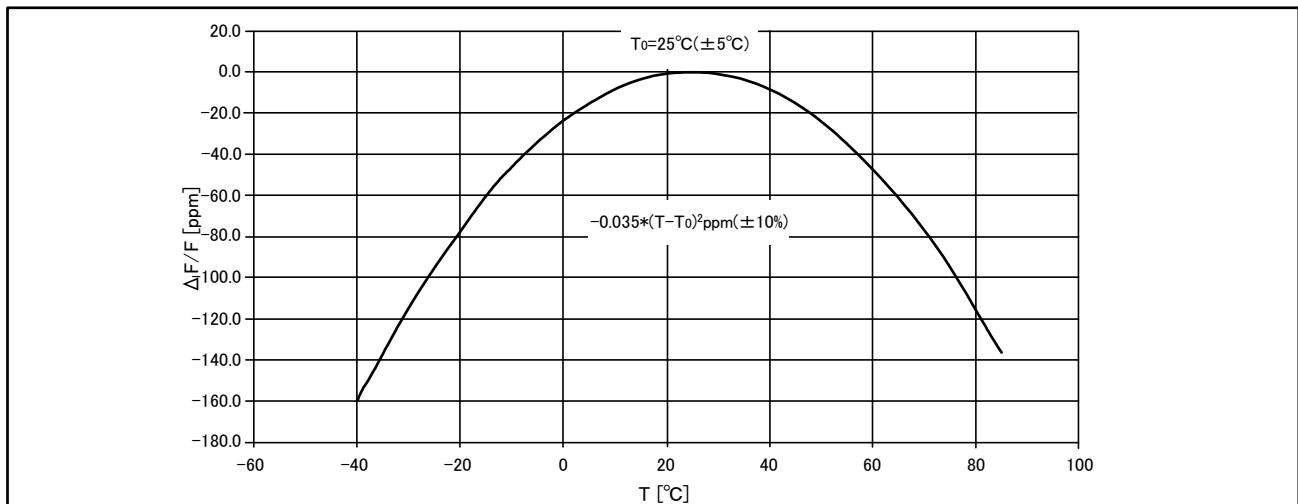


6.3. 発振器パラメータ

特に断りがない限り、V_{DD}=1.2~5.5V, T_A=-40~+85°C, 代表値は 25°C, 3.0V

記号	パラメータ	条件	最小値	代表値	最大値	単位
水晶発振器						
F	発振周波数			32.768		kHz
t _{START}	発振器起動時間 (V _{DD} =3.0V)	T _A =25℃		0.2	1	s
					3	
V _{START}	発振器起動電圧		1.3			V
Δf/V	周波数 vs 電圧特性	V _{DD} =1.1~5.5V,T _A =25℃		0.5	1	ppm/V
V _{DDR}	V _{DD} 立ち上がりスルーレート	V _{DD} =1.1~3.6V			2.5	V/ms
		V _{DD} =3.6~5.5V			3.8	
V _{DDR}	V _{DD} 立ち下りスルーレート	V _{DD} =5.5~1.1V			2.2	
δ _{CLKOUT}	CLKOUT の DUTY 比	V _{DD} =1.1~5.5V F _{CLKOUT} =32.768kHz	50±10			%
水晶振動子の特性						
ΔF/F	周波数精度	T _A =25℃			±5	ppm
ΔF/F _{TOPR}	周波数温度特性	T _{OPR} = -40~85℃, V _{DD} =3.0V	-0.035 * (T _{OPR} -T ₀) ² (±10%)			ppm
T ₀	頂点温度		25±5			℃
ΔF/F	初年度最大経時変化	T _A =25℃, V _{DD} =3.0V			±3	ppm
周波数オフセット校正						
Δt/t	EEOffset 校正 : 最少校正ステップ(LSB) 及び最大校正範囲	T _A =-40~85℃	±0.954		+243.2/ -244.1	ppm
Δt/t	EEOffset 可能合わせ込み精度	初期温度と電圧での 校正	-0.48		+0.48	ppm
Δt/t	EEOffset 工場合わせ込み精度	T _A =25℃, V _{DD} =3.0V で校正		±1		ppm

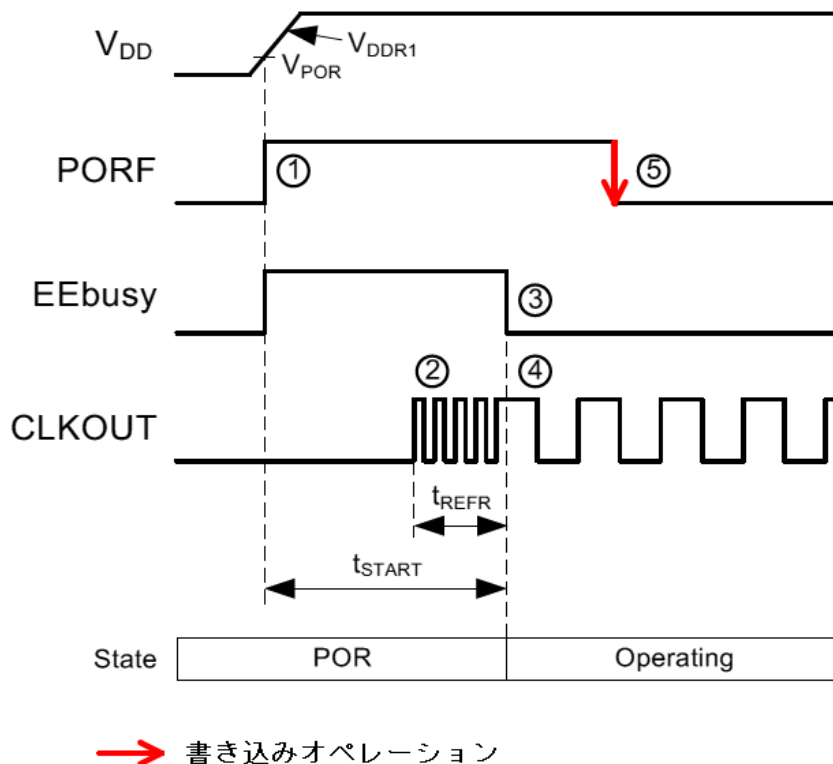
6.3.1. 周波数温度特性



6.4. 電源投入後の交流特性

下図にCLKOUT端子の電源投入後の交流特性を示します。CLKOUT端子のクロック出力信号は第一にはCLKOEビット、CLKFフラグとFDフィールド(EEPROM 35h)により制御されます。4.4.5.周波数出力スキームと4.6.9コンフィギュレーションレジスタの使用参照。

電源投入後の交流特性



- ① 主電源 V_{DD} が V_{POR} 以下からスタートしたときPORFフラグとEEbusyビットがセットされます。
- ② EEPROM35hの設定によらず、最初のリフレッシュ時間 $t_{PREFR} \sim 66ms$ の間CLKOUT端子は常に32.768kHzを出力します。
- ③ t_{PREFR} 後、EEbusyは自動的に0にクリアされます。代表的な起動時間は $t_{START} = 0.2s$ です。
- ④ EEPROM35hのCLKOEビットと/又はCLKフラグとFDフィールドの設定によってCLKOUT端子は以下の信号を出力します。
 - ・ 32.768kHzの方形波(工場出荷時のデフォルト), 8192Hz, 64Hz, 32Hz, 1Hz
 - ・ 又は前もって定義された定周期カウントダウンタイマ割り込み($FD=110$)。CLKOUTは即座にHIGHレベルとなります。定周期カウントダウンタイマ自身はソフトウェアによりスタートさせます。
 - ・ CLKOEビットとCLKFフラグが0、又はFDフィールドが111のとき、又はデバイスがバックアップ電源で動作しているときCLKOUT信号はLOWレベルとなります。
- ⑤ PORFフラグはソフトウェアにより0にクリアされるまで1を保持します。

以下の表は、 $T_A = -40 \sim 85^\circ C$, $V_{DD} = 1.2 \sim 5.5V$, 代表値は $25^\circ C, 3.0V$ です。

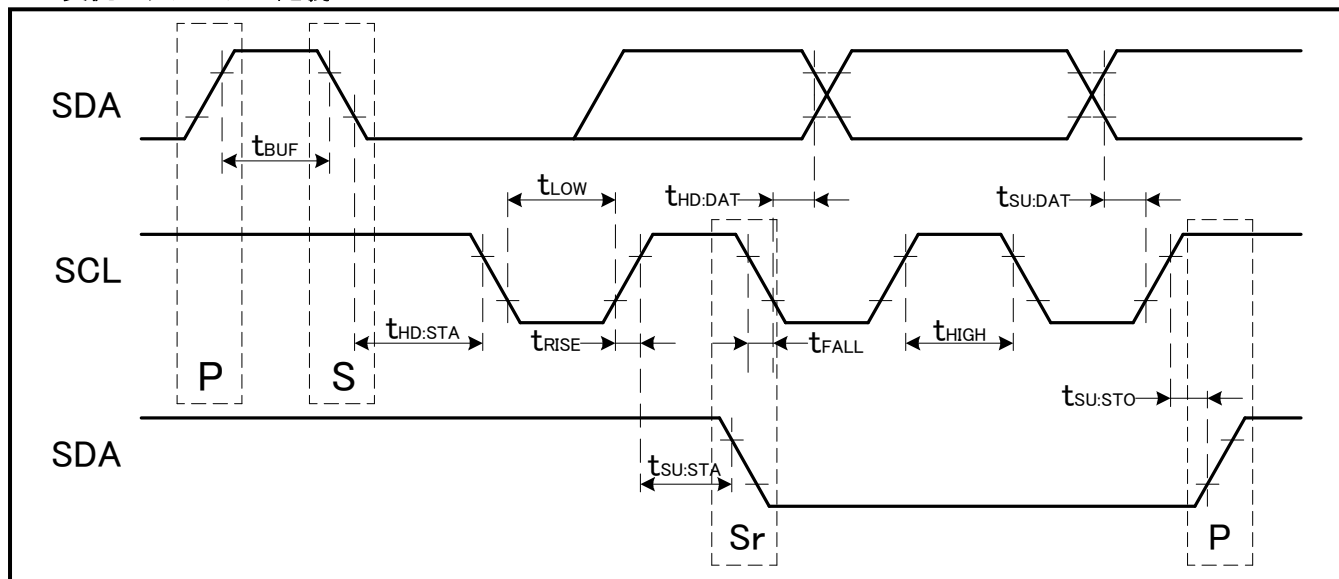
電源投入後の交流パラメータ

記号	パラメータ	条件	最小値	Typ.	最大値	単位
V_{DDR1}	初期パワーオンリセット(POR)時 V_{DD} 立ち上がりスルーレート		0.1		1	V/ms
t_{START}	発振器起動時間($V_{DD} = 3.0V$)	$T_A = 25^\circ C$		0.2	1	s
					3	
V_{START}	発振器起動電圧		1.3			V
t_{PREFR}	最初のリフレッシュ時間			66		ms

6.5. I²C-busの特性

下図と下表に、I²C の交流特性を記載します。

I²C の交流パラメータの定義：



下表において：T_A=-40℃～+85℃。

I²C の交流パラメータ

記号	パラメータ	V _{DD} ≥ 1.2V		V _{DD} ≥ 2.0V		単位
		MIN	MAX	MIN	MAX	
f _{SCL}	SCL入力クロック周波数	0	100	0	400	kHz
t _{LOW}	SCLクロックのLOW時間	4.7		1.3		μs
t _{HIGH}	SCLクロックHIGH時間	4.0		0.6		μs
t _{RISE}	SDAとSCLの立ち上がり時間		1000		300	ns
t _{FALL}	SDAとSCLの立ち下り時間		300		300	ns
t _{HD:STA}	開始条件保持時間	4.0		0.6		μs
t _{SU:STA}	開始条件セットアップ時間	4.7		0.6		μs
t _{SU:DAT}	SDAセットアップ時間	250		100		ns
t _{HD:DAT}	SDA保持時間	0		0		μs
t _{SU:STO}	停止条件セットアップ時間	4.0		0.6		μs
t _{BUF}	新たな通信前のバスフリー時間	4.7		1.3		μs

S = 開始条件、Sr = 再開始条件、P = 停止条件

注意

RR-3028-C7 アクセス時、開始条件の送信から停止条件の送信までの通信は、950ms 未満で完了させる必要があります。950ms 以上かかる場合、I²C バスインターフェースは、バスタイムアウト機能により、インターフェースがリセットされます。

7. 代表的な回路例

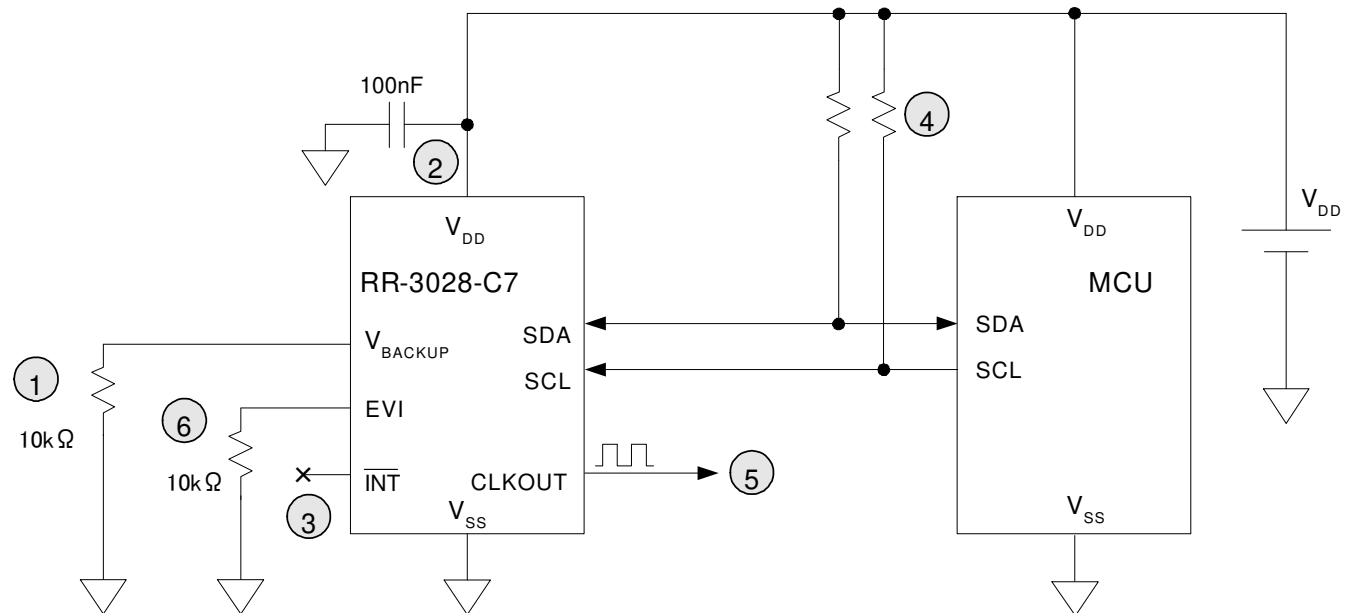
7.1. バックアップ電源無し/イベント入力不使用

アプリケーション・キーポイント:

- ・バックアップ電源供給なし。
- ・最小消費電流(45nA 代表値)。
- ・クロック出力設定は設定維持の為EEPROM内に保持されている。

レジスタ構成:

0.	括弧書きビット値は工場出荷時のデフォルトRTC構成									
1.	レジスタ35h	CLKOE					FD			CLKOE→クロック出力設定 FD→周波数選択
		X	(1)	(0)	(0)	(0)	X	X	X	
2.	4.6.3の手順を用いてEEPROMに保存されるクロック出力設定(35h)。									



- ① バックアップ電源切り替え機能はデフォルトにより無効化。V_{BACKUP}電源供給端子はフロート状態のままにしないでください。
10kΩの抵抗を通したV_{SS}への接続による機能的なテストは可能です。
- ② 100nFのバイパスコンデンサをデバイスの近くに挿入してください。
- ③ 割り込みはデフォルトにより無効化。INT端子はオープンドレイン出力であり、使用しない場合オープン状態が可能です。
- ④ I²CラインSCL,SDAはオープンドレインなのでV_{DD}端子との間にプルアップ抵抗を挿入してください。
- ⑤ 周波数32.768kHz(*)のCLKOUT端子出力はデフォルトにより有効化されています(工場出荷時デフォルト設定)。CLKOUT端子を使用しない場合は、消費電流を抑えるためCLKOUT端子を無効化(CLKOE=0且つCLKF=0又はFD=111)してください。
- ⑥ 外部イベント機能はデフォルトにより無効化。EVI端子はフロート状態のままにしないでください。
抵抗を通したV_{SS}への接続による機能的なテストは可能です。

(*) CLKOUT端子出力は、32.768kHz(デフォルト)、8192Hz、1024Hz、64Hz、32Hz、1Hz、定周期タイマ割り込みの中から選択できます。

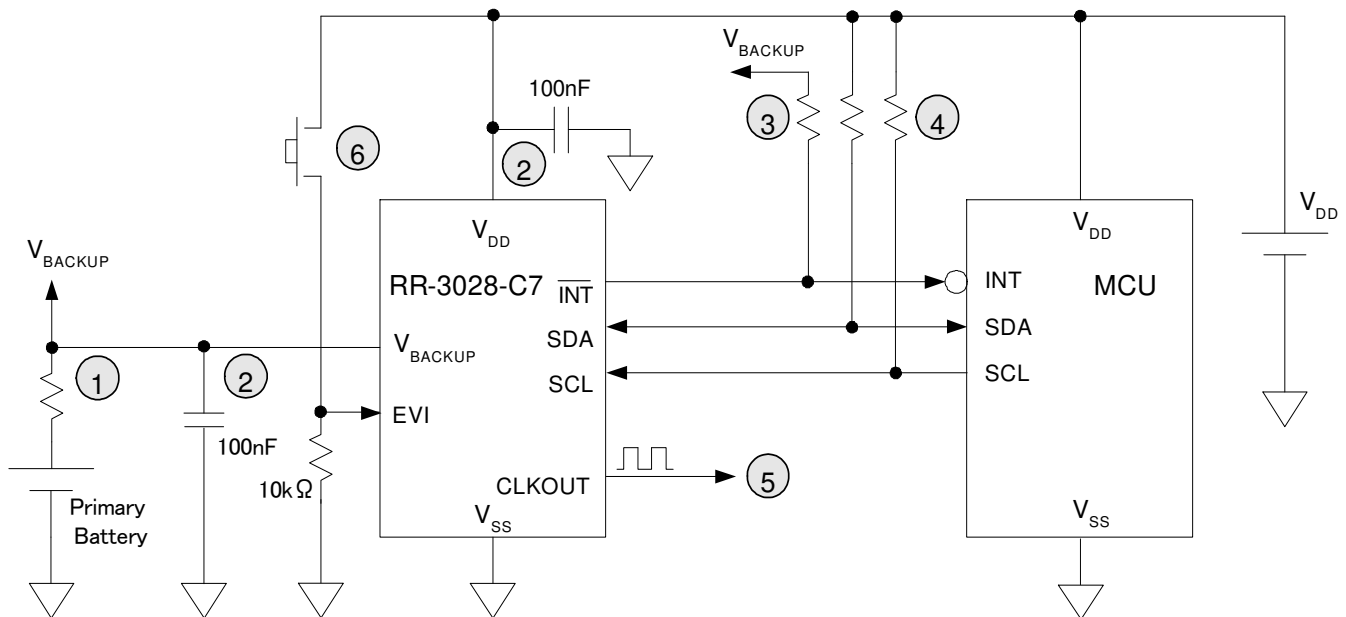
7.2. 一次電池(充電不可)バックアップ電源有り/イベント入力使用(アクティブHIGH)

アプリケーション・キーポイント:

- ・バックアップ電源への危険な充電電流を避ける為、トリクルチャージャーは無効化。
- ・望まない電源切り替えを避ける為、LSMバックアップ電源切り替え($V_{TH:LAM}=2.0V$)。
- ・電源切り替え設定はコンフィギュレーション維持の為EEPROM内に保持される必要がある。
- ・立ち上がりエッジ又はHIGHレベル電圧をEVI入力割り込みトリガに適用。

レジスタ構成:

0.	括弧書きビット値は工場出荷時のデフォルトRTC構成									
1.	レジスタ10h	(0)	(0)	(0)	(0)	(0)	1	(0)	(0)	EIE→EVI割り込み有効化
	レジスタ13h		EHL	ET						EHL→イベントHIGH検出
		(0)	1	X	X	(0)	(0)	(0)	(0)	ET→EVIフィルタセット
	レジスタ37h			TCE		BMS				TCE→トリクルチャージャー無効
		(0/1)	(0)	0	(1)	1	1	(0)	(0)	BMS→LSM切り替えモード
2.	4.6.3の手順を用いてEEPROMに保存される切り替え設定(37h)。									



- ① はんだによる主電源端子とショートしたときのダメージを避けるために100~1000Ωの保護抵抗を挿入してください。
- ② V_{DD} と V_{BACKUP} 用に100nFのバイパスコンデンサをデバイスの近くに挿入してください。
- ③ バックアップ電源モードでも割り込み信号を発生させることができます。その場合は、 $\overline{INT}$ 端子と V_{BACKUP} 端子の間にプルアップ抵抗を挿入してください。
- ④ I²CラインSCL,SDAはオープンドレインなので V_{DD} 端子との間にプルアップ抵抗を挿入してください。
- ⑤ CLKOUT端子出力はバックアップ電源動作时无効化されています。主電源動作時にCLKOUT端子を使用しない場合は、消費電流を抑えるためCLKOUT端子を無効化(CLKOE=0且つCLKF=0又はFD=111)してください。
- ⑥ 外部イベント入力は立ち上がりエッジ又はHIGHレベルを検出する設定となっています。EVI端子は10kΩの抵抗を通して V_{SS} に接続されている為、決してフロート状態にはなりません。

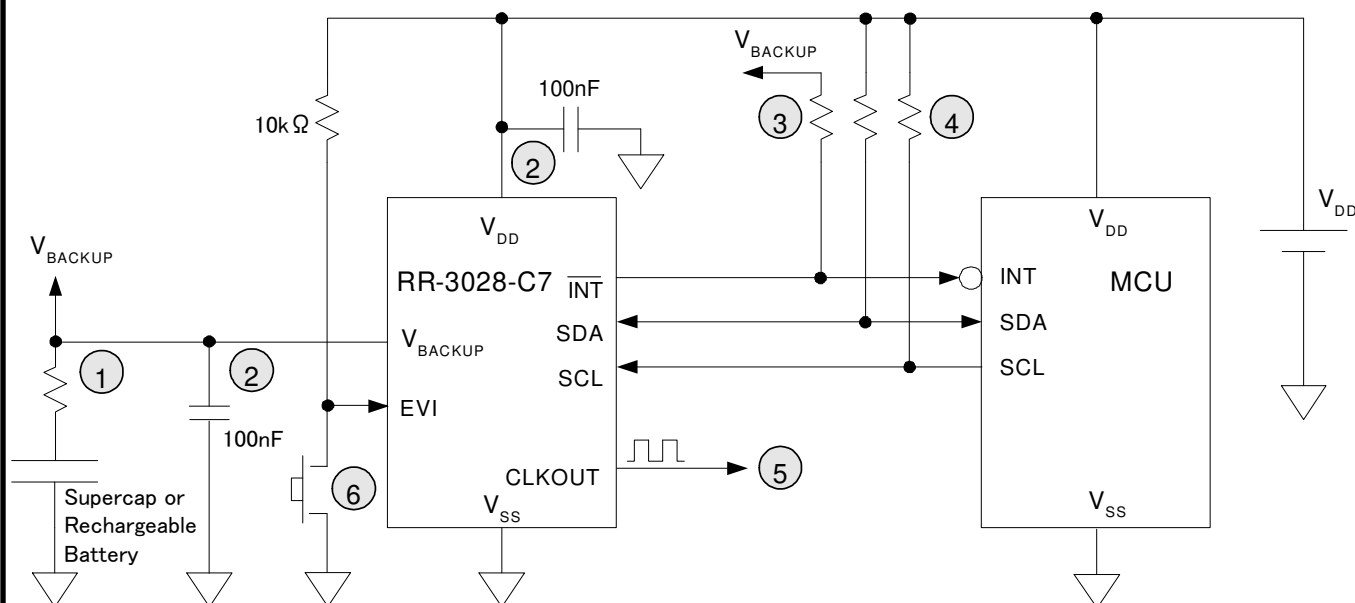
7.3. 二次電池(充電可能)バックアップ電源有り/イベント入力使用(アクティブLOW)

アプリケーション・キーポイント:

- ・バックアップ電源供給としてMLCC、スーパーキャパシタ、充電可能電池。
- ・キャパシタ用DSM電源切り替えモード(又は充電可能電池用LSM)。
- ・トリクルチャージャーによるバックアップ電源の充電。
- ・電源切り替え設定はコンフィギュレーション維持の為EEPROM内に保持される必要がある。

レジスタ構成:

0.	括弧書きビット値は工場出荷時のデフォルトRTC構成									
1.	レジスタ10h	(0)	(0)	(0)	(0)	(0)	1	(0)	(0)	EIE→EVI割り込み有効化
	レジスタ13h		EHL	ET						EHL→イベントLOW検出 ET→EVIフィルタセット
		(0)	0	X	X	(0)	(0)	(0)	(0)	
	レジスタ37h			TCE		BMS		TCR		TCE→トリクルチャージャー有効 BMS→DSM切り替えモード TCR→トリクル抵抗設定
		(0/1)	(0)	1	(1)	0	1	X	X	
2.	4.6.3の手順を用いてEEPROMに保存される切り替え設定(37h)。									



- ① 低コストMLCC*(積層セラミックコンデンサ)、スーパーキャパシタ(容量1F程度)又は二次電池LMR(メーカー推奨の充電電圧値でご使用ください)。リチウム電池を使用する場合、電池電流を制限し、また、はんだによる主電源端子とショートしたときのダメージを避けるために100~1000Ωの保護抵抗を挿入してください。
- ② V_{DD}とV_{BACKUP}用に100nFのバイパスコンデンサをデバイスの近くに挿入してください。
- ③ バックアップ電源モードでも割り込み信号を発生させることができます。その場合は、INT端子とV_{BACKUP}端子の間にプルアップ抵抗を挿入してください。
- ④ I²CラインSCL,SDAはオープンドレインなのでV_{DD}端子との間にプルアップ抵抗を挿入してください。
- ⑤ CLKOUT端子出力はバックアップ電源動作時無効化されています。主電源動作時にCLKOUT端子を使用しない場合は、消費電流を抑えるためCLKOUT端子を無効化(CLKOE=0且つCLKF=0又はFD=111)してください。
- ⑥ 外部イベント入力は立ち上がりエッジ又はLOWレベルを検出する設定となっています。EVI端子は10kΩの抵抗を通してV_{SS}に接続されている為、決してフロート状態にはなりません。

(*) 低コストMLCCは通常短時間のタイムキーピング(分単位)に使用され、より高価なスーパーキャパシタは比較的長時間のバックアップ(日-週単位)に使用されます。

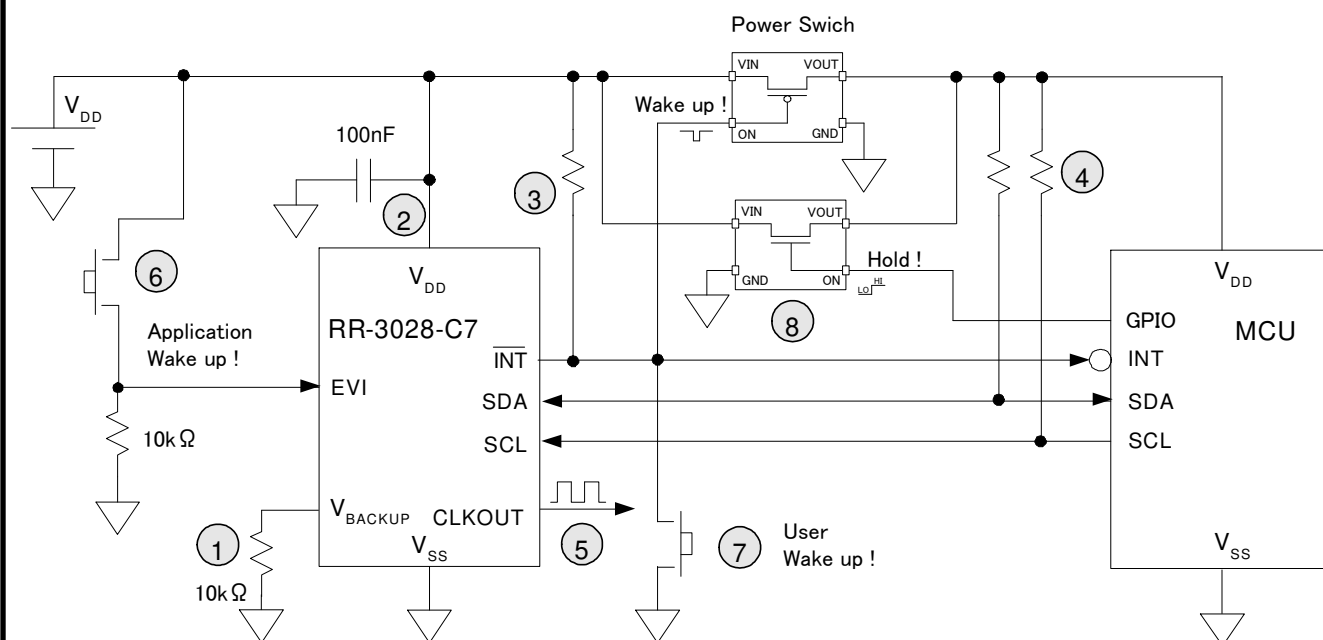
7.4. バックアップ電源無し/イベント入力使用(“スリープ解除” & “電源切り替え”)

アプリケーション・キーポイント:

- ・バックアップ電源供給なし、最小消費電流(45nA 代表値)。
- ・外部イベントは、RTCがロード・スイッチに従って作動する”スリープ解除”割り込みの発動による。
- ・アイドリングモードが大部分のMCUはロード・スイッチを通してRTCの割り込みにより起動する。
- ・MCUは、タスクが終了し自身の供給電源を切り離すまで供給電圧を保持する。

レジスタ構成:

0.	括弧書きビット値は工場出荷時のデフォルトRTC構成									
1.	レジスタ10h	(0)	(0)	(0)	(0)	(0)	1	(0)	(0)	EIE→EVI割り込み有効化
	レジスタ13h		EHL	ET						EHL→イベントHIGH検出
		(0)	1	X	X	(0)	(0)	(0)	(0)	ET→EVIフィルタセット



- ① バックアップ電源切り替え機能はデフォルトの為無効化。 V_{BACKUP} 電源供給端子はフロート状態のままにしないでください。
10k Ω の抵抗を通して V_{SS} への接続による機能的なテストは可能です。
- ② 100nFのバイパスコンデンサをデバイスの近くに挿入してください。
- ③ $\overline{\text{INT}}$ 端子はオープンドレイン出力であり、プルアップ抵抗が必要です。
- ④ I²CラインSCL,SDAはオープンドレインなので V_{DD} 端子との間にプルアップ抵抗を挿入してください。
- ⑤ 消費電流を抑えるためCLKOUT端子を無効化(CLKOE=0且つCLKF=0又はFD=111)してください。
- ⑥ 外部イベント入力は立ち上がりエッジ又はHIGHレベルを検出する設定となっています:アプリケーションのスリープ解除に使用可能です。EVI端子は10k Ω の抵抗を通して V_{SS} に接続されている為、決してフロート状態にはなりません。
- ⑦ ユーザ又はマニュアルスリープ解除、常に利用可能:例えばRTCとシステムを設定する初期システム電源オン。
- ⑧ GPIO=HIGHによるMCU電源保持はRTCとI²Cインターフェース通信を完了する為にMCU電源を維持します。
MCU自身の供給電圧のオフはタスクの終わりにGPIO=LOWに設定することで行われます。

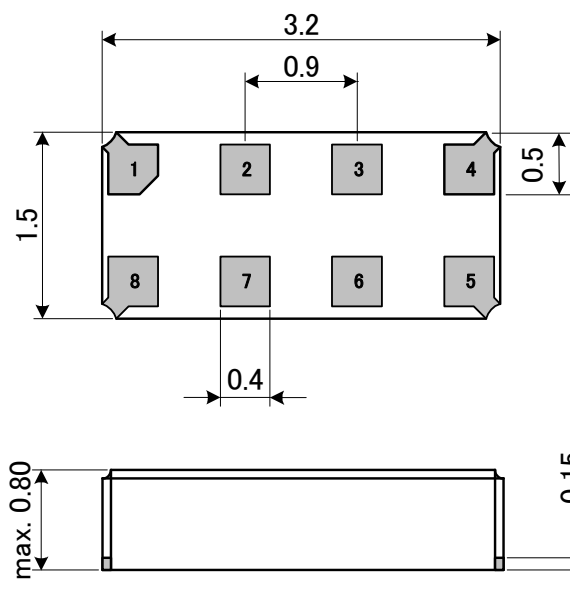
8. パッケージ

8.1. 製品寸法と推奨ランド寸法

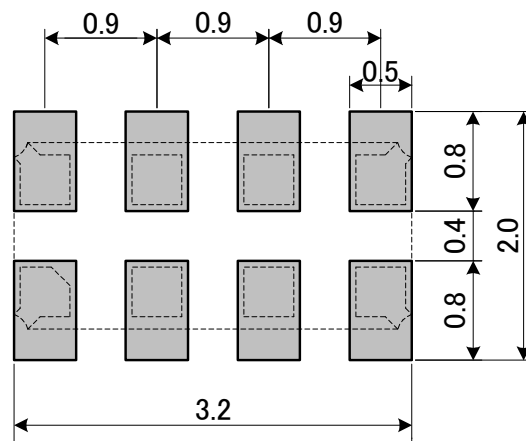
C7 パッケージ:

単位:mm

製品寸法: (bottom view)



推奨ランド寸法



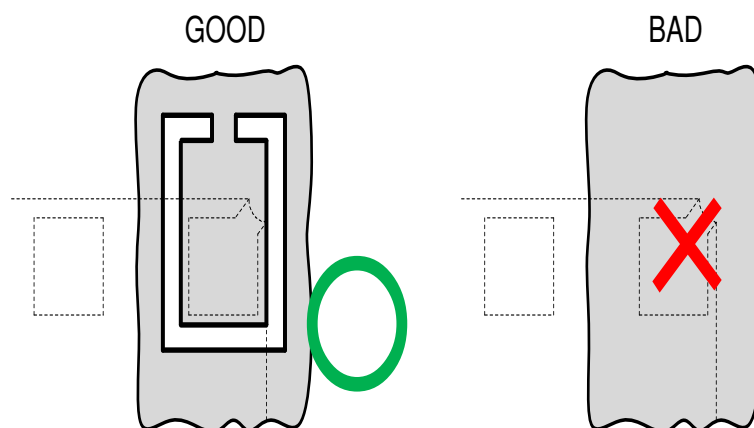
金属リッドはVss(pin #5)と接続

公差:特に指定がない場合±0.1mm

8.1.1. 推奨熱安全ランドパターン

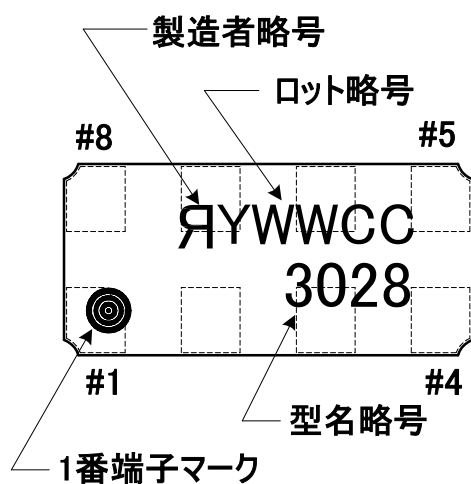
銅のランドパターンをご使用の際は熱安全対策を行うことをお勧めします。

C7 パッケージ:



8.2. マーキングと1番端子マーク

C7 パッケージ: (top view)



ロット略号 詳細

Y: 西暦下1桁 (0~9)

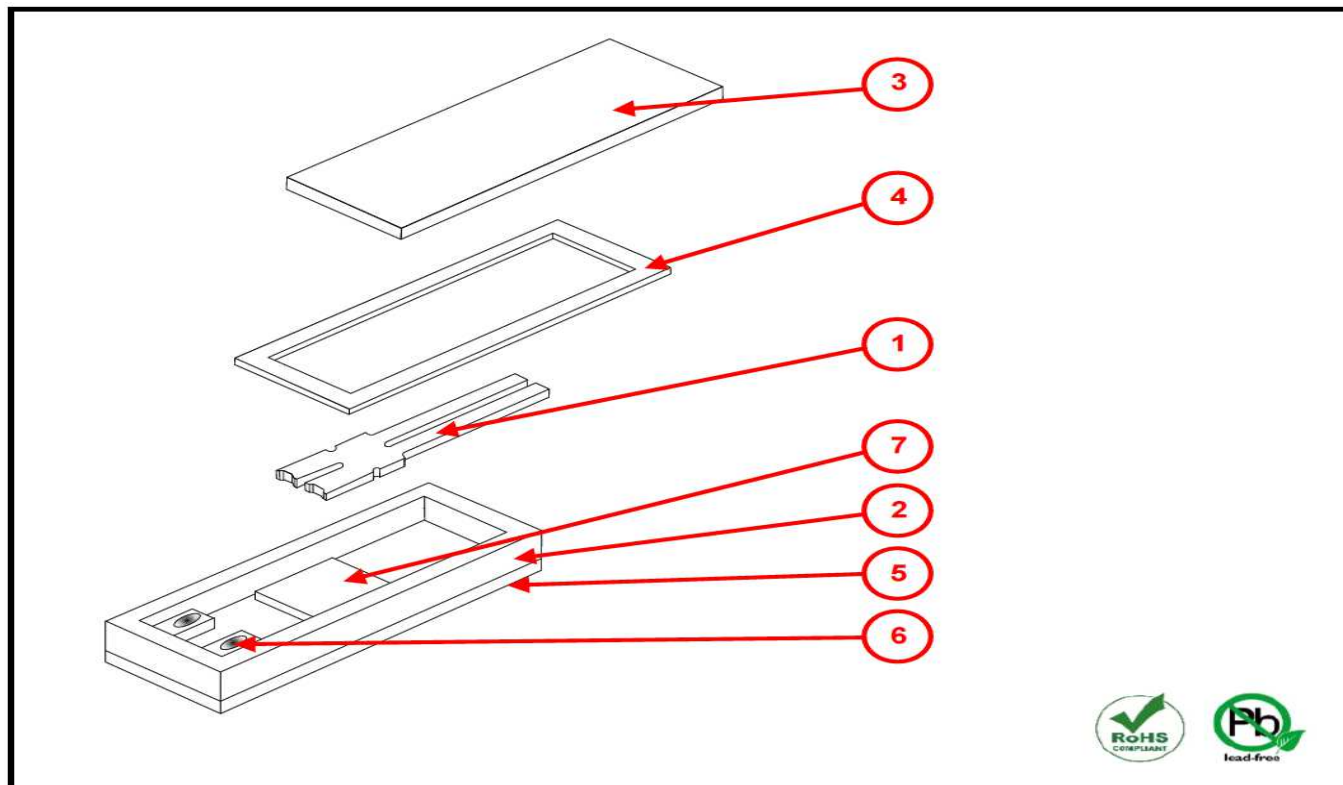
WW: 週番号(01~53) (ISO8601準拠)

CC: 社内管理番号(A0~Z9)

9. 構成部品ごとの含有物質と環境情報

9.1.構成部位ごとの含有物質

IPC-1752 に準拠した均質部位ごとの含有物質



No.	構成部品	材料名	重量		成分	CAS No.	備考
			(mg)	(%)			
1	振動子	水晶+ Cr+ Au	0.14	93	SiO ₂	14808-60-7	
				0.5	Cr	7440-47-3	
				6.5	Au	7440-57-5	
2	ケース	セラミック	6.90	100	Al ₂ O ₃	1344-28-1	
3	リッド	コバール+ ニッケル	2.67	95	Fe53Ni29Co18	Fe:7439-89-6	メタルリッド (コバール)
						Ni:7440-02-0	
						Co:7440-48-4	
				4.95	Ni	7440-02-0	Ni めっき
0.05	Au	7440-57-5	Au めっき				
4	封止用はんだ	Au-Sn はんだ	0.54	80	Au80/Sn20	Au:7440-57-5	
				20		Sn:7440-31-5	
5	ケース電極	メタライズ+ ニッケル+ 金	0.38	80	Mo	7439-98-7	モリブデン
				15	Ni	7440-02-0	Ni めっき
				5	Au	7440-57-5	Au めっき
6	導電性接着剤	銀フィラー+ シリコン樹脂	0.09	88	Ag	7440-22-4	
				12	シリコン 樹脂	68083-19-2	ジメチルビニ ル末端ポリマ
				0	石油蒸留物	64742-47-8	製品には 残留せず
7	CMOS IC	シリコン+ 金バンプ	0.64	90	Si	7440-21-3	
				10	Au	7440-57-5	
		製品総重量	11.4				

9.2.環境物質分析データ

IPC-1752 に準拠した均質部位ごとの分析データ

No.	構成部品	材料名	RoHS						ハロゲン				フタレート			
			P b	C d	H g	C r ⁺⁶	P B B	P B D E	F	C l	B r	I	B B P	D B P	D E H P	D I B P
1	振動子	水晶+Cr+Au	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
2	ケース	セラミック	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
3	リッド	コパール+ニッケル	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
4	封止用はんだ	Au-Sn はんだ	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
5	ケース電極	メタライズ+ニッケル+金	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
6	導電性接着剤	銀ファイラー+シリコン樹脂	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
7	CMOS IC	シリコン+金パンプ	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
	MDL[ppm]	方法検出限界	2			8	5		50				50			

nd(not detected)=下記”方法検出限界”(MDL)

試験方法：

RoHS

- ・ Pb,Cd
- ・ Hg
- ・ Cr⁺⁶
- ・ PBB/PBDE

ハロゲン

フタレート

テスト方法

IEC 62321-5:2013 準拠
 IEC 62321-4:2013+AMD1:2017 準拠
 IEC 62321-7-2:2017 準拠
 EC 62321-6:2015 準拠
 BS EN 14582:2016 準拠
 IEC 62321-8:2017 準拠

MDL: 2ppm

MDL: 2ppm

MDL: 8ppm

MDL: 5ppm

MDL: 50ppm

MDL: 50ppm

9.3. リサイクル情報

IPC-1752 に準拠したリサイクル情報

物質の重さは合算で、製品全体の重さ 11.4mg に対する比率を計算しています。

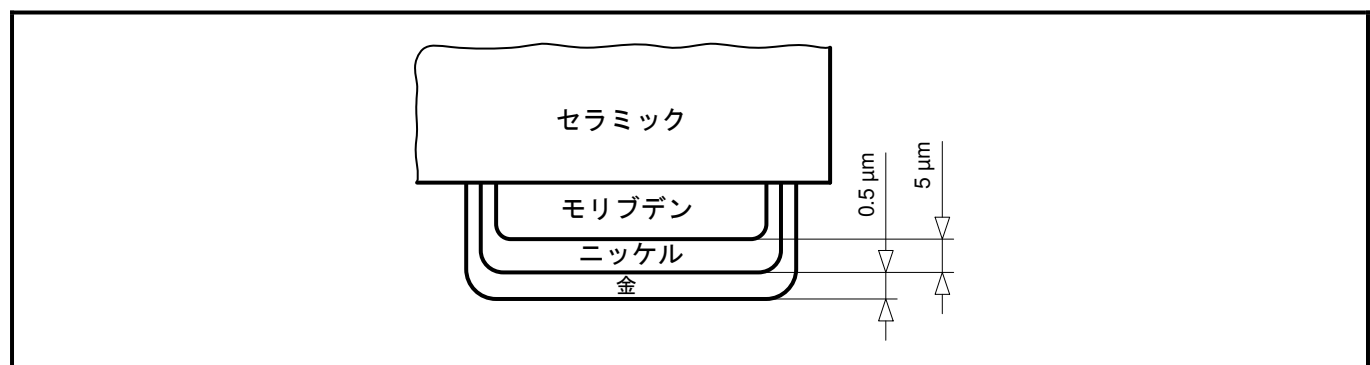
物質名	No.	構成部品名	重量		化学式	CAS No.	備考
			(mg)	(%)			
水晶	1	振動子	0.13	1.14	SiO ₂	14808-60-7	
クロム	1	振動子	0.0006	0.005	Cr	7440-47-3	
アルミナ	2	ケース	6.90	60.74	Al ₂ O ₃	1344-28-1	
金	1	振動子	0.53	4.63	Au	7440-57-5	
	3	リッド					
	4	封止用はんだ					
	5	ケース電極					
	7	CMOS IC					
スズ	4	封止用はんだ	0.11	0.95	Sn	7440-31-5	
ニッケル	3	リッド	0.19	1.67	Ni	7440-02-0	
	5	ケース電極					
モリブデン	5	ケース電極	0.3	2.68	Mo	7439-98-7	
コバルト	3	リッド	2.53	22.33	Fe53Ni29Co18	Fe:7439-89-6	
						Ni:7440-02-0	
						Co:7440-48-4	
銀	6a	導電性接着剤	0.079	0.7	Ag	7440-22-4	
シリコン樹脂	6b	導電性接着剤	0.011	0.10	シリコン	68083-19-2	ジメチルビニル 末端ポリマ
石油蒸留物	6c	導電性接着剤	0	0	石油蒸留物	64742-47-8	製品には残留せず
シリコン	7	CMOS IC	0.58	5.07	Si	7440-21-3	
製品総重量			11.4	100			

9.4. 環境性能

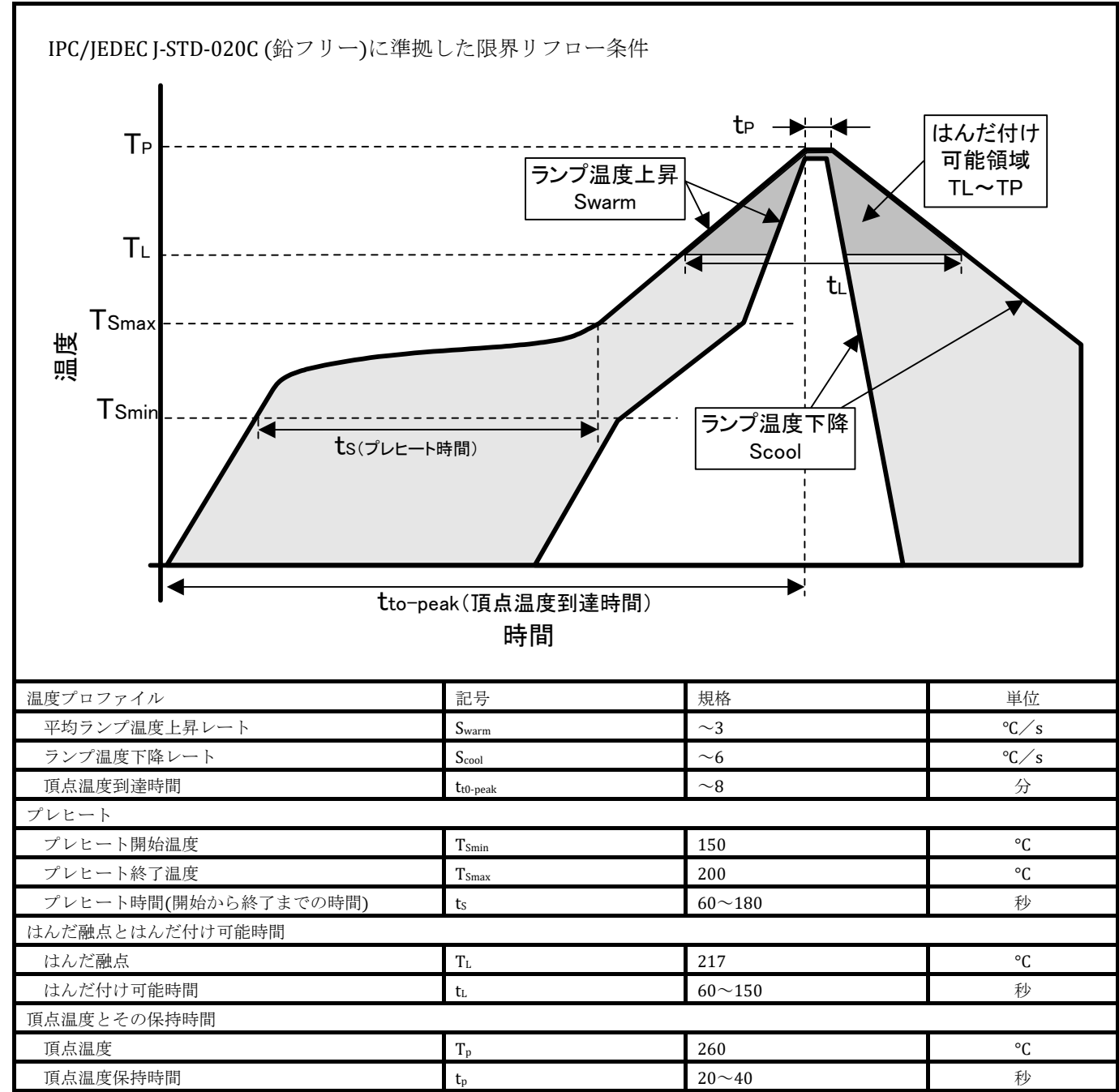
パッケージ	詳細
SON-8(DFN-8) セラミックパッケージ	Small Outline Non-leaded (SON), セラミックパッケージ、メタルリッド

パラメータ	規格	条件	評価
製品総重量			11.4mg
保存温度		製品単体での保存	-55~125°C
耐湿レベル(MSL)	IPC/JEDEC J-STD-020D		MSL1

電極の表面処理：



10. 推奨リフロー温度(鉛フリーはんだ)



11. 水晶振動子もしくは水晶振動子を搭載したモジュールのお取り扱い上の注意

内蔵されている音叉型水晶振動子は、二酸化珪素を母材としています。
パッケージ内は、水晶振動子が、空気抵抗や湿気や異物等の影響を受けない様、真空状態で、密閉されています。

衝撃及び振動：

水晶デバイスに、過度の機械的衝撃や振動を与えないようご注意ください。
本デバイスについて、リバーエレテック(株)では、「5000G／0.3ms」の衝撃まで、保証しています。
また、下記の特別な状況では、本デバイスに与える衝撃や振動により、故障を発生させる恐れがあります。

多面取り付け基板の場合、部品実装後に行う基板分割工程において、ルーターの振動による、基本波または高調波により、32.768kHz 付近の振動が発生した場合、本デバイスは過度の共振により、破損する可能性があります。

このような共振を避けるよう、ルーターの速度を調節するようご注意ください。

本デバイスにおいて、超音波洗浄による洗浄プロセスは、お避けください。
このプロセスにおいても本デバイスに、機械的共振による損傷を与える可能性があります。

過度の加熱、手直し、高温放置：

過度にパッケージを加熱しないようご注意ください。
パッケージは、金すず合金(金 80%：すず 20%)製のシールリングにより、シールされています。
この金すず合金の融点は「280℃」のため、この温度以上加熱して基板搭載などを行うと、メタルシール部が溶解し、気密不良が発生致します。
ホットエアガンを 280℃以上にセットして手直し等を行う場合にも、同様の故障を発生させてしまいます。

リワークは以下の方法で行ってください。

- ・ 270℃に設定したホットエアガンを使用する。
- ・ パッケージの両サイド全ての半田接合部を同時にあてられる 270℃に設定した特別なはんだごてを使用し半田が熔融した時に製品を取り除く。

12. 包装方法

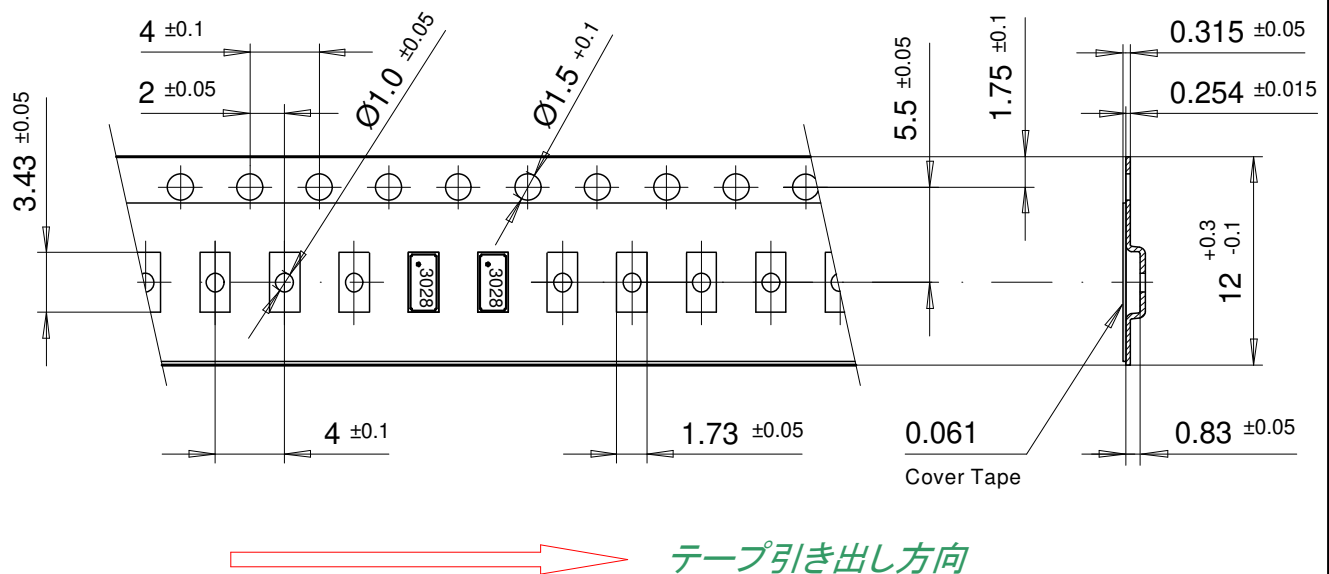
キャリアテープ

(JIS C 0806-3 に準拠)

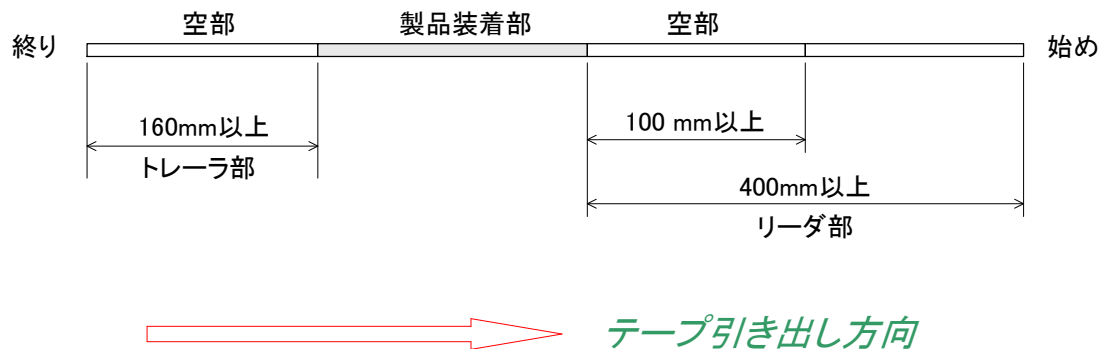
12mm 幅キャリアテープ：	材質：	導電性ポリカーボネート
カバーテープ：	母材：	ポリスチレン、3M™ ユニバーサルカバーテープ
	接着剤：	感圧性ポリマ

C7 パッケージのテーピング :

單位：mm



終端处理：



リールごとの収納数

C7 パッケージ:

リール：

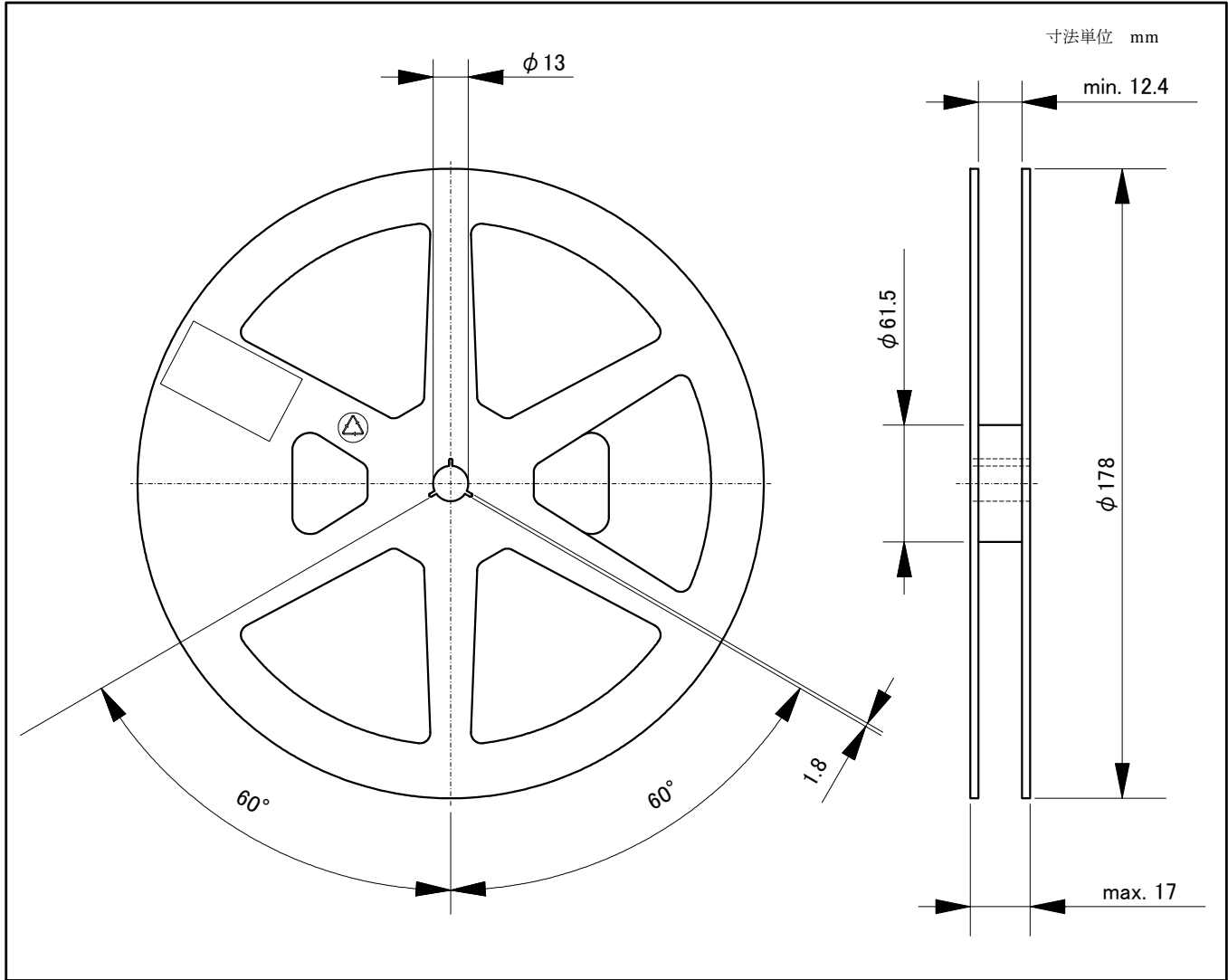
直径	材質	収納数
178mm	プラスチック，ポリスチレン	1000個／リール
178mm	プラスチック，ポリスチレン	3000個／リール

RR-3028-C7

I²C インターフェース超低消費電流多機能型リアルタイムクロック/カレンダーモジュール



12mm 幅テープ用 7 インチリール



リール :

直径	材質
178mm	プラスチック, ポリスチレン

13.コンプライアンス情報

RR-3028-C7 は RoHS 指令及び REACH 規則に準拠していることをリバーエレテックは宣言します。
詳しい資料が必要な場合は弊社担当までお問い合わせください。